



ulm university universität  
**uulm**

# **Untersuchung zur Herstellungstechnologie und zum Hochfrequenzverhalten von GaN-basierten Feldeffekt-Transistoren**

## **DISSERTATION**

zur Erlangung des akademischen Grades eines

**DOKTOR-INGENIEURS**

**(Dr.-Ing.)**

der Fakultät für Ingenieurwissenschaften, Informatik und Psychologie der  
Universität Ulm

von

**Dipl.-Ing. Sandra Riedmüller**

**aus Ulm**

Betreuer: Prof. Dr. Ferdinand Scholz  
Zweitgutachter: Prof. Dr.-Ing. Andrei Vescan  
Amtierender Dekan: Prof. Dr.-Ing. Maurits Ortmanns  
Promotionsdatum: 26.01.2022

Ulm, den 08.05.2022

# Inhaltsverzeichnis

<b>1</b>	<b>Einleitung</b>	<b>1</b>
<b>2</b>	<b>Materialsystem der III-Nitride</b>	<b>4</b>
2.1	Eigenschaften des Kristallgitters	4
2.2	Polarisation und 2DEG	7
<b>3</b>	<b>Grundlagen des High-Electron-Mobility Transistors (HEMT)</b>	<b>14</b>
3.1	Aufbau und Funktionsweise	14
3.2	Gleichstromverhalten	16
3.3	Hochfrequenzverhalten	19
3.4	Kleinsignalverhalten	22
3.5	Großsignalverhalten	25
3.6	Technologie GaN-basierter-HEMTs	27
<b>4</b>	<b>Materialcharakterisierung von Gruppe-III-Nitriden</b>	<b>29</b>
4.1	$\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ -HEMTs: Stand der Technik und technologische Grenzen	32
4.2	$\text{Al}_x\text{In}_{1-x}\text{N}/\text{GaN}$ -HEMTs: Jenseits der Grenzen von $\text{AlGaN}/\text{GaN}$ -HEMTs	34
4.3	$\text{Al}_x\text{In}_{1-x}\text{Ga}_{1-x-y}\text{N}/\text{GaN}$ HEMTs: Weiterentwicklung des ternären Barrierenmaterials $\text{AlInN}$	36
4.4	Charakterisierung ternärer und quaternärer Materialien	39
4.4.1	XPS-Messungen ternärer und quaternärer $\text{AlIn}(\text{Ga})\text{N}$ -Schichten	39
4.4.2	Spontane und piezoelektrische Polarisation von $\text{AlIn}(\text{Ga})\text{N}$ - $\text{GaN}$ Heterostrukturen	41
4.4.3	XRR-Messungen zur Bestimmung der Schichtdicke	42
4.4.4	Spektrale Ellipsometrie	44
4.4.5	AFM- und REM-Messung ternärer $\text{AlInN}$ -Proben	49
4.4.6	AFM- und REM-Messung quaternärer $\text{AlInGaN}$ -Proben	51
4.5	Bandstruktur-Simulation	53
4.6	Schlussfolgerungen	58
<b>5</b>	<b>Ohmsche Kontakte auf GaN-basierten HEMTs - Anforderung an den Ohmschen Kontakt und theoretische Hintergründe</b>	<b>59</b>
5.1.1	Schichtfolge und Prozessierung	62
5.1.2	Charakterisierung Ohmscher Kontakte	64
<b>5.2</b>	<b>Ansätze zur Optimierung Ohmscher Kontakte</b>	<b>66</b>
5.2.1	Einfluss der Barrierendicke auf den spezifischen Kontaktwiderstand	67
5.2.2	Optimale Barrierendicke	69
<b>5.3</b>	<b>Anätzen der Halbleiteroberfläche</b>	<b>71</b>
5.3.1	Ätztechnik und Ätzrate	72
5.3.2	Einfluss von Oberflächenoxiden	76
5.3.3	$\text{BCl}_3$ -Vorbehandlung	81

---

<b>5.4</b>	<b>Ergebnisse der Ohmschen Kontakte nach Tiefenvariation der Halbleiterbarriere</b>	<b>83</b>
5.4.1	Einfluss der Recess-Ätzung auf den Kontaktwiderstand	83
5.4.2	Einfluss des BCl <sub>3</sub> auf den Kontaktwiderstand	84
<b>5.5</b>	<b>Einfluss der Ohm-Legiertemperatur</b>	<b>86</b>
5.5.1	Einfluss der Legiertemperatur auf einen tiefergelegten Kontaktwiderstand für AlInN und AlInGaN-basierten HEMT-Strukturen	91
5.5.2	Auswirkung der Legierdauer	95
<b>5.6</b>	<b>Schlussfolgerungen</b>	<b>98</b>
<b>6</b>	<b>Gate-Technologie</b>	<b>100</b>
<b>6.1</b>	<b>Das Nitrid-basierte Gate</b>	<b>101</b>
<b>6.2</b>	<b>Die Mehrlagen-Lack-Technologie</b>	<b>104</b>
6.2.1	Bestimmung der minimalen Grenzdosiz D <sub>0</sub>	106
6.2.2	Einfluss der Flügelbelichtung	107
6.2.3	Prozess-Herausforderungen	108
6.2.4	Alternativer Mehrlagenlack-Prozess	109
<b>6.3</b>	<b>Schottky-Kontakt und Leckstromverhalten</b>	<b>111</b>
<b>6.4</b>	<b>Optimierung des Gate-Prozesses</b>	<b>114</b>
6.4.1	Einfluss der Gate-Passivierung	115
6.4.2	Einfluss des Gate-Profiles auf die RF-Eigenschaften des Transistors	118
<b>6.5</b>	<b>Prozessierung und Charakterisierung von Γ-Gates</b>	<b>121</b>
<b>6.6</b>	<b>Schlussfolgerungen</b>	<b>124</b>
<b>7</b>	<b>Elektrische Charakterisierung GaN-basierter HEMTs</b>	<b>125</b>
<b>7.1</b>	<b>Elektrolumineszenz-Messungen einer AlInN/AlN/HEMT-Struktur</b>	<b>128</b>
<b>7.2</b>	<b>Reduzierung der Barrierendicke - Einfluss auf den Gate- und Drain-Leckstrom</b>	<b>132</b>
<b>7.3</b>	<b>Hochfrequenzcharakterisierung ternärer und quaternärer Barrierenmaterialien</b>	<b>136</b>
7.3.1	Leistungsmessung bei 45 GHz einer AlInN/AlN/GaN-Heterostruktur mit 6 nm Barriere	138
7.3.2	Kleinsignalmessungen bis 50 GHz einer AlInN/AlN/GaN-Heterostruktur mit 6 nm Barriere	140
<b>7.4</b>	<b>Schlussfolgerungen</b>	<b>144</b>
<b>8</b>	<b>Zusammenfassung und Ausblick</b>	<b>146</b>
<b>9</b>	<b>Literaturverzeichnis</b>	<b>151</b>
	<b>Danksagung</b>	<b>168</b>
	<b>Publikationen und Konferenzbeiträge</b>	<b>169</b>

## I Einleitung

Zur Verbesserung der nächsten Generation monolithisch integrierter Mikrowellen-Leistungsverstärkerschaltungen (MMIC) stehen Leistung und Effizienz zunehmend im Fokus bei der Entwicklung moderner Hochfrequenzanwendungen. Eine gesteigerte Leistung erhöht die Reichweite eines aktiven Radarsystems und stellt einen strategischen Vorteil dar. Zudem kann bei drahtloser Telekommunikation die Anzahl der geforderten Sendemasten reduziert werden. In Kombination mit gesteigerter Effizienz ermöglicht dies einen ressourcenschonenden und flächendeckenden Ausbau zukünftiger Mobilfunknetze wie 5G als Grundlage autonomer Mobilität. So wird für die gesteigerten Anforderungen eine nächste Generation hocheffizienter MMICs mit hoher Betriebsfrequenz und großer Bandbreite verlangt.

Die fortschreitende Entwicklung GaN-basierter Transistoren mit hoher Elektronenbeweglichkeit („High Electron Mobility Transistors“ HEMTs), bestehend aus einem Substrat (SiC oder Si), einem GaN-Puffer und einer Barriere (AlGaN, AlIn(GaN)), hat in den letzten Jahren für große Aufmerksamkeit im Einsatz für Hochfrequenzanwendungen gesorgt. Im Vergleich zu anderen Materialien wie GaAs oder InP liefern diese Transistoren höhere Ausgangsleistungen bei hohen Frequenzen. Die einzigartige Kombination aus großer Bandlücke (3,42 eV), hoher Durchbruchfeldstärke ( $3,3 \times 10^6$  V/cm), hoher Sättigungsdriftgeschwindigkeit ( $2,7 \times 10^7$  cm/s), guter Wärmeleitfähigkeit (1,9 W/cmK) und hoher Beweglichkeiten ( $\mu_n = 2000$  und  $\mu_h = 200$  cm<sup>2</sup>/Vs) ([1], [2]) sind notwendige Materialparameter, um für Hochleistungsanwendungen, wie beispielsweise in der drahtlosen Kommunikation, Entwicklung von Satellitenkommunikationssystemen, Hochleistungsverstärker für Radar- und Weltraumanwendung und rauscharme Verstärker eingesetzt zu werden.

Aufgrund der Gitterfehlanpassung zwischen GaN-Puffer und AlGaN-Barriere und dem dadurch induzierten Stress innerhalb des Materialsystems ist die Al-Konzentration auf ca. 40 % und die 2DEG-Dichte auf ca.  $10^{13}$  cm<sup>-2</sup> limitiert [2]. Dies führt zu einer begrenzten Stromdichte von ca. 1 A/mm [3]. Eine Steigerung erfordert die Verwendung neuartiger Materialsysteme, wie beispielsweise AlInN. Das Indium-basierte Materialsystem bietet gegenüber AlGaN/GaN-HEMTs den Vorteil, dass es gitterangepasst auf GaN aufwachsen kann, wodurch defektgenerierende Verspannungen vermieden werden können. Aufgrund der hohen spontanen Polarisation und Leitungsbanddiskontinuität von AlInN/GaN-HEMTs ist die Realisierung dünner Barrierendicken bei gleichzeitig hohen Ladungsträgerdichten möglich. Dies vereinfacht die Umsetzung eines hohen Aspektverhältnisses (Verhältnis aus Barrierendicke zu Gatelänge) mit reduzierter Transistor-Gatelänge, wodurch Grenzfrequenzen von mehr als 200 GHz erreicht werden können ([4], [5], [6]). Daher eignen sich AlInN-basierte HEMTs für den Einsatz in Hochleistungsanwendungen bei Frequenzen über 100 GHz. Trotz des vielversprechenden Potentials von AlInN/GaN-HEMTs werden bei diesen Bauelementen sehr hohe

Leckströme detektiert, welche bei hohen Spannungen zu einem frühzeitigen Ausfall der Bauelemente führen können.

Um sowohl die Transitfrequenz ( $f_T$ ) als auch die maximale Frequenz ( $f_{max}$ ) bei gleichzeitig hoher Durchbruchfeldstärke zu verbessern, ist ein passendes Bauelementdesign und eine geeignete Skalierung des Bauelementes erforderlich. Zur Erhöhung von  $f_T$  und  $f_{max}$  müssen die Schlüsselparameter wie die Gate-Drain-Kapazität, der Drain-Leitwert, die Source- und Drain-Zuleitungswiderstände und der Gate-Widerstand des Transistors minimiert werden.

Das Ziel dieser Arbeit ist nicht das Erreichen von Weltrekord-Transistor-Leistungen in Verbindung mit ultrakurzen Gatelängen, sondern die Entwicklung einer produktionstauglichen HEMT-Technologie für Leistungsanwendungen, die dem neuesten Stand der Technik entsprechen. Um die angestrebten Anforderungen der hier untersuchten GaN-Technologie zu erreichen, müssen grundlegende Untersuchungen an der Epitaxie, dem Ohmschen Kontakt, dem Gate-Modul und den Passivierungsschichten durchgeführt werden. Zum Erreichen der Zielspezifikationen (siehe Tabelle 1) und dem Entwickeln einer neuen Technologiegeneration, welche mit zukünftigen Hochleistungstechnologien über 40 GHz konkurrieren kann, liegt der Schwerpunkt der Arbeit sowohl auf fortschrittlichen Materialstrukturen, welche auf SiC-Substraten abgeschieden werden, als auch der Optimierung von Prozessmodulen.

*Tabelle 1: Zielspezifikationen der untersuchten GaN-HEMT-Technologie. Dabei ist die Leistungsdichte  $P_{out}$ , die Effizienz des Transistors PAE (Power-Added Efficiency), die Transistorverstärkung, die maximale Stromdichte  $I_{DS,max}$ , die maximale Steilheit  $G_{m,max}$ , die maximale Frequenz  $f_{max}$ , die Transitfrequenz  $f_T$  und die Zeitspanne bis zum Transistorausfall (MTF) aufgelistet.*

Parameter	Angestrebte Spezifikation
Leistungsdichte $P_{out}$ @ 30 GHz	3 W/mm
Leistungsdichte $P_{out}$ @ 45 GHz	> 2,7 W/mm
Effizienz PAE @ 30 GHz	> 50 %
Effizienz PAE @ 45 GHz	> 37 %
Transistorverstärkung $G_T$ @ 30 GHz	10 dB
Transistorverstärkung $G_T$ @ 45 GHz	> 9 dB
Maximale Stromdichte $I_{DS,max}$	> 1,2 A/mm
Gate-Leckstrom $I_{g,leak}$ (bei $U_{DS} = 20$ V, $U_{GS} = -7$ V)	ca. < 600 $\mu$ A/mm
Maximale Steilheit $G_{m,max}$	500 mS/mm
Maximale Frequenz $f_{max}$	> 180 GHz
Transitfrequenz $f_T$	> 70 GHz
MTF (Median Time to Failure)	20 Jahre bei 200 °C

Die Herausforderungen dieser Technologieoptimierung bestanden darin, ein unbekanntes Materialsystem in eine bestehende Produktionsumgebung zu integrieren, so dass beispielsweise Untersuchungen zum Ätzverhalten, zu den Haftungseigenschaften der Gatemetallisierung auf indiumhaltigen Barrieren-Materialien und zur Kontamination der Produktionsanlagen mit Indium erforderlich waren. Da AlIn(Ga)N bei UMS („United

Monolithic Semiconductors GmbH, Firma, bei der diese Arbeiten durchgeführt wurden) ein neuartiges Barrieren-Material darstellte, war über die Materialqualität und die Eignung des Materials für HEMT-Anwendungen nur wenig bekannt, so dass grundlegende Materialuntersuchungen mittels XPS („Röntgen-Photoelektronen-Spektroskopie“), XRD („Röntgendiffraktometrie“) und SIMS („Sekundärionen-Massenspektrometrie“) durchgeführt werden mussten. Eine weitere Schwierigkeit bestand darin, die Anforderungen (wie kurze Gatelänge, geringer Ohmkontakt, usw.) mit den hier zur Verfügung stehenden Produktionsanlagen zu erreichen und einen stabilen und reproduzierbaren Transistor-Fertigungsprozess zu gewährleisten.

Zunächst erfolgt in Kapitel 2 eine Einführung in das zugrunde liegende Materialsystem der Gruppe-III-Nitride und eine Betrachtung der theoretischen Grundlagen GaN-basierter HEMTs, wobei die Rolle der Polarisationsladung und die Ausbildung des zweidimensionalen Elektronengases (2DEG) thematisiert werden. Anschließend wird in Kapitel 3 das grundlegende Modell von GaN-HEMT-Strukturen skizziert. Dieser Abschnitt dient als Leitfaden für die technologischen Grenzen von GaN-HEMTs und zur späteren Diskussion der erzielten Transistorperformance-Parameter. Kapitel 4 behandelt das Wachstum der Gruppe-III-Nitride, den Stand der Technik von AlGaIn/GaN-HEMTs und die Weiterentwicklung zu den neuen ternären und quaternären Materialsystemen AlInN und AlInGaIn. Weiterhin erfolgt die Charakterisierung der Schichtstrukturen und Untersuchung der strukturellen Eigenschaften wie die kristalline Qualität und Zusammensetzung der Schichten, sodass diese anschließend vergleichend gegenübergestellt werden. Neben der quantitativen Untersuchung der AlIn(Ga)N/AlN/GaN-Heterostrukturen werden zum besseren Verständnis der Ladungsträgerverteilung der Schichten und zur besseren Interpretation der elektrischen Messergebnisse, wie Schicht- und Kontaktwiderstand, die Bandverläufe mit Hilfe der Simulations-Software Nextnano charakterisiert. Die theoretischen Hintergründe und die Technologie zur Erzeugung Ohmscher Kontakte werden in Kapitel 5 erläutert. Anschließend werden die aus der Literatur gewonnenen Erkenntnisse zur Optimierung Ohmscher Kontakte auf GaN-basierten Strukturen angewandt und der Einfluss der Legiertemperatur und -Dauer auf das Verhalten des Ohmschen Kontaktes untersucht. Zur finalen elektrischen Charakterisierung der unterschiedlichen AlIn(Ga)N/GaN-Heterostrukturen ist die Prozessierung des Gates notwendig. In Kapitel 6 wird die Prozessierung unterschiedlicher Gate-Strukturen vorgestellt, wobei der Schwerpunkt auf der in dieser Arbeit weiterentwickelten Mehrlagen-Lack-Technologie liegt. Die elektrische Charakterisierung der AlIn(Ga)N/AlN/GaN-HEMT-Strukturen wird in Kapitel 7 diskutiert. Weiterhin wird die Optimierung der Gate-Struktur und der Einfluss eines  $\Gamma$ -Gates auf die HF-Eigenschaften des Transistors thematisiert. Den Abschluss der Arbeit bilden die Zusammenfassung der Ergebnisse und einen Ausblick auf zukünftige Technologieverbesserungen, welche sich aus den in dieser Arbeit gewonnen Erkenntnissen ableiten lassen.

## 2 Materialsystem der III-Nitride

Dieses Kapitel beschäftigt sich mit den grundlegenden physikalischen Elementen, welche zum Verständnis von AlIn(Ga)N/GaN-HEMTs benötigt werden. Zuerst werden die allgemeinen Eigenschaften des zugrunde liegenden Materialsystem der Gruppe-III-Nitride beschrieben. Anschließend erfolgt die Thematisierung der polarisationsinduzierten 2DEG-Dichte und der Heterostrukturen mit hoher Elektronenbeweglichkeit, welche die Grundlage des HEMTs bilden.

### 2.1 Eigenschaften des Kristallgitters

Gallium, Aluminium und Indium sind Elemente der III. Hauptgruppe und bilden zusammen mit Stickstoff aus der V. Hauptgruppe das Materialsystem der nitridischen Verbindungshalbleiter. Von Bedeutung sind dabei die Bandstrukturen von Galliumnitrid (GaN), Aluminiumnitrid (AlN) und Indiumnitrid (InN) sowie von den Mischkristallen mit ternären und quaternären  $\text{Al}_x\text{In}_y(\text{Ga}_{1-x-y})\text{N}$ -Verbindungen. Im Gegensatz zu herkömmlichen Verbindungshalbleitern wie GaAs oder InP, welche in einer kubischen Zinkblendestruktur kristallisieren, ist das thermodynamisch stabilste Kristallgitter der Gruppe-III-Nitride die hexagonale Wurtzit-Struktur. Zwar können die III-Nitride so präpariert werden, dass diese eine Zinkblendenstruktur ausbilden, jedoch ist diese metastabil und stark defektbelastet [7]. In beiden Kristallsystemen sind die Atome tetraederförmig zueinander angeordnet und jedes Atom (Gruppe-III-Atome) ist über eine teils kovalente und teils ionische Bindung zu den nächsten vier Nachbarn (Gruppe-V-Atome) gebunden. Unterschiede beider Kristallsysteme entstehen durch ihre übernächsten Nachbarn, da die Schichtfolge in der Darstellung der dichtesten Kugelpackung durch ABAB für die Wurtzit- und ABCABC für Zinkblendenstruktur gegeben ist. Abbildung 1 zeigt die schematische Darstellung einer Wurtzit-Kristallgitterstruktur am Beispiel von GaN, wobei die zwei wesentlichen Parameter als  $a_0$  (Seitenlänge des in der Basalebene liegenden Hexagons) und  $c_0$  (Höhe des hexagonalen Prismas) definiert sind. Das Bindungsverhältnis  $u_0$  ergibt sich aus den Parametern  $a_0$  und  $c_0$ . Das ideale hexagonale Gitter mit tetraedrischer Atomanordnung weist ein Verhältnis der Gitterkonstanten  $\frac{c_0}{a_0} = \sqrt{\frac{8}{3}} = 1,633$  und ein Verhältnis der Bindungslängen  $u_0 = \frac{3}{8} = 0,375$  auf. Aufgrund des großen Elektronegativitätsunterschiedes zwischen Ga und N ist die Aufenthaltswahrscheinlichkeit der an der kovalenten Bindung beteiligten Elektronen stark in Richtung des N verschoben, wodurch N einen deutlich kleineren Ionenradius besitzt [1]. Dadurch existiert neben dem kovalenten Bindungsanteil auch ein ionischer Bindungsanteil.

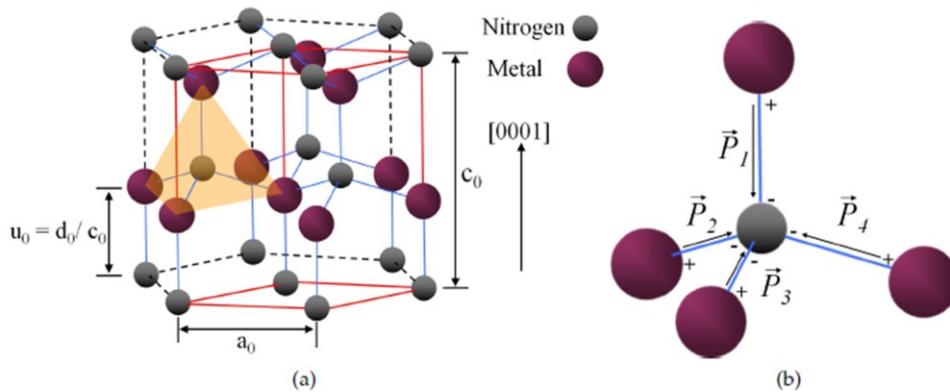


Abbildung 1: Schematische Darstellung von a) einem idealen hexagonalen Wurtzit-Gitter für die Gruppe-III-Nitride und b) tetraederförmige Anordnung der Atome der Gruppe-III-Atome und der nächsten vier Nachbarn der Gruppe-V-Atome und die durch den Elektronegativitätsunterschied auftretenden Polarisierungen. Abbildung stammt aus [8].

Die experimentell bestimmten Gitterkonstanten der drei wichtigsten Gruppe III-Nitride (AlN, GaN und InN) und deren  $c_0/a_0$ -Verhältnisse sind in Tabelle 2 aufgelistet. Bei Betrachtung der  $c_0/a_0$ -Verhältnisse fällt auf, dass der Quotient für alle drei binären Verbindungen eine Abweichung zum idealen Wert von 1,633 aufweist. Diese Abweichung hat eine spontane Polarisation zur Folge, wobei die Stärke der Polarisation von der Größe der Abweichung von  $c_0/a_0$  abhängig ist.

Tabelle 2: Experimentell bestimmte Gitterkonstanten und die zugehörigen  $c_0/a_0$ -Verhältnisse der drei wichtigen binären Gruppe III-Nitride: AlN, GaN und InN [6].

Material	$a_0$ (Å)	$c_0$ (Å)	$c_0/a_0$
AlN	3,112	4,982	1,601
GaN	3,199	5,185	1,621
InN	3,54	5,705	1,611

Als Folge der starken Metall-Stickstoff-Bindungen sind die III-Nitride mit Ausnahme von InN im Vergleich zu anderen III-V-Verbindungshalber (z.B. Arsenid) durch größere Bandlücken und kleinere Gitterkonstanten gekennzeichnet. Durch Veränderung der Zusammensetzung, wie z.B. der Al-Konzentration, kann die Bandlücke der Elemente der Gruppe-III-Nitride je nach gewünschter Anwendung von 0,67 eV für InN [1] bis 6,14 eV für AlN [9] variiert werden. Werden die binären Komponenten miteinander legiert, gilt für die c- und a-Gitterkonstanten in erster Näherung das Vegard'sche Gesetz, welches eine lineare Interpolation zwischen den jeweiligen a- und c-Werten der binären Komponenten ist. Gleichung (1) verdeutlicht dies am Beispiel der a-Gitterkonstante der ternären Verbindung  $Al_{1-x}In_xN$ , für die gilt:

$$a_{Al_{1-x}In_xN} = (1 - x) * a_{AlN} + x * a_{InN} \quad (1)$$

Für andere Parameter wie z.B. die Bandlücke existiert keine lineare Interpolation zwischen den beiden binären Verbindungen. Diese Abweichung ist durch den sogenannten Bowing-Parameter  $b$  berücksichtigt. Der Verlauf von Bandlücke  $E_g$  und Gitterkonstante  $a_0$  für binäre nitridische Verbindungshalbleiter (AlN, GaN und InN) sowie deren ternären Verbindungshalbleiter (AlGaN, AlInN und InGaN) ist in Abbildung 2 dargestellt.

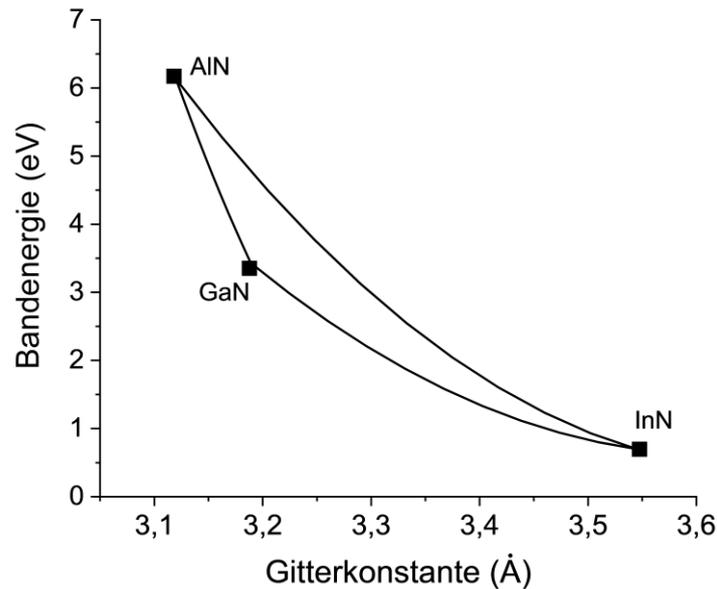


Abbildung 2: Verteilung der Bandlückenenergie  $E_g$  für ternäre Verbindungen AlGaN, InGaN und AlInN in Abhängigkeit der Gitterkonstante  $a_0$  ([9], [10])

Die Bandlücke ternärer Materialien lässt sich folgendermaßen ausdrücken:

$$E_{g,A_xB_{1-x}N} = xE_{g,AN} + E_{g,BN}(1 - x) - bx(1 - x) \quad (2)$$

Hierbei bezeichnen A und B die Al-, Ga- oder In-Konzentration, welche von der jeweils betrachteten Konzentration ( $x$ ) abhängen.

Die Bandlücke für quaternäre Materialien setzt sich wie folgt zusammen: [11]:

$$\begin{aligned} E_g(x, y) &= xE_{g,AlN} + yE_{g,GaN} + E_{g,InN}(1 - x - y) - b_{GaInN}y(1 - y) \\ &\quad - b_{AlInN}x(1 - x) - b_{AlGaN}xy + (b_{GaInN} + b_{AlInN})xy \\ &\quad - Cxy(1 - x - y) \end{aligned} \quad (3)$$

wobei  $C$  den „quaternären Bowing-Parameter“ darstellt. Dieser beträgt für AlInGaN in der kubischen Phase 1,87 eV und 1,36 eV in der hexagonalen Phase [11]. Die Bandlücke der verschiedenen binären Verbindungen von AlN, GaN und InN sind in Tabelle 3 dargestellt.

Tabelle 3: Bandlücken  $E_g$  bei Raumtemperatur für verschiedene binäre Verbindungen (AlN, GaN und InN) ([1], [9]).

Material	Bandlücke $E_g$ (eV)
AlN	6,14
GaN	3,42
InN	0,67

Bei genauerer Betrachtung des Bowing-Parameters für AlInN sind in der Literatur Werte im Bereich zwischen 2,38 und 6,2 eV zu finden [12], [13], [14], [15], [16]. Die Darstellung der Bandlücke in Abhängigkeit der In-Konzentration und des Bowing-Parameters erfolgt in Kapitel 4.4.4.

## 2.2 Polarisation und 2DEG

Eine wichtige Konsequenz der fehlenden Symmetrie entlang der  $c$ -Achse des Wurtzit-Gitters und der großen Elektronegativitätsunterschiede zwischen Ga/Al/In und N ist die Entstehung von mikroskopischen Dipolen. Makroskopisch führt dies zur Polarität  $P$  der III-Nitride und wird als spontane Polarisation  $P_{SP}$  bezeichnet. Aufgrund von mechanischen Verspannungen während des epitaktischen Wachstums von gitterfehlangepassten Schichten kann es zur Ausbildung einer zusätzlichen piezoelektrischen Polarisation  $P_{PE}$  kommen, welche entlang der [0001]-Richtung anhand der piezoelektrischen Komponenten  $e_{31}$  und  $e_{33}$  berechnet werden kann:

$$P_{PE} = e_{33}\epsilon_z + e_{31}(\epsilon_x + \epsilon_y) \quad (4)$$

Hierbei bezeichnen

$$\epsilon_z = \frac{c-c_0}{c_0} \text{ und } \epsilon_x = \epsilon_y = \frac{a-a_0}{a} \quad (5)$$

die Dehnungen entlang der  $c$ - bzw.  $a$ -Achse,  $c_0$  und  $a_0$  sind die Gitterkonstanten des unverspannten Gitters. Unter der Annahme, dass keine Kraft in  $c$ -Richtung auf die gitterfehlangepasste Schicht wirkt, kann mit Hilfe der Elastizitätskonstanten  $C_{13}$  und  $C_{33}$  die Dehnung entlang der  $c$ -Achse über die Dehnung entlang der  $a$ -Achse ausgedrückt werden [17]:

$$\frac{c-c_0}{c_0} = -2 \frac{C_{13}}{C_{33}} \frac{a-a_0}{a_0}. \quad (6)$$

Dabei ergibt sich folgender Ausdruck, welcher nur noch eine Dehnung entlang der  $a$ -Achse aufweist:

$$P_{PE} = 2 \frac{a_{0,GaN} - a_{0,ternär}}{a_{0,ternär}} \left( e_{31} - e_{33} \frac{C_{13}}{C_{33}} \right). \quad (7)$$

Die Gesamtpolarisation ( $P_{tot}$ ) ergibt sich aus der Summe der spontanen und piezoelektrischen Polarisation. Die Eigenschaft der Polarität wird bei der Realisierung von GaN-basierten Heterostrukturen ausgenutzt. Hierbei sind ternäre Verbindungshalbleiter wie  $Al_xGa_{1-x}N$ ,  $In_xGa_{1-x}N$  und  $Al_xIn_{1-x}N$  als auch die quaternären Verbindungen  $Al_xGa_{1-x}In_{1-y}N$ , welche pseudomorph auf einen GaN-Puffer abgeschieden werden, von großem Interesse. Dabei zeigt die piezoelektrische Polarisation eine nichtlineare Abhängigkeit der Legierungszusammensetzung [17]. Vor allem für Legierungen mit einem hohen In-Gehalt können hohe  $P_{PE}$ -Werte erreicht werden, welche die  $P_{SP}$  übersteigen. Andererseits kann die ternäre Legierung  $Al_xIn_{1-x}N$  mit einem In-Gehalt von 17 % gitterangepasst auf GaN abgeschieden werden, um Verspannungen in der  $Al_xIn_{1-x}N$ -Schicht zu vermeiden. Die piezoelektrische Komponente  $P_{PE}$  kann somit vernachlässigt werden und die Polarisation ist nur durch die spontane Polarisation gegeben. Die für die Berechnung der Polarisation von  $Al_xIn_{(1-x)}N$ -Schichten benötigten Konstanten sind in Tabelle 4 dargestellt.

Tabelle 4: Piezoelektrische und elastische Konstanten, sowie Werte für die spontane Polarisation von AlN, InN, GaN und  $Al_xIn_{(1-x)}N$ .

		InN	AlN	GaN	$Al_xIn_{(1-x)}N$
<b>Piezoelektrische Konstante (C/m<sup>2</sup>)</b>	$e_{31}$	-0,604 [18]	-0,676 [18]	-0,551 [18]	$-0,57(1-x) - 0,604x$
	$e_{33}$	1,238	1,569	1,020	$0,97(1-x) + 1,46x$
<b>Elastische Konstante (GPa)</b>	$C_{13}$	92 [19]	108 [19]	103 [19]	$92(1-x) + 108x$
	$C_{33}$	224	373	405	$224(1-x) + 373x$
<b>Spontane Polarisation (C/m<sup>2</sup>)</b>	$P_{SP}$	-0,053 [18]	-0,090 [18]	-0,035 [18]	$-0,053(1-x) - 0,090x$

Um die Ausbildung eines zweidimensionalen Elektronengases (2DEG) in III-Nitrid-basierten HEMTs zu verdeutlichen, wird eine III-Nitrid-Legierung, welche im weiteren Verlauf dieser Arbeit als Barriere bezeichnet wird, pseudomorph, also verspannt auf einen GaN-Puffer abgeschieden. Da die Polarisation des Barrieren-Materials im Allgemeinen einen Unterschied zu der Polarisation des darunterliegenden Volumenmaterials aufweist, kann an der Grenzfläche eine abrupte Änderung der Polarisation beobachtet werden. Diese Änderung lässt sich durch den Gradienten der Polarisation beschreiben, wodurch eine polarisationsinduzierte Ladungsdichte entsteht:

$$\nabla \vec{P} = -\rho_p \quad (8)$$

Die an der Grenzfläche entstehende ortsfeste Ladung ergibt sich aus den unterschiedlichen Dipolmomenten der aneinandergrenzenden Bindungen der unterschiedlichen Materialien. Bei Betrachtung einer  $A_xB_{(1-x)}N/GaN$ -Heterostruktur ergibt sich für die gebundene Flächenladung  $\sigma$  eine polarisationsinduzierte Ladungsdichte an der Grenzfläche  $\sigma_H$ :

$$\sigma_{ABN/GaN} = \sigma_H = P_{GaN} - P_{ABN} = (P_{GaN}^{SP} + P_{GaN}^{PE}) - (P_{ABN}^{SP} + P_{ABN}^{PE}) \quad (9)$$

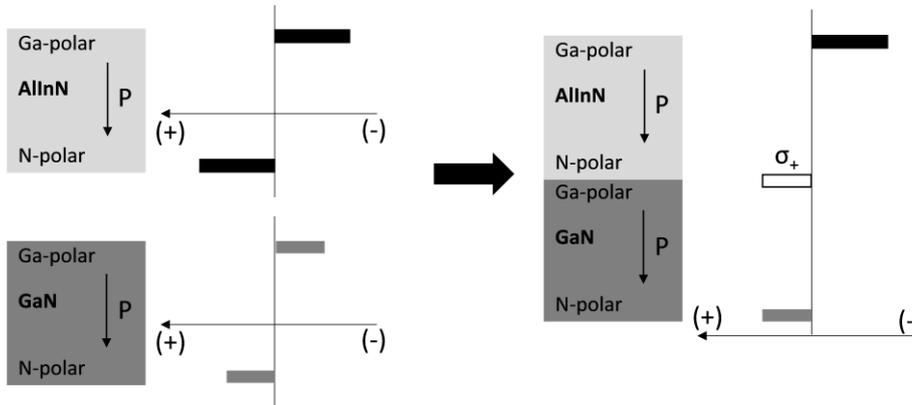


Abbildung 3: Schematische Darstellung der Polarisationsrichtungen und der dadurch bedingten ortsfesten Flächenladung bei einer AlInN/GaN-HEMT-Struktur. In Anlehnung an [8].

Die erzeugte Flächenladungsdichte ergibt sich aus dem Unterschied der Gesamtpolarisation beider Materialien (siehe Abbildung 3). Dabei hängt die Polarität der gebundenen Ladungen von den Richtungen der Polarisierungen in der Heterostruktur ab. Überschreitet die Al-Konzentration  $x_{Al} > 0,83$ , wird die obere AlInN-Schicht tensil verspannt auf GaN abgeschieden, so dass die piezoelektrische Polarisation negativ wird [20]. Bei geringerer Al-Konzentration ( $x_{Al} < 0,83$ ) nimmt die kompressive Verspannung von AlInN zu und die piezoelektrische Polarisation steigt.

Um den Einfluss der durch Polarisation induzierten Grenzflächenladung auf das Bandprofil zu verdeutlichen, ist die schematische Darstellung des Leitungsbandes einer AlInN/GaN-Heterostruktur in Abbildung 4 abgebildet.

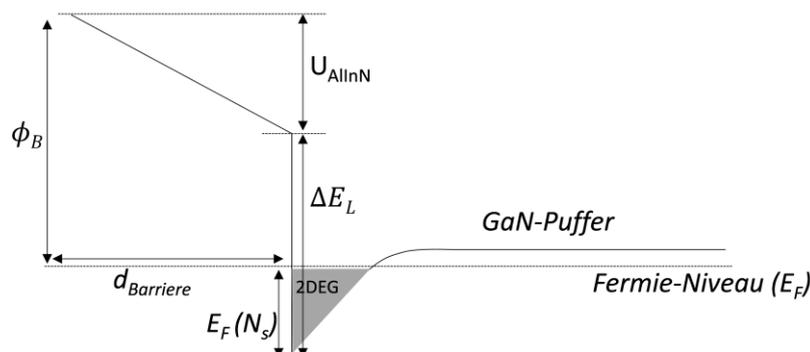


Abbildung 4: Bändermodell einer undotierten AlInN/GaN HEMT-Struktur mit Barrierendicke  $d_{\text{Barriere}}$  und einem festen Oberflächenpotential  $\phi_B$ .

Aufgrund der Tatsache, dass die AlInN-Schicht nicht dotiert ist, ergibt sich in diesem Bereich ein linearer Bandverlauf. Die hohe Leitungsbanddiskontinuität  $\Delta E_L$  zwischen gitterangepasstem AlInN und GaN kann auf die große Bandlücke von  $\text{Al}_{0,83}\text{In}_{0,17}\text{N}$  mit 4,4 eV zurückgeführt werden [21]. Setzt man ein Oberflächenpotential voraus, welches sich beispielsweise durch einen Metall-Halbleiter-Übergang ergibt, entsteht durch die Nettoladung an der Grenzfläche in der AlInN-Schicht ein starkes elektrisches Feld  $\mathcal{E}_{\text{AlInN}}$ . Dieses verursacht einen Spannungsabfall  $U_{\text{AlInN}}$  zwischen der Oberfläche und der Heterogrenze. Ist die Barriere dick genug, biegt sich die Leitungsbandkante des GaN bis unter das Fermi-niveau. Zur Kompensation der positiven Ladungsmenge findet im Quantentopf an der Heterogrenze eine Akkumulation von Elektronen statt, welche dabei einen gut leitfähigen Kanal ausbilden, das sogenannte zweidimensionale Elektronengas (2DEG). Am besten lässt sich das 2DEG dadurch beschreiben, dass Elektronen ein oder mehrere Subbänder besetzen, wobei deren Wellenfunktion senkrecht zur Grenzfläche ortsgebunden ist [8]. Nimmt man für die Oberfläche ein Oberflächenpotential  $\Phi_B$  an, lässt sich aus dem Bändermodell folgende Beziehung ableiten:

$$qU_{\text{AlInN}} + \Delta E_L = \phi_B + E_F(n_s) \quad (10)$$

Unter der Annahme, dass das elektrische Feld, welches vom GaN-Kanal ausgeht, in der Nähe der Heterogrenzfläche verringert auftritt, kann das Gaußsche-Gesetz angewendet werden. Dabei berechnet sich das elektrische Feld wie folgt [22]:

$$\mathcal{E}_{\text{AlInN}} = \frac{qn_s - \sigma_H}{\epsilon_r \epsilon_0} \quad (11)$$

Hier bezeichnet  $\epsilon_r$  die relative Permittivität von AlInN. Werden Gleichung (10) und (11) zusammengefügt [1], ergibt sich ein Ausdruck für die Ladungsträgerdichte  $n_s$  im Kanal:

$$n_s(x) = \frac{\sigma_H(x)}{q} - \left( \frac{\epsilon_r(x)\epsilon_0}{d_{\text{Barriere}}q^2} \right) (q\phi_B(x) + E_F(x, n_s(x)) - \Delta E_L(x)) \quad (12)$$

wobei  $d_{\text{Barriere}}$  als die Barrierendicke bezeichnet wird,  $\sigma_H$  ist die polarisationsinduzierte Grenzflächenladung,  $q$  ist die Ladung der Elektronen ( $1,602 \times 10^{-19}$  C),  $E_F$  ist die Position des Fermi-niveaus in Bezug auf die Leitungsbandkante von GaN nahe der GaN/Substrat-Grenzfläche und  $\Delta E_L$  ist die Leitungsbanddiskontinuität zwischen Barriere und GaN-Puffer. Aus Gleichung (12) ist unmittelbar eine Abhängigkeit der Ladungsträgerdichte von der Barrierendicke  $d_{\text{Barriere}}$  erkennbar. Somit kann mit zunehmender Barrierendicke ein Anstieg der Ladungsträgerdichte erreicht werden. Soll nun der Einfluss der Al-Konzentration auf  $n_s$  berücksichtigt werden, müssen die Größen aus Gleichung (12) mit Hilfe der linearen Interpolation zwischen AlN und InN neu bestimmt werden. Das Fermi-niveau kann in Abhängigkeit der Al-Konzentration folgendermaßen bestimmt werden [3]:

$$E_F(x) = E_0(x) + \frac{\pi \hbar^2}{m^*(x)m_0} n_S(x) \quad (13)$$

mit

$$E_0(x) = \left( \frac{9\pi \hbar^2 q^2}{8\varepsilon_0 \sqrt{8m^*(x)}} \frac{n_S}{\varepsilon_r(x)} \right)^{\frac{2}{3}} \quad (14)$$

Die Leitungsbanddiskontinuität zwischen AlInN und GaN beträgt näherungsweise [17]:

$$\Delta E_L(x) = 0.63 (E_{ABN}^g(x) - E_{ABN}^g(0)) \quad (15)$$

Für die Berechnung der relativen Permittivitätszahl kann die lineare Interpolation zwischen den bekannten Werten für AlN und InN verwendet werden:

$$\varepsilon_r(x) = -4,30x + 14,61 \quad (16)$$

Die dielektrischen Konstanten sowie weitere Materialparameter von AlN und InN und deren ternären Verbindung AlInN sind in Tabelle 5 dargestellt.

Tabelle 5: Dielektrische Konstanten, effektive Elektronenmasse für AlN, InN und deren ternärer Verbindung AlInN [9].

		<b>AlN</b>	<b>InN</b>	<b>Al<sub>x</sub>In<sub>1-x</sub>N</b>
<b>Permittivität</b>	$\varepsilon_r(\varepsilon_{\parallel})$	10,31	14,6	14,6(1-x) + 10,31x
	$\varepsilon_r(\varepsilon_{\perp})$	-----	----	
<b>Effektive Masse</b>	$m^*$	0,48	0,11	0,1(1-x) + 0,48x
<b>Oberflächenpotential (eV)</b>	$q\Phi_B$	2,1	0,5	0,5(1-x) + 2,1x

Mit Hilfe der Gleichungen (12) bis (16) lässt sich die Kanalladungsträgerdichte analytisch berechnen. Nach Einsetzen und Substitution erhält man folgenden Zusammenhang [23]:

$$A(x) - B(x)n_S - C(x)n_S^{\frac{2}{3}} = 0 \quad (17)$$

Mit

$$A(x) = \frac{\sigma_H}{q} - \left( \frac{\varepsilon_r \varepsilon_0}{d_{\text{Barriere}} q^2} \right) (q\Phi_B - \Delta E_L) \quad (18)$$

$$B(x) = \frac{\pi \varepsilon_0 \varepsilon_r \hbar^2}{d_{\text{Barriere}} q^2 m^*(x)} + 1 \quad (19)$$

$$C(x) = \frac{\varepsilon_r \varepsilon_0}{d_{\text{Barriere}} q^2} \left( \frac{9\pi \hbar q^2}{8\varepsilon_0 \varepsilon_r(x) \sqrt{m^*(x)} 8} \right)^{\frac{2}{3}} \quad (20)$$

Das Lösen dieser Gleichung erfolgt durch Ermittlung der Nullstellen. Aus Gleichung (17) geht hervor, dass zum Erhalt eines 2DEG mit einer Ladungsträgerdichte  $n_s$ , die Barriere einen kritischen Wert nicht unterschreiten darf:

$$d_B > \frac{\varepsilon_0 \varepsilon_r (\phi_B - \Delta E_L)}{e^2 \sigma} \quad (21)$$

Nun kann zu jedem Al-Gehalt separat die Ladungsträgerdichte in Abhängigkeit der Barrierendicke bestimmt werden. Die mit Hilfe von Nextnano simulierte Ladungsträgerdichte in Abhängigkeit der Barrierendicke für eine gitterangepasste AlInN/GaN- und eine AlGaIn/GaN-Heterostruktur mit unterschiedlichen Al-Konzentrationen ( $x_{\text{Al}} = 20\%$  und  $30\%$ ) ist in Abbildung 5 dargestellt. Zum Vergleich ist die Ladungsträgerdichte aus der analytischen Berechnung nach Gleichung (17) aufgetragen. Sowohl die simulierte Ladungsträgerdichte als auch die aus analytischen Berechnungen gewonnene Ladungsträgerdichte zeigt einen Anstieg mit zunehmender Barrierendicke, bis die Flächenladung  $\frac{\sigma_H}{q}$  erreicht ist.

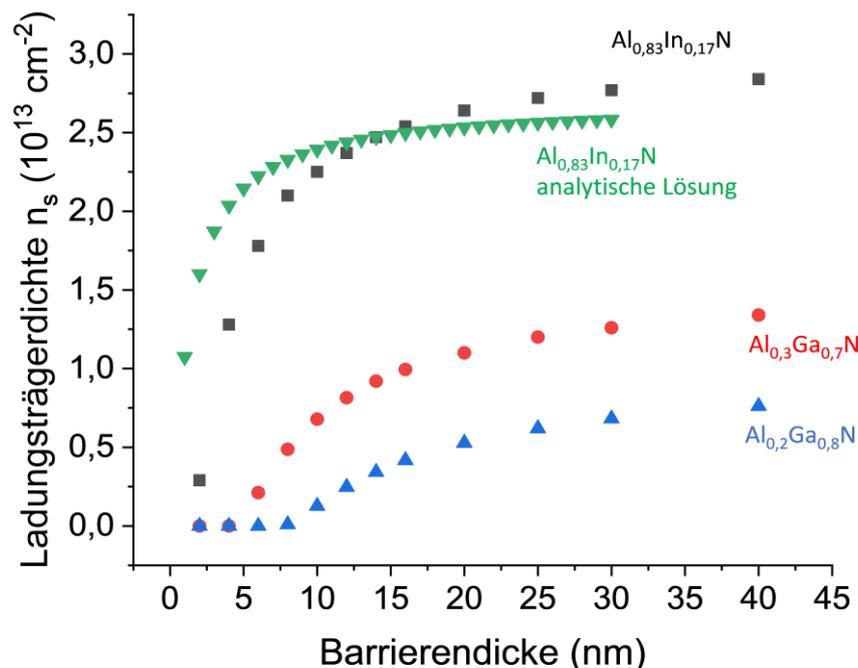


Abbildung 5: Mit Nextnano simulierte Ladungsträgerdichte in Abhängigkeit der Barrierendicke für eine gitterangepasste AlInN/GaN-Heterostruktur (LM AlInN), einer AlGaIn/GaN-Heterostruktur mit 30 % und 20 % Al-Konzentration. Zum Vergleich ist die analytische Berechnung der Ladungsträgerdichte nach Gleichung (17) aufgetragen.

Vergleicht man die Ladungsträgerdichte für eine AlInN/GaN-Heterostruktur aus Abbildung 5, ist eine Abweichung aus der analytischen Berechnung und der Simulation bei

kleinen Barrierendicken zu erkennen. Der Fehler liegt hierbei bei der analytischen Lösungsmethode. Durch den wurzelförmigen Verlauf der Ladungsträgerdichte über die Barrierendicke ergeben sich für kleine Änderungen in der Barrierendicke große Änderungen in der Ladungsträgerdichte. Zusätzlich zeigen die AlGaN/GaN-Heterostrukturen eine deutlich geringere Ladungsträgerdichte als das AlInN-Materialsystem. Zudem wird anhand der Simulationsergebnisse verdeutlicht, dass eine minimale Barrierendicke benötigt wird, um eine Ladungsträgerdichte im 2DEG zu gewährleisten. Dies ist speziell für das AlGaN/GaN-System erkennbar.

### 3 Grundlagen des High-Electron-Mobility Transistors (HEMT)

Der High-Electron-Mobility-Transistor (HEMT) stellt eine spezielle Form des Feldeffekttransistors (FET) dar. Dabei liegt die Besonderheit des HEMTs darin, dass es aufgrund der Polarisierung zu einer räumlichen Trennung der Ladungsträger im Kanal von den Ladungen an der Oberfläche kommt und hohe Ladungsträgerbeweglichkeiten erreicht werden können. Im Falle eines AlIn(Ga)N/GaN-HEMTs wird aufgrund der Polarität des Kristallgitters keine Dotierung benötigt, denn wie in Kapitel 2.2 diskutiert wurde, entsteht an der Heterogrenzfläche eine Flächenladung, wodurch ein 2DEG generiert werden kann. Durch die Leitungsbanddiskontinuität an der Grenzfläche der verschiedenen Halbleitermaterialien formt sich in z-Richtung ein eindimensionaler Quantentopf aus. Im Kanalbereich bilden sich einzelne Energieniveaus, wobei sich der größte Anteil der Elektronen auf die beiden unteren Energieniveaus verteilt, die unterhalb der Fermienergie  $E_F$  liegen. Je größer die Banddiskontinuität zu den angrenzenden Materialien ist, desto schärfer ist die Begrenzung („Confinement“) der Elektronen im Kanal.

#### 3.1 Aufbau und Funktionsweise

Der Querschnitt durch die Halbleiterschichten einer HEMT-Struktur einschließlich der metallischen Kontakten Source, Gate und Drain ist in Abbildung 6 dargestellt. Zur Realisierung und Steuerung von HEMT-Strukturen werden zwei Arten von Metall-Halbleiter-Kontakten benötigt. Um das 2DEG am Source und Drain zu kontaktieren, ist ein sperrfreier Kontakt (Ohmscher Kontakt) mit möglichst geringem Widerstand nötig. Dieser kann durch eine niedrige Schottky-Barrierenhöhe und eine hohe Dotierung des Halbleitermaterials erreicht werden, so dass die Ladungsträger die Potentialbarriere leicht überwinden können. Vervollständigt wird die HEMT-Struktur durch einen Schottky-Kontakt, dem sogenannten Gate-Kontakt, welcher sich zwischen Source und Drain befindet. Über den sperrenden Gate-Kontakt kann mit Hilfe der Spannung  $U_{GS}$  zwischen Gate und Source der Stromfluss  $I_{DS}$  im 2DEG zwischen Drain und Source gesteuert werden.

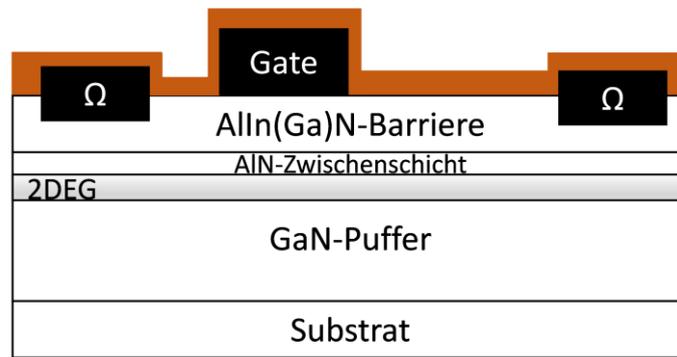


Abbildung 6: Schematische Darstellung einer HEMT Struktur mit einer AllIn(Ga)N-Barriere und einem dünnen Spacer zwischen Barriere und GaN-Puffer. Zusätzlich sind die Source- und Drain-Ohmkontakte, sowie der Schottky-Gate-Kontakt eingezeichnet.

Aufgebaut ist die HEMT-Struktur auf einer GaN-Pufferschicht, welche aufgrund einer dünnen Nukleationsschicht zwischen Substrat und GaN-Puffer als unverspannt betrachtet werden kann. Zur Ausbildung des 2DEG wird eine dünne Barrieren-Schicht (AllIn(Ga)N), welche eine größere Energiebandlücke als das darunter liegende GaN besitzt, abgeschieden. Durch das Einfügen einer dünnen AlN-Schicht ( $< 1$  nm) zwischen AllIn(Ga)N-Barriere und GaN-Puffer kann sowohl die Ladungsträgerdichte  $n_S$  als auch die Beweglichkeit  $\mu_n$  deutlich gesteigert werden [24]. Zum besseren Verständnis werden die Energiebanddiagramme eines konventionellen AllIn(Ga)N/GaN-HEMTs und des modifizierten AllIn(Ga)N/AlN/GaN-HEMTs gegenübergestellt (Abbildung 7).

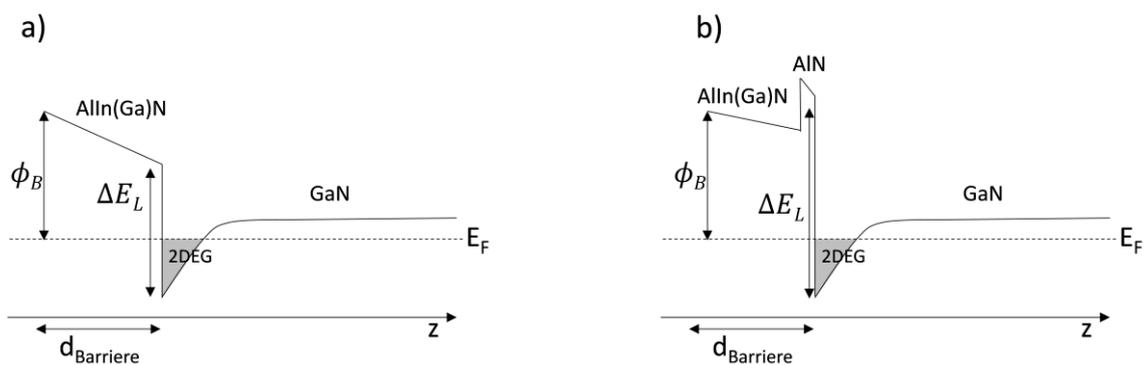


Abbildung 7: a) Energiebanddiagramm des konventionellen AllIn(Ga)N/GaN-HEMTs und b) des modifizierten AllIn(Ga)N/AlN/GaN-HEMTs mit einem größeren Sprung  $\Delta E_L$ .

Durch diese AlN-Zwischenschicht entsteht ein größerer Sprung  $\Delta E_L$  im Leitungsband, welcher das Eindringen der Wellenfunktion der Elektronen in die Barriere reduziert und zu einer Minimierung der Elektronenstreuung in ternären Legierungen führt. Als Folge dessen kann eine Zunahme der Ladungsträgerdichte im 2DEG und eine verbesserte Beweglichkeit erzielt werden [25].

### 3.2 Gleichstromverhalten

Nachdem im vorherigen Abschnitt die Entstehung des 2DEG bei einer AlIn(Ga)N/AlN/GaN-HEMT-Struktur gezeigt wurde, sollen im weiteren Verlauf die elektrischen Eigenschaften anhand typischer Kennlinien diskutiert werden.

Durch das Anlegen einer Spannung  $U_{DS}$  zwischen Drain- und Source-Elektrode wird ein elektrisches Feld hervorgerufen, welches eine Bewegung der Elektronen im Kanal und somit einen Stromfluss  $I_{DS}$  von Source nach Drain verursacht. Die Gate-Elektrode moduliert durch Einwirkung auf die darunter liegende 2DEG-Dichte den Kanalwiderstand und damit den Strom zwischen Drain- und Source-Elektrode. Geht man davon aus, dass der Drainstrom im Kanal ausschließlich durch Elektronen des 2DEG verursacht wird, deren Flächendichte  $n_s$  und Geschwindigkeit  $v_d$  beträgt, ergibt sich ein auf die Gateweite  $W_g$  bezogener Drainstrom (mA/mm) entlang des Kanals (in x-Richtung):

$$I_{DS} = qn_s(x)v_d(x) \quad (22)$$

Diese Gleichung gilt nur für den linearen Bereich der Kennlinie, so dass die Elektronengeschwindigkeit als Produkt aus Elektronenbeweglichkeit  $\mu_n$  und elektrischem Feld entlang des Kanals definiert ist. Ein typisches Ausgangskennlinienfeld eines HEMT's ist in Abbildung 8 a) dargestellt, wobei die gestrichelte Kennlinie den Übergang vom linearen Bereich ( $U_{DS} < U_{GS} - U_{th}$  und  $U_{GS} > U_{th}$ ) in den Sättigungsbereich kennzeichnet.

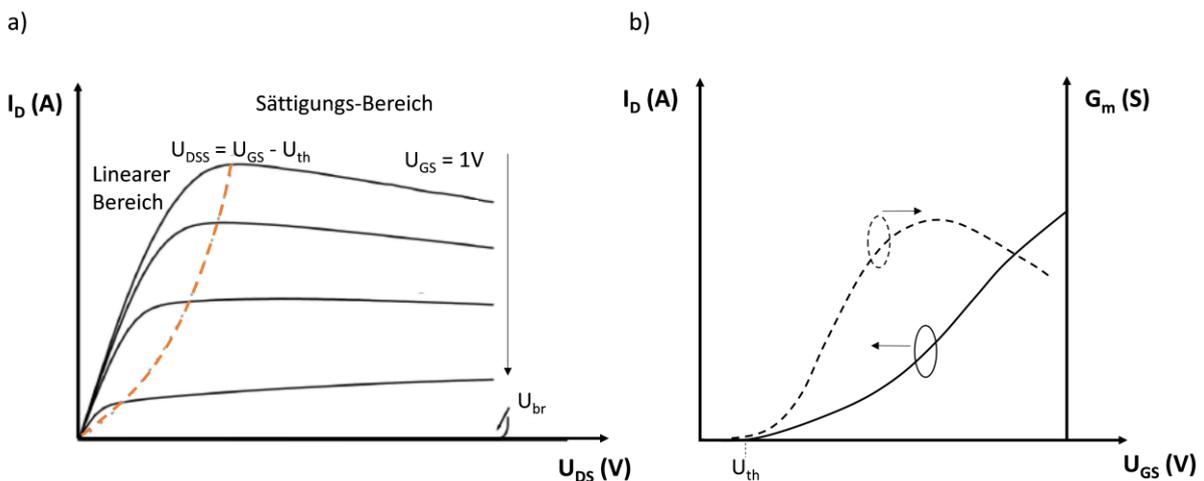


Abbildung 8: a) Schematische Darstellung des Ausgangskennlinienfeldes eines HEMT. Dabei steigt die Gatespannung von negativen Werten auf  $U_{GS} = 1V$  an. Die gestrichelte Linie zeigt den Übergang vom linearen Bereich in den Sättigungsbereich. b) Transferkennlinienfeld in Abhängigkeit der Gate-Source Spannung für  $U_{DS} = \text{konstant}$ .

Die Strommenge zwischen Source und Drain wird durch das Anlegen einer Gatespannung gesteuert. Eine Erhöhung der Gatespannung hin zu negativen Werten ( $U_{GS} < 0V$ ) führt zu einer Verschiebung des Leitungsbandes über das Fermi-niveau, so dass Elektronen aus dem Kanal verdrängt werden und der Stromfluss  $I_{DS}$  bei konstanter Spannung  $U_{DS}$  abnimmt, bis der Kanal vollständig abgeschnürt ist. Mit Erhöhung der Drain-Source-Spannung kommt es zu einem linearen Anstieg von  $I_{DS}$ , bis der Abschnürpunkt  $U_{DSS} = U_{GS} - U_{th}$  erreicht ist.

Ab diesem Punkt beginnt der Strom im Kanal zu sättigen. Dabei ist der maximale Sättigungswert  $I_{DSS}$  von der Konzentration des 2DEG abhängig.

Die Steigung im linearen Bereich ist dabei umgekehrt proportional zum dynamischen „On-resistance“ (Anlaufwiderstand)  $R_{on}$ . Dieser Widerstand setzt sich aus dem Kanal-Widerstand unterhalb Source und Drain, und aus den Widerständen, welche durch Source- und Drain-Kontakte entstanden sind, zusammen.

Das Übertragungsverhalten eines Bauelements, welches durch die  $I_{DS}$ - $U_{GS}$ -Abhängigkeit bei einer konstanten Drain-Source-Spannung im Sättigungsbereich beschrieben wird, ist in Abbildung 8 b) abgebildet. Eine weitere Kenngröße zur Charakterisierung von HEMT-Transistoren ist durch die Steilheit  $g_m$  gegeben.

$$g_m = \left. \frac{\partial I_{DS}}{\partial U_{GS}} \right|_{U_{DS}=\text{const.}} = n_s \mu_n \frac{W_g}{L_g} \quad (23)$$

Diese beschreibt die Änderung des Drain-Stromes ( $I_{DS}$ ) mit der Gate-Source-Spannung ( $U_{GS}$ ) bei einer konstanten Drain-Source-Spannung ( $U_{DS}$ ) und stellt ein Maß für die Verstärkungsfähigkeit des Transistors dar.  $L_g$  ist dabei die Gatelänge des Transistors.

In einem idealen HEMT würden sowohl der Strom  $I_{DS}$  als auch die Steilheit  $g_m$  unbegrenzt mit  $U_{GS}$  ansteigen. Allerdings führen einige Nichtidealitäten zu Veränderungen der Ausgangs- und Übertragungscharakteristik. Da die Beweglichkeit  $\mu$  eine Abhängigkeit des longitudinalen Feldes zeigt und mit steigender Feldstärke abnimmt, führt dies zu einer Reduzierung des Drainstromes. Zusätzlich haben sowohl die Source- und Drain-Kontakte, als auch das Gebiet zwischen Source und Drain einen Einfluss auf die Ausgangscharakteristik. Dabei wird ein Widerstand generiert, welcher zu einer Erhöhung von  $R_{on}$  und zu einer Verschiebung des Sättigungsbereiches hin zu höheren  $U_{GS}$ - $U_{th}$  Werten führt. Dabei unterscheidet man zwischen extrinsischer (Gleichung (24)) und intrinsischer (Gleichung (23)) Steilheit [26]:

$$g_{m,ext.} = \frac{g_m}{1 + g_m(R_s + R_d)} \quad (24)$$

Hierbei beschreiben  $R_s$  und  $R_d$  die Serienwiderstände von Source und Drain. So kann bei genauerer Untersuchung der Steilheit eine Aussage darüber getroffen werden, inwiefern das Bauteil für schnelle Schaltanwendungen geeignet ist. Aus technologischer Sicht kann die Steilheit demnach durch eine Verringerung der Gatelänge und Reduzierung der Zugangswiderstände erhöht werden.

Zusätzlich zu den Materialparametern besitzt die Wegstrecke  $s \approx L_g$  einen maßgeblichen Einfluss auf den Ladungstransport. Bei Gatelängen der Größenordnung  $L_g < 100$  nm, wie sie auch in dieser Arbeit mit der Elektronenstrahlolithographie realisiert werden, treten große Feldstärkenänderungen im Kanal auf. Dabei werden die Elektronen durch Anlegen einer äußeren Spannung unterhalb des Gate-Kontaktes stark beschleunigt und erreichen hohe

Geschwindigkeiten, bis diese durch Streuprozesse verlangsamt werden. Dadurch erreichen die Elektronen kurzzeitig eine höhere Geschwindigkeit als im stationären Zustand. Da die Steuerung der Ladungsträger im Kanal durch die vertikale Komponente des elektrischen Feldes erfolgt, kommt es durch die laterale Feldverteilung, welche entlang der Drain-Source-Kontakte generiert wird, zu einer Überlagerung der Felder. Mit Abnahme der Gatelänge wird das Gate-Kanal-Potential am drainseitigen Ende des Gate-Kontaktes zunehmend durch das Potential am Drain mitbestimmt. Als Folge kann eine Verschlechterung des Sättigungsverhalten eintreten, wodurch eine Erhöhung des Ausgangsleitwertes ( $\Delta I_{DS}/\Delta U_{DS}$ ) beobachtet werden kann. Als direkte Konsequenz weist die Abschnürspannung  $U_{th}$  eine Abhängigkeit von  $U_{DS}$  auf (siehe Abbildung 9).

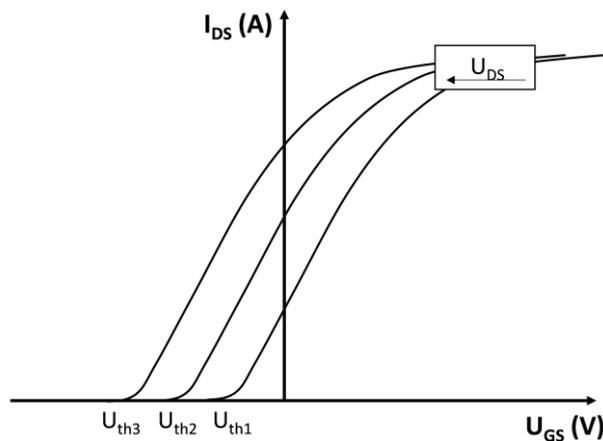


Abbildung 9: Übertragungskennlinienfeld  $I_{DS}(U_{GS}, U_{DS})$ . Die Abbildung zeigt die Verschiebung der Abschnürspannung  $U_{th}$  in Abhängigkeit von der Drain-Source-Spannung.

Im Allgemeinen wird die Auffächerung der Steuerkennlinie als Barrierendegradationseffekt (DIBL = „drain induced barrier lowering“ =  $\delta U_{th}/\delta U_{DS}$ ) bezeichnet. Der DIBL-Effekt bewirkt in Abhängigkeit der Drainspannung eine Erniedrigung der sourceseitigen Potentialbarriere, wobei ein Anstieg des Leckstromes beobachtet werden kann. Das Ausmaß dieses Effektes kann durch ein besseres Confinement der Elektronen im Kanal abgeschwächt werden. Die Beeinträchtigung der Steuerungsfähigkeit der Ladungsträger durch die Gate-Elektrode wird maßgeblich durch die Gatelänge und den Abstand Gate-zu-2DEG ( $d_{Gate-2DEG}$ ) bestimmt. Insbesondere bei reduzierten Gatelängen ist ein maximaler Abstand zum Kanal einzuhalten, um einen negativen Einfluss auf die Steuerfähigkeit zu verhindern. Dabei muss folgendes gelten [22]:

$$\frac{L_g}{d_{Gate-2DEG}} \geq 5 \quad (25)$$

Eine Reduzierung des Abstandes  $d_{Gate-2DEG}$  kann einerseits durch eine Modifikation der Barrierendicke während des Epitaxieprozesses erfolgen. Andererseits kann  $d_{Gate-2DEG}$  durch

einen trockenchemischen Ätzprozess („Gate-Recess-Ätzung“) verringert werden. Eine Abschwächung des drainseitigen Potentials auf das Gate-Drain-Potential kann durch eine Vergrößerung des geometrischen Abstandes zwischen Gate und Drain erreicht werden.

### 3.3 Hochfrequenzverhalten

Im Bereich hoher Frequenzen ( $f = 300 \text{ MHz} - 300 \text{ GHz}$ ,  $\lambda = c/f = 1 \text{ m} - 1 \text{ mm}$ ) können Strom und Spannung nicht mehr direkt gemessen werden. Um das Hochfrequenzverhalten eines Bauelements zu beschreiben, werden S-Parameter-Messungen herangezogen. Dabei kann das Verhalten eines  $n$ -Tores durch je  $n$ -einlaufende und auslaufende Wellen  $a_n$  bzw.  $b_n$  frequenzabhängig beschrieben werden. Im Kleinsignalfall sind die Wellengrößen über eine  $n \times n$ -Matrix  $S$  linear miteinander verknüpft. Die schematische Darstellung der Streuparameter eines Zweitors ist in Abbildung 10 abgebildet. Die zurücklaufende Welle  $b_1$  ergibt sich aus dem an Tor 1 reflektierenden Anteil von  $a_1$  sowie aus dem an Tor 2 transmittierten Anteil von  $a_2$ . Ebenso ergibt sich die an Tor 2 zurücklaufende Welle  $b_2$  aus dem an Tor 2 reflektierten Anteil von  $a_2$  sowie dem an Tor 1 transmittierten Anteil von  $a_1$ . Der Zusammenhang für ein Zweitor-Bauteil, wie es der HEMT beschreibt, ist in Gleichung (26) dargestellt.

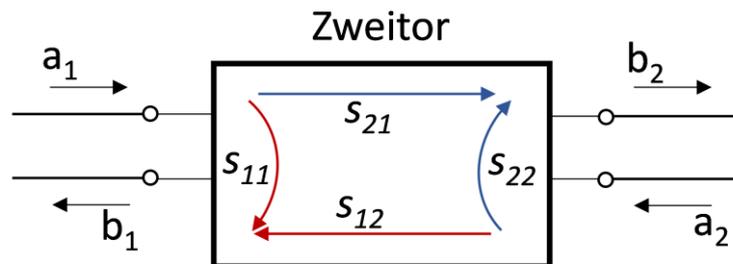


Abbildung 10: Schematische Darstellung der Streuparameter eines Zweitors.

$$\begin{aligned} b_1 &= s_{11}a_1 + s_{12}a_2 \\ b_2 &= s_{21}a_1 + s_{22}a_2 \end{aligned} \quad (26)$$

Während der Kleinsignalcharakterisierung befindet sich das zu untersuchende Bauteil DUT („device under test“) zwischen einer linearen RF-Quelle und einer passiven Last, wie Abbildung 11 verdeutlichen soll. An den Verbindungen der einzelnen Komponenten sind Bezugsebenen eingezeichnet, an welcher z.B. die emittierte Welle der Quelle  $b_1$  gleich der einlaufenden Welle am Eingang des Bauteils  $a_1$  ist. Die jeweiligen Reflexionsfaktoren  $\Gamma_k$  erhält man aus dem Verhältnis der rücklaufenden zur hinlaufenden Spannungswelle.

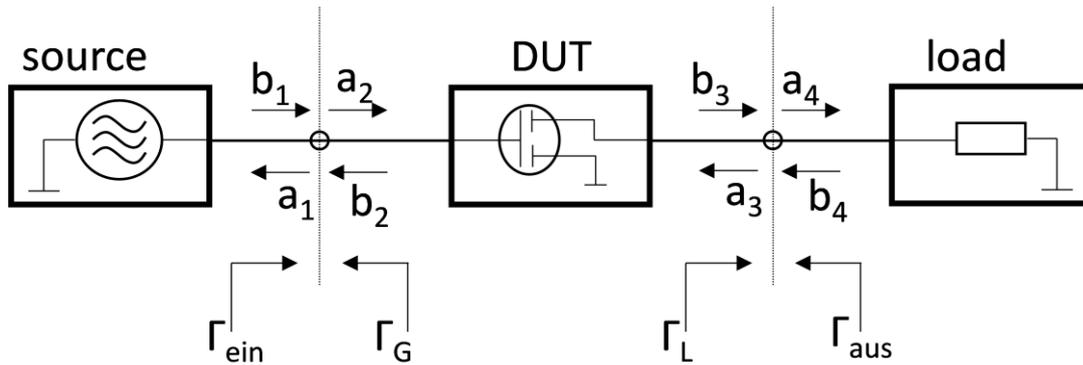


Abbildung 11: Schematische Darstellung eines aktiven Bauteils, welches als Zweitor-Netzwerk mit einer RF Quelle und einer Last dargestellt ist. Durch das Verhältnis hin- zu rücklaufender Welle werden die Reflexionsfaktoren  $\Gamma$  bestimmt.

Die einzelnen Streuparameter lassen sich mit folgenden Randbedingungen definieren als:

$$s_{11} = \frac{b_1}{a_1} \text{ für } a_2 = 0 \quad \text{Eingangsreflexionsfaktor bei angepasstem Ausgang} \quad (27)$$

$$s_{12} = \frac{b_1}{a_2} \text{ für } a_1 = 0 \quad \text{Transmissionsfaktor bei angepasstem Eingang} \quad (28)$$

$$s_{21} = \frac{b_2}{a_1} \text{ für } a_2 = 0 \quad \text{Transmissionsfaktor bei angepasstem Ausgang} \quad (29)$$

$$s_{22} = \frac{b_2}{a_2} \text{ für } a_1 = 0 \quad \text{Ausgangsreflexionsfaktor bei angepasstem Eingang} \quad (30)$$

Um Auskunft über die Leistungsverstärkung eines Transistors bei einer gegebenen Frequenz zu erhalten, kann der Verlauf der Verstärkung über die Frequenz in zwei Bereiche mit unterschiedlicher Stabilität aufgeteilt werden. Allgemein wird ein aktives Zweitor als bedingungslos stabil bezeichnet, wenn folgende Bedingungen erfüllt sind:

$$1 - |s_{11}|^2 > |s_{12}s_{21}| \text{ bzw. } 1 - |s_{22}|^2 > |s_{12}s_{21}| \quad (31)$$

$$|s_{11}| < 1 \text{ bzw. } |s_{22}| < 1 \quad (32)$$

$$k > 1 \quad (33)$$

Hierbei wird

$$k = \frac{1 - |s_{11}|^2 - |s_{22}|^2 + |\det(S)|^2}{2|s_{12}s_{21}|} \quad (34)$$

nach Rollet [27] als Stabilitätsfaktor bezeichnet. Befindet sich der Transistor im stabilen Bereich, d.h. dass für den Stabilitätsfaktor  $k$  für alle Frequenzen  $k \geq 1$  gilt, lässt sich der maximal verfügbare Leistungsgewinn  $MAG$  („Maximum available gain“) wie folgt angeben:

$$MAG = \frac{|s_{21}|}{|s_{12}|} \left( k - \sqrt{k^2 - 1} \right) \quad (35)$$

Den Wert  $\frac{|s_{21}|}{|s_{12}|}$  bezeichnet man auch als maximal stabile Verstärkung  $MSG$  („Maximum stable gain“), wobei für  $k = 1$  der Zusammenhang  $MSG = MAG$  gilt:

$$MSG = \frac{|s_{21}|}{|s_{12}|} \approx \frac{g_m}{C_{gd}\omega} > MAG \quad (36)$$

Im Gegensatz zu  $MAG$  fällt die Verstärkung  $MSG$  in der logarithmischen Darstellung mit -10 dB/Dekade ab. Ist die Bedingung für den Stabilitätsfaktor  $k > 1$  wieder erfüllt, geht der Verlauf der Verstärkung  $MSG$  in den mit -20 dB/Dekade abfallenden frequenzabhängigen Verlauf von  $MAG$  über (siehe Abbildung 12).

Der maximal verfügbare Leistungsgewinn lässt sich auch wie folgt ausdrücken [28]:

$$MAG = \frac{\left(\frac{f_T}{f}\right)^2}{4G_{ds} \left(R_{in} + \frac{\omega_T L_S}{2}\right) + 2\omega_T C_{gd} (R_{in} + R_g + \omega_T L_S)} \quad (37)$$

Dabei ist  $C_{gd}$  die Gate-Drain-Kapazität,  $G_{ds}$  der Ausgangsleitwert,  $R_g$  der Gate-Widerstand,  $R_{in}$  der Eingangswiderstand, bestehend aus Gate-, Source- und Kanal-Komponenten,  $\omega_T = 2\pi f_T$  und  $L_S$  die Source-Induktivität.

Als charakteristische Kenngrößen für die Eignung eines Transistors für Hochfrequenzanwendungen werden die Grenzfrequenzen  $f_T$  und  $f_{max}$  herangezogen. Die Transitfrequenz  $f_T$  ist die Frequenz, bei der die Kurzschluss-Stromverstärkung  $|H_{21}|$  den Wert 1 annimmt (siehe Gleichung (38)).

$$H_{21} = \frac{-2s_{21}}{1 - s_{11} + s_{22} - s_{11}s_{22} + s_{12}s_{21}} \quad (38)$$

Die maximale Schwingfrequenz  $f_{max}$  ist die Frequenz, bei der die unilaterale Leistungsverstärkung  $MUG$  auf 1 bzw. 0 dB absinkt.

$$MUG = \frac{\left|\frac{s_{21}}{s_{12}} - 1\right|^2}{2 \left( k \left|\frac{s_{21}}{s_{12}}\right| - \Re\left(\frac{s_{21}}{s_{12}}\right) \right)} \quad (39)$$

In Abbildung 12 sind der maximal verfügbare Gewinn ( $MAG$ ), die unilaterale Leistungsverstärkung ( $MUG$ ), die Stromverstärkung  $H_{21}$  und der Stabilitätsfaktor  $k$  in Abhängigkeit der Frequenz dargestellt.

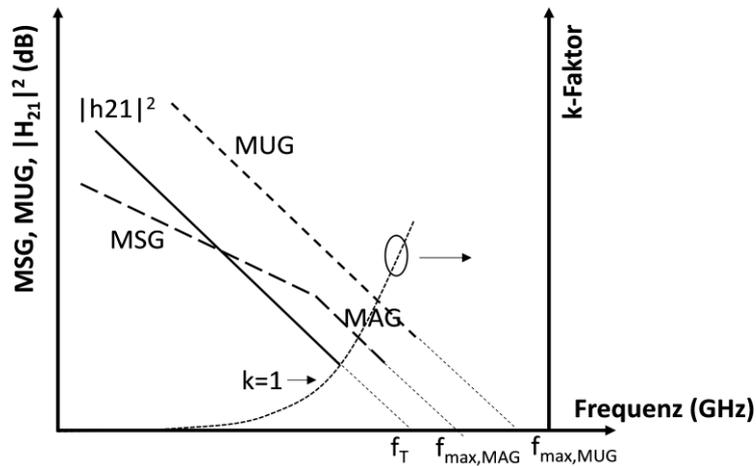


Abbildung 12: Schematische Darstellung des maximal verfügbaren Gewinns ( $MAG$ ), der unilaternalen Leistungsverstärkung  $MUG$ , der Stromverstärkung  $H_{21}$  und des Stabilitätsfaktors  $k$  in Abhängigkeit der Frequenz. Durch Extrapolation dieser Kurven kann  $f_T$  und  $f_{max}$  bestimmt werden.

Da die Transit- und die maximale Frequenz nicht direkt aus der Messung bestimmt werden können, wird der theoretische Abfall der Verstärkung in Form eines Tiefpasses erster Ordnung mit einer Steigung von 20 dB/Dekade extrapoliert.

### 3.4 Kleinsignalverhalten

Um das Hochfrequenzverhalten eines Bauelements in einem gegebenen Arbeitspunkt zu beschreiben, kann ein Kleinsignal-Ersatzschaltbild mit konzentrierten Elementen modelliert werden. Die schematische Darstellung eines Kleinsignal-Ersatzschaltbildes ist in Abbildung 13 a) abgebildet. Den physikalischen Ursprung der einzelnen Schaltelemente zeigt Abbildung 13 b).

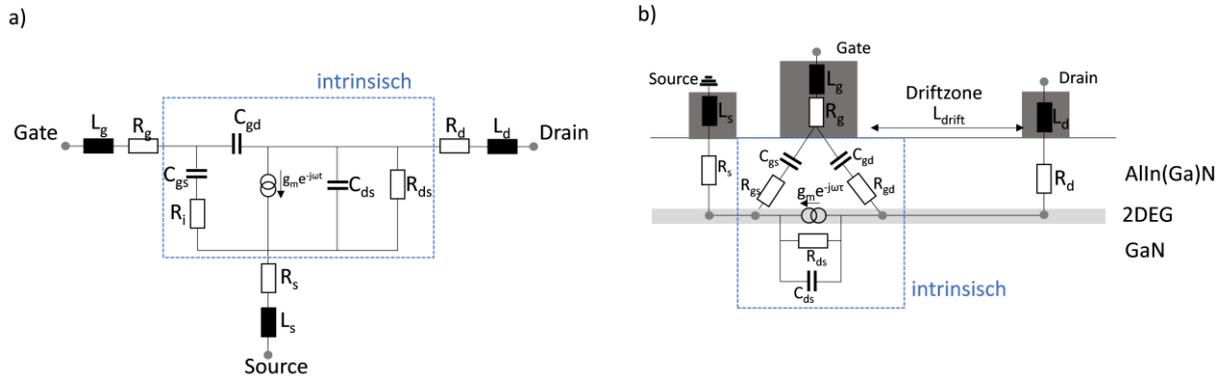


Abbildung 13: a) Schematische Darstellung des Kleinsignal-Ersatzschaltbildes für ein HEMT und b) Verknüpfung der einzelnen Elemente.

Die Elemente des Modells werden in intrinsische, welche das aktive Bauelement umfassen, und extrinsische Bestandteile, wozu hauptsächlich die Zuleitungen zählen, unterteilt. Die parasitären Bestandteile wie die Induktivitäten  $L_g$ ,  $L_d$ ,  $L_s$  und der Gatewiderstand  $R_g$  können auf die Metallisierung zurückgeführt werden. Die Zuleitungswiderstände des Bauteils werden durch eine Serienschaltung zwischen den Source- und Drain-Kontakten ( $R_s$  und  $R_d$ ) gebildet, wobei der Metall-Halbleiter-Kontakt und die weitere Kanal-Zuleitung zum 2DEG eine entscheidende Rolle spielen. Der Ausgangswiderstand  $R_{ds}$  steht mit Kurzkanal-Effekten, welche durch die Gatelänge und durch Leckströme im Substrat hervorgerufen werden, und der Puffer-Leitfähigkeit in Zusammenhang. Die intrinsischen Kapazitäten  $C_{gs}$  und  $C_{gd}$  modulieren die Variation der Gesamtladung im aktiven Bereich bei Änderung der Gate-Source- bzw. Gate-Drain-Spannung. Sowohl  $C_{gd}$  als auch die Ausgangskapazität  $C_{ds}$  sind von der Ausdehnung der Kanal-Driftzone abhängig [29]. Der aktive Bereich wird durch eine spannungsgesteuerte Stromquelle mit der intrinsischen Steilheit  $g_m$  und einer durch eine Verzögerungszeit  $\tau$  hervorgerufene Phasenverschiebung repräsentiert.

Die Eigenschaften der Elemente aus der Kleinsignalschaltung können durch frequenzabhängige Streuparameter-Messungen extrahiert werden, wie sie in [30] und [31] beschrieben werden, so dass die wichtigen HF-Kenngrößen  $f_T$  und  $f_{max}$  mit den Elementen aus dem Kleinsignal-Ersatzschaltbild in Verbindung gebracht werden können. Die Transitfrequenz  $f_T$  wird hauptsächlich durch die Gate-Source-Kapazität  $C_{gs}$  und die Steilheit  $g_m$  bestimmt [32]:

$$f_T = \frac{g_m}{2\pi(C_{gs} + C_{gd})} \quad (40)$$

Durch Gleichung (40) wird deutlich, dass zum Erreichen hoher Transitfrequenzen große Steilheitswerte  $g_m$  und geringe Kapazitäten  $C_{gs}$  und  $C_{gd}$  realisiert werden müssen. Betrachtet man den Gate-Kontakt des HEMT's vereinfacht als Plattenkondensator, ergibt sich die Forderung nach reduzierten Gatelängen, um die Transitfrequenz effektiv zu steigern.

$$C_{gs} = \epsilon_0 \epsilon_r \frac{L_g W_G}{d_{\text{Gate-Kanal}}} \quad (41)$$

Zusätzlich kann die Transitfrequenz mit der intrinsischen Transitzeit  $\tau_{total}$ , welche die Ladungsträger zum Durchqueren eines Gebietes unterhalb des Gates benötigen, in Verbindung gebracht werden. Ist  $\langle v_e \rangle$  die mittlere Elektronengeschwindigkeit unterhalb der Gate-Elektrode (in x-Richtung), ergibt sich  $g_m = C_{gs} \langle v_e \rangle L_{eff}$ . Wird die Geschwindigkeit definiert als  $\langle v_e \rangle = L_{eff} / \tau_{total}$ , ergibt sich für die Transitfrequenz:

$$f_T = \frac{1}{2\pi\tau_{total}} = \frac{v_e}{2\pi L_{eff}} \quad (42)$$

Die effektive Gatelänge  $L_{eff}$  stellt den ausgedehnten Bereich dar, in welchem die Ladungsträger von der Gate-Elektrode kontrolliert werden [33]. Dieser Bereich wird durch die Entstehung von Randkapazitäten vergrößert, wobei der Unterschied zwischen der durch die Gate-Metallisierung definierten Gatelänge  $L_g$  stark von  $L_{eff}$  abweichen kann. Wie aus Gleichung (40) ersichtlich ist, kann  $f_T$  durch eine Erhöhung von  $g_m$  oder Erniedrigung von  $C_{gs}$  maximiert werden [34].

Unter Berücksichtigung der anderen parasitären Elemente, kann die maximale Schwingfrequenz  $f_{max}$  ausgedrückt werden zu:

$$f_{max} = \frac{f_T}{\sqrt{2g_{ds}(R_g + R_{gs} + R_s) + 2\frac{C_{gd}}{C_{gs}}\left(\frac{C_{gd}}{C_{gs}} + g_m(R_{gs} + R_s + 2R_g)\right)}} \quad (43)$$

Wie bereits in Abbildung 12 gezeigt, kann  $f_{max}$  aus der unilateralen Leistungsverstärkung gewonnen werden. Dabei zeigt diese Verstärkung eine ähnliche Frequenzabhängigkeit wie die Stromverstärkung und nimmt mit 20 dB/Dekade ab. Zum Erreichen hoher Schwingfrequenzen müssen daher die parasitären Widerstände, vor allem  $R_G$ , und das Verhältnis  $\frac{C_{gd}}{C_{gs}}$  minimiert werden. Transistoren, welche für die Anwendung im Kleinsignalbereich geeignet sind, lassen sich durch eine hohe Transitfrequenz, geringen Zugangs- und Ausgangswiderstand und durch einen geringen Gate-Kontaktwiderstand charakterisieren. Hohe Transitfrequenzen können durch eine reduzierte Transitzeit erreicht werden, wobei diese durch hohe Elektronenbeweglichkeiten und geringe Gatelängen minimiert werden kann. Niedrige  $R_S$  und  $R_D$  können durch niedrige spezifische Kontaktwiderstände und durch geringe Gate-Source und Gate-Drain- Abstände realisiert werden. Der Gate-Widerstand kann durch einen T-förmigen Schottky-Kontakten reduziert werden.

### 3.5 Großsignalverhalten

Für die Anwendung von Transistoren in Leistungsverstärkern, ist die Betrachtung des Großsignalverhaltens relevant. Zu den wichtigen Kenngrößen, welche zur Charakterisierung von Bauelementen für Hochleistungsanwendungen dienen, zählen die lineare Verstärkung („Gain“), die maximale Ausgangsleistung ( $P_{out}$ ) und die Effizienz  $PAE$  („Power-Added Efficiency“).

Um das ganze Potential des Transistors auszuschöpfen, müssen sowohl der Eingang als auch der Ausgang des Leistungsmessplatzes auf den  $50\ \Omega$ -Wellenwiderstand der umgebenden Leitungen angepasst werden. Dies kann mit Hilfe von Impedanzwandlern („Tuner“) an beiden Seiten des DUTs umgesetzt werden. Um die hier entwickelte Technologie sinnvoll als Leistungsverstärker betreiben zu können, ist es wichtig, dass der Strom- ( $\Delta I$ ) und Spannungshub ( $\Delta U$ ) für eine optimale Anpassung maximiert wird. Die Strom- und Spannungsverhältnisse im Klasse-A-Betrieb sind schematisch in Abbildung 14 a) verdeutlicht. Dabei wird der Transistor im Klasse-A-Betrieb im linearen Teil seiner Kennlinie betrieben, so dass sein Arbeitspunkt meist in der Mitte der Kennlinie liegt. Der Stromhub  $\Delta I$  ist durch die Differenz aus maximalem Drainstrom  $I_{D,max}$  und dem Minimalstrom  $I_{min}$  gegeben. Der Spannungshub ( $\Delta U = U_{br} - U_{knee}$ ) ist durch die Knie- und Durchbruchspannung begrenzt.

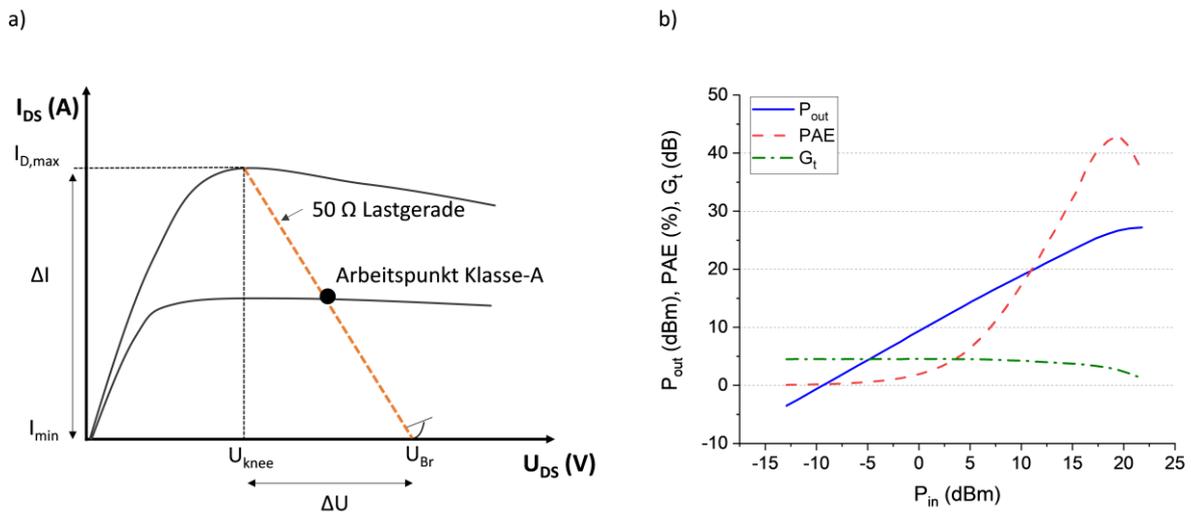


Abbildung 14: a) Schematische Darstellung des Strom- und Spannungshubs eines Transistors im Klasse-A Leistungsbetrieb. b) Leistungsverhalten ( $P_{out}$ ,  $PAE$  und  $G_t$ ) bei 45 GHz, einer Drain-Source Spannung von 15 V und einem Drain-Strom von 150 mA/mm.

Die Leistungskurve am Beispiel eines AlInN/AlN/GaN-Transistors bei 45 GHz,  $U_{DS} = 15\text{ V}$  und  $I_D = 150\text{ mA/mm}$  ist in Abbildung 14 b) dargestellt. Die maximale RF-Ausgangsleistung im linearen Bereich (für einen Klasse-A-Betrieb) ergibt sich zu:

$$P_{max,lin} = \frac{1}{8} \Delta I \Delta U \quad (44)$$

Eine Erhöhung der absoluten Ausgangsleistung kann durch eine Übersteuerung des Transistors erreicht werden, so dass sich mittels der Fourier-Analyse [35] eines rechteckigen Ausgangssignals die maximale Ausgangsleistung berechnen lässt zu:

$$P_{sat} = \frac{16}{\pi^2} P_{max,lin} = 1,62 * P_{max,lin} \quad (45)$$

Neben der maximalen Ausgangsleistung ist vor allem die Verstärkung von Interesse. Bei der hier gemessenen Verstärkung  $G_T$  („transducer power gain“) handelt es sich um einen Übertragungsgewinn, welcher das Verhältnis aus tatsächlich aus dem DUT in die Last abgegebene Leistung zur maximal verfügbaren Leistung der Quelle beschreibt (siehe Abbildung 14 b). Die Effizienz oder der Wirkungsgrad des Transistors ist als Differenz aus Ausgangs- und Eingangsleistung im Verhältnis zur zugeführten Leistung angegeben und ist wie folgt definiert [36]:

$$PAE = \frac{P_{out} - P_{in}}{P_{DC}} = PAE_{ideal} \quad (46)$$

Sowohl die Leistung als auch die Effizienz eines Transistors sind durch Faktoren wie die Schwellspannung, den Drain-Leckstrom und die DC-RF-Dispersion beeinflusst. Insbesondere die Schwellspannung hat einen erheblichen Einfluss auf die Leistung und die Effizienz, da sie eine Erhöhung der DC-Versorgungsleistung bewirkt. Diese ist als Produkt aus DC-Versorgungsspannung und Strom definiert.

$$P_{DC} = U_{DC} * I_{DC} \quad \text{mit} \quad U_{DC,real} = U_{DC,ideal} + U_{DSS} \quad (47)$$

Unter dem Einfluss der Schwellspannung verändert sich Gleichung (46) zu [36]:

$$PAE = PAE_{ideal} \frac{1}{1 + \frac{U_{DSS}}{U_{DC,ideal}}} \quad (48)$$

Ein weiterer  $P_{out}$ - und PAE-Degradationsfaktor für Leistungstransistoren ist durch die RF-DC-Dispersion gegeben, wobei es sich um eine Diskrepanz in der DC- und RF-Charakteristik des Bauelementes handelt, welche hauptsächlich auf Trapping-Effekte zurückgeführt werden kann. Die Dispersion hat eine Verringerung des maximalen Drainstromes und einer Vergrößerung der Schwellspannung in Abhängigkeit der Frequenz zur Folge. Die PAE kann unter Berücksichtigung von  $\Delta I_{DC-RF} = (I_{max} - I_{min})_{DC} - (I_{max} - I_{min})_{RF}$  formuliert werden als:

$$PAE = PAE_{ideal} \frac{1}{1 + \frac{\Delta I_{DC-RF}}{I_{DC}}} \quad (49)$$

Eine Möglichkeit Dispersionseffekte zu mindern, besteht darin, eine Passivierung der Halbleiteroberfläche zu verwenden, welche Oberflächenzustände stabilisiert und Trapping-Effekte reduziert. Die Verwendung von Feldplatten kann zur Verringerung von Dispersionseffekten beitragen und höhere Ausgangsleistungen und eine höhere PAE bewirken (siehe Kapitel 6.1).

### 3.6 Technologie GaN-basierter-HEMTs

In diesem Abschnitt werden die wesentlichen technologischen Schritte zur Herstellung von AlIn(Ga)N/AlN/GaN-HEMTs, welche auf SiC-Substraten abgeschieden wurden, vorgestellt. Die Prozessierung von AlIn(Ga)N/GaN-HEMTs unterscheidet sich nicht merklich von den Prozessschritten der AlGaN-Technologie. Um die Halbleiteroberfläche vor chemischen Einflüssen zu schützen und gleiche Oberflächeneigenschaften zu gewährleisten, erfolgt vor dem eigentlichen Transistorfertigungsprozess eine erste Passivierung der Oberfläche mit einem dünnen SiN<sub>x</sub>-Nitrid (10 nm). Danach werden Justiermarken aus Titan aufgebracht. Um eine Reaktion des Nitrides mit der Metallschicht zu verhindern, muss vor dem Aufbringen der Justiermarken, die Nitridfläche an den benötigten Stellen freigeätzt werden, sodass die Justiermarken auf dem Halbleiter liegen. Zur Strukturierung der Ohmkontakte erfolgt ein Lithographieschritt mit einem Bildumkehrprozess (Image Reversal). Dafür wird ein Image-Reversal-Lack aufgeschleudert und die gewünschten Strukturen mit Hilfe einer Maske partiell belichtet. Nach einem anschließenden Ausbackschritt (Reverse Bake) und einer Flutbelichtung, werden bei der Entwicklung jene Lackbereiche aufgelöst, die nicht belichtet wurden. Das dadurch erzeugte Lackprofil weist negative Flanken auf und dient im Folgenden als Lackmaske für die Ohm-Recess-Ätzung. Dabei wird ein Teil der Barriere mittels eines trockenchemischen Ätzprozesses entfernt. Durch die stabile Verbindung von AlInN, ist die Ausbildung tiefer Legierprofile während des Ohm-Legiervorganges nicht stark ausgeprägt, weshalb die Realisierung niedriger Ohmkontakte zur Herausforderung wird [14]. Daher muss die Barriere soweit ausgedünnt werden, dass ein Durchtunneln von Elektronen möglich wird. Die Optimierung dieser Recess-Technologie wird in Kapitel 5.4 betrachtet. Im Anschluss erfolgt das Aufdampfen der ca. 280 nm dicken Ohmkontakte bestehend aus Ti/Al/Ni/Au/Ti/Pt. Beim Lift-Off- Prozess wird der stehen gebliebene Image-Reversal-Lack nasschemisch entfernt und das darauf liegende Ohmmetall weggespült. Folglich bleibt das Metall an den Stellen liegen, an denen zuvor kein Lack mehr lag. Die Herstellung der Ohmkontakte wird durch einen Legierschritt in einem RTA-Ofen („rapid thermal annealing“) vollendet. Um eine möglichst inerte Atmosphäre zu schaffen und eine übermäßige Oxidation während des Legiervorganges zu verhindern, wird die Prozesskammer vor dem Aufheizen mehrmals mit Stickstoff geflutet und eine kontrollierte Stickstoffatmosphäre erzeugt. Die Reaktionen, welche bei der Legierung ablaufen, werden später in Kapitel 5.5 genauer beschrieben. Um einzelne Transistoren auf dem Wafer

elektrisch voneinander zu isolieren, muss die leitende Halbleiterschicht dazwischen durch Ionenimplantation elektrisch unwirksam gemacht werden. Dabei dringen Ionen mit hoher Energie in den Halbleiter ein, führen zu einer Schädigung der Kristallstruktur und bewirken eine Zerstörung der Polarisationsladungen. Anschließend wird ein sperrender Metall-Halbleiter-Übergang, der sogenannte Schottky-Kontakt, welcher das Gate definiert, hergestellt. Mit Hilfe der Elektronenstrahlithographie ist es möglich, Gates im sub- $\mu\text{m}$  Bereich herzustellen. Die detaillierte Beschreibung zur Erzeugung der Gatestrukturen erfolgt in Kapitel 6. Nach Metallisierung (Pt/Au), Lift-Off und Gate-Anneal wird eine zweite dünne Schutzpassivierung mit einer Nitriddicke von 20 nm um das Gate abgeschieden. Abschließend erfolgt eine Passivierung mit Benzocyclobuten (BCB) und einer ca. 300 nm dicken  $\text{SiN}_x$ -Schicht, um den Transistor vor äußeren Einflüssen wie beispielsweise Feuchte zu schützen. Eine genauere Erläuterung der Gate-Passivierung erfolgt in Kapitel 6.4.1. In GaN-basierten HEMTs besitzt die Passivierung eine zweite, wesentliche Funktion, wobei das Bauelementverhalten beeinflusst wird, indem Polarisationsladungen an der Oberfläche ohne Dispersionseffekte abgesättigt werden. Die letzten Prozessschritte umfassen die Verstärkung der Kontaktierungsflächen der Ohm- und Gate-Ebene mit einem zusätzlichen Metall, die Herstellung passiver Komponenten wie Kapazitäten, Induktivitäten und Widerstände sowie die Herstellung von Luftbrücken. Diese sind notwendig, um die Sourcekontakte von Mehrfinger-Transistoren miteinander zu verbinden. Die spätere Charakterisierung der Leistungseigenschaften wurden an Mehrfinger-Transistoren durchgeführt.

## 4 Materialcharakterisierung von Gruppe-III-Nitriden

Zur Abscheidung kristalliner Schichten mit optimaler Zusammensetzung und Kristallqualität eignen sich verschiedene Epitaxieverfahren wie die metallorganische Gasphasenepitaxie (MOCVD) und die Molekularstrahlepitaxie (MBE). Um reproduzierbare Heteroübergänge zwischen zwei Halbleitermaterialien zu gewährleisten, ist das kontrollierte Wachstum von Halbleitermaterialien auf atomarer Ebene entscheidend. Die beim MOCVD-Verfahren verwendeten Ausgangsstoffe (Precursorgase) liegen für die Gruppe III-Nitride als metallorganischen Verbindungen (z.B. Trimethylgallium (TMGa), Trimethylindium (TMIn) und Trimethylaluminium (TMAI)) vor. Die Gruppe V-Atome werden dem Wachstum meist in Form von Wasserstoffverbindungen zugeführt, so dass als Stickstoffquelle bei der Epitaxie von GaN Ammoniak ( $\text{NH}_3$ ) eingesetzt wird. Diese Substanzen werden mit Hilfe eines Trägergases ( $\text{H}_2$  oder  $\text{N}_2$ ) über eine heiße Substratoberfläche geleitet, wo sie sich zersetzen. Anschließend werden die Metallkomplexverbindungen zerlegt und diffundieren über die Substratoberfläche, wo der Einbau in den Kristall stattfindet. Dabei ist die Temperatur während des Wachstums ein entscheidender Parameter. Zum einen muss diese ausreichend hoch gewählt werden, um eine Zerlegung der metallorganischen Verbindungen zu ermöglichen und die größtmögliche Oberflächenmobilität der adsorbierten Moleküle zu gewährleisten. Zum anderen führt eine zu hohe Wachstumstemperatur zu einer vorzeitigen Zersetzung der Verbindungen und zur Desorption der schwächer gebundenen Spezies, welche eine Abnahme der Wachstumsrate zur Folge haben. Aufgrund der unterschiedlichen Bindungsenergien der Gruppe-III-Elemente zum Stickstoff, zeigen sich Unterschiede in der Desorptionstemperatur [17], welche von InN über GaN bis hin zum AlN zunimmt. Daraus resultieren für die ternären und quaternären Gruppe-III-Verbindungen bei gleichbleibender Zusammensetzung der Gasphase unterschiedliche Wachstumsraten [37].

Bei der Herstellung qualitativ hochwertiger Transistoren spielt die Kristallqualität von GaN-basierten Heterostrukturen eine entscheidende Rolle. Aus theoretischer Betrachtung geht hervor, dass GaN bei einer Temperatur von 2000 K und einem Stickstoffüberdruck von 45 kbar [38] gezüchtet werden könnte, so dass es lange Zeit nicht möglich war, freistehende GaN-Substrate zu erzeugen. Mit der HVPE-Methode („Hydride Vapour Phase Epitaxy“) ist es aufgrund der hohen Wachstumsrate möglich, dicke und unverspannte GaN-Schichten auf Fremdsubstraten abzuscheiden [39]. Dabei haben sich Substrate wie Saphir ( $\text{Al}_2\text{O}_3$ ), Siliziumkarbid (SiC) und Silizium (Si) durchgesetzt. Für die Wahl des geeigneten Substratmaterials ist sowohl die Gitterkonstante als auch der thermische Ausdehnungskoeffizient ein entscheidendes Kriterium. Aufgrund von Gitterfehlpassung und unterschiedlichen thermischen Ausdehnungskoeffizienten der verwendeten Materialien zu GaN werden hohe Versetzungsdichten und Verspannungen erzeugt, welche die Leistungsfähigkeit des Bauteils beeinflussen. Die wichtigsten Substrateigenschaften der möglichen Fremdsubstrate sind in Tabelle 6 aufgelistet.

Tabelle 6: Substrateigenschaften von Silizium, Siliziumkarbid und Saphir [40], [41].

	GaN	Si	SiC	Al <sub>2</sub> O <sub>3</sub>
<b>Gitterfehlpassung zu GaN (%)</b>	0	-17	+3,4	+16
<b>Thermische Ausdehnungskoeffizient (10<sup>-6</sup> K<sup>-1</sup>)</b>	+ 5,6	+ 2,6	+ 4,4	+ 7,5
<b>Wärmeleitfähigkeit (W/m*K)</b>	230	150	350	42

### Saphir Al<sub>2</sub>O<sub>3</sub>

Saphir besitzt wie GaN eine Wurtzit-Kristallstruktur. Dabei sind alle c-Ebenen vom Substrat und der epitaktischen Kristallstruktur parallel zueinander, wobei die nominelle Gitterfehlpassung ca. 30 % beträgt [42]. Allerdings wächst GaN um 30 ° verdreht auf den Saphir auf, wodurch sich die Gitterfehlpassung auf ca. 16 % reduziert. Durch die unterschiedlichen Wärmeausdehnungskoeffizienten von Saphir und GaN (ca. 33 %) sind die epitaktischen Schichten nach dem Abkühlen teilweise biaxial-kompressiv verspannt [23] und Rissbildungen während des Abkühlvorganges von hoher Wachstumstemperatur auf Raumtemperatur können die Folge sein. Die Verspannungsenergie wird bei dickeren Schichten erhöht, so dass dieser Effekt verstärkt wird. Darüber hinaus limitiert die geringe Wärmeleitfähigkeit von 42 W/(m\*K) die Entwärmung und somit die Lebensdauer von Leistungstransistoren. Durch die hohe Bandlücke von 9 eV bietet Saphir jedoch den Vorteil isolierend zu sein und ist zudem relativ preisgünstig.

### Silizium Si

Um die Kosten von GaN-basierten Bauelementen zu senken, ist das Wachstum von Gruppe III-Nitriden auf Silizium eine interessante Wahl. Aufgrund der Aussicht auf ein billiges und großflächig verfügbares Substratmaterial (bis zu 12“) wird dieses in der Optoelektronik und auch für elektronische Bauelemente eingesetzt. Über den Einsatz dieses Substrats wird im Abschnitt „Stand der Technik“ genauer eingegangen. Durch die mittlere Wärmeleitfähigkeit, welche ca. 4-mal höher als die für Al<sub>2</sub>O<sub>3</sub> ist, bleibt dieses Substrat für Transistoranwendungen eine attraktive Alternative. Allerdings ist das „Melt-back-etching“ ein häufiges Problem, das die Entwicklung von GaN auf Silizium-Substraten erschwert und begrenzt. Durch die Wachstumsbedingungen bei der metallorganischen Gasphasenabscheidung kommt es zu einer sich zersetzenden chemischen Reaktion zwischen Gallium und Silizium, wobei Gallium in das Silizium diffundiert und eine Ga-Si-Legierung gebildet wird [43]. Um diese chemische Reaktion während des Wachstumsvorganges zu unterdrücken, muss der direkte Kontakt von GaN und Si vermieden werden. Dies lässt sich durch eine dünne AlN-Nukleationsschicht, welche bei niedrigen Temperaturen (ca. 500-600 °C) zwischen Substrat und GaN-Puffer abgeschieden wird, mindern [43].

### Siliziumkarbid SiC

Tatsächlich gehört Siliziumkarbid aufgrund der hohen thermischen Leitfähigkeit, der geringen Gitterfehlpassung (3,4 %) und dem relativ niedrigen thermischen Ausdehnungskoeffizienten zu den am besten geeigneten Substrat für GaN-basierte Hochleistungstransistoren. Zwar ist die Gitterfehlpassung bei diesem Materialsystem im Vergleich zu Si und Al<sub>2</sub>O<sub>3</sub> am geringsten [40], für eine direkte Abscheidung allerdings immer noch zu hoch, so dass eine direkte Abscheidung von GaN auf SiC zu rauen GaN-Oberflächen führt [44]. Zur Vermeidung dieses Problems und des Melt-back-etchings (vergleiche Si-Substrate), wird zwischen Substrat und GaN-Puffer eine dünne AlN- oder AlGaN-Schicht (ca. 50 nm) abgeschieden [44].

### Stand der Technik - GaN-HEMTs auf SiC- und Si-Substraten

Die geringe Gitterfehlpassung von SiC-Substraten zu GaN-Schichten, deren hohe Widerstandsfähigkeit und gute Wärmeleitfähigkeit haben dazu geführt, dass gute Leistungsdaten bei hohen Frequenzen meist von Bauteilen berichtet wurden, welche auf SiC-Substraten abgeschieden wurden [45], [46], [47]. Allerdings begrenzen die hohen Kosten von SiC-Substraten eine großflächige Anwendung, so dass GaN-HEMTs auf Si-Substraten eine kostengünstige, großflächige und bereits kommerziell verfügbare Alternative bieten [48]. Aus diesem Grund haben Si-Substrate in den letzten Jahren nicht nur in der Leistungselektronik, sondern auch in HF-Anwendungen zunehmend an Bedeutung gewonnen, wobei erhebliche Anstrengungen zur Verbesserung der Epitaxiequalität von GaN auf Si-Substraten sowie der Technologie zur Herstellung von Bauelementen unternommen wurden [49], [50], [51]. Infolgedessen konnten bereits gute Leistungen mit einem beeindruckenden Wirkungsgrad für Frequenzanwendungen im K/Ka-Band gezeigt werden [4], [52]. Vergleicht man die erzielten Leistungen mit GaN-HEMTs auf SiC-Substraten, ist allerdings noch Verbesserungspotential nötig, um die Leistungen von GaN-HEMTs auf Si zu steigern [47], [53], [50].

Zur Führung der Ladungsträger im 2DEG-Kanal und zur Vermeidung eines nicht kontrollierbaren parasitären Stromflusses ist ein elektrisch isolierender Puffer notwendig. Obwohl der aus GaN bestehende Puffer, welcher typischerweise eine Dicke von ca. 1,8 µm besitzt, nicht absichtlich n-dotiert wird, entstehen durch Fremdatome wie Si oder N-Leerstellen eine n-Leitfähigkeit. Um eine Auskunft über durch Fremdatome verursachte Hintergrunddotierung in dem hier verwendeten GaN-Puffer zu erhalten, soll eine SIMS-Analyse („Sekundärionen-Massenspektrometrie“) durchgeführt werden. Dabei wurden Elemente wie Sauerstoff, Silizium, Kohlenstoff und Wasserstoff detektiert. Die Konzentrationen und Messgenauigkeiten der SIMS-Analyse für die einzelnen Elemente sind in Tabelle 7 aufgelistet.

Tabelle 7: Parasitäre Elemente in einer GaN-Pufferschicht und den dazugehörigen Konzentrationen, welche mit Hilfe von SIMS-Analysen detektiert wurden.

Element	Konzentration (als Mittelwert) in der GaN-Pufferschicht (Atome/cc)	Nachweisgrenzen
O	$1,3 \times 10^{16}$	$4-5 \times 10^{15}$
Si	$3,0 \times 10^{15}$	$4-5 \times 10^{15}$
C	$3,5 \times 10^{16}$	$4-5 \times 10^{15}$
H	$2,0 \times 10^{17}$	$3 \times 10^{17}$

Durch das Einbringen einer Eisendotierung, welche als tiefer Akzeptor wirkt, wird die Hintergrunddotierung des GaN-Puffers kompensiert. Dabei wird die Eisendotierung im Puffer konstant belassen und nimmt exponentiell zur Oberfläche hin ab, sobald die Eisendotierung während des Wachstums abgeschaltet wird. Das Akzeptorlevel ist 2,7 eV über dem Valenzbandmaximum angebracht [54]. Auf die Pufferschicht wird die Barriere abgeschieden, welche in dieser Arbeit aus ternärem  $\text{Al}_x\text{In}_{1-x}\text{N}$ - und quaternärem  $\text{Al}_x\text{In}_{1-x}\text{Ga}_{1-y}\text{N}$ -Material besteht. Um ein tiefes Eindringen der Elektronen-Wellenfunktion in die  $\text{AlIn(Ga)N}$ -Barriere zu verhindern und dadurch eine Reduzierung der Legierungsstreuungen, welche für ternäre  $\text{AlInN}$ -Barrieren sehr ausgeprägt sind [39], zu bewirken, wird zwischen Puffer und Barriere eine dünne  $\text{AlN}$ -Schicht ( $\approx 1,5$  nm) abgeschieden. Das Wachstum der hier diskutierten Epitaxie-Strukturen erfolgt nicht bei UMS-GmbH. Diese werden von einem externen Zulieferer (CREE) bezogen.

### 4.1 $\text{Al}_x\text{Ga}_{1-x}\text{N}/\text{GaN}$ -HEMTs: Stand der Technik und technologische Grenzen

Dieser Abschnitt behandelt die Limitierungen des etablierten  $\text{AlGaN}/\text{GaN}$ -Materialsystems.

Die durch  $\text{AlGaN}/\text{GaN}$ -Heterostrukturen implizierte 2DEG-Ladungsträgerdichte lässt sich in maximale Stromdichten von  $\approx 1$  A/mm übertragen [3]. Dabei liegt die maximal erreichbare Steilheit eines  $\text{AlGaN}/\text{GaN}$ -basierten HEMT-Transistors im Allgemeinen deutlich unter 500 mS/mm. Trotzdem wurden für dieses Materialsystem bereits hohe Ausgangsleistungen von 10,5 W/mm bei 40 GHz und einer Drain-Source Spannung  $U_{DS} = 30$  V erreicht [55]. In [56] konnten mehr als 2 W/mm bei 80,5 GHz demonstriert werden.

Trotz der vielversprechenden Leistung von  $\text{AlGaN}/\text{GaN}$ -basierten HEMTs bei niedrigen Frequenzen ist seine mangelnde elektrische Zuverlässigkeit das größte Hindernis, das den breiten Einsatz dieser Technologie verhindert [57]. Ursächlich hierfür ist die große Gitterfehlanpassung von  $\text{AlGaN}$  zu  $\text{GaN}$ , wobei dieses pseudomorph verspannt auf den Puffer wächst [58] (vergleiche Abbildung 2). Durch die Verspannung wird ein elektrisches

Feld innerhalb der Barriere generiert, welches den piezoelektrischen Anteil im Materialsystem verstärkt [59]. Wird das Bauelement in Sperrrichtung ( $U_{DS} > 0$ ,  $U_{GS} < 0$ ) betrieben, steigt die vertikale Komponente des elektrischen Feldes am drainseitigen Ende stark an und die tensile Verspannung des AlGa<sub>N</sub>-Materials nimmt zu. Sobald ein maximales Niveau der elektrischen Feldstärke erreicht ist, können die Verspannungen zu kristallographischen Defekten innerhalb des Halbleitersmaterials führen. Diese Defekte können dazu beitragen, die Injektion von Elektronen aus dem Gate in die AlGa<sub>N</sub>-Barrierenschicht durch einen Fangstellen-unterstützten Tunnelmechanismus (Traps) zu fördern, was einen Anstieg des Gate-Leckstromes zur Folge hat. Zusätzlich wurde von Park et al. [60] bei Bauelementen, welche kristallographische Defekte in Form von „Pits“ und Rissen aufwiesen, eine Abnahme von  $I_{DS,max}$  beobachtet. Es wird angenommen, dass die Ausbildung von „Pits“ eine allmähliche Leistungsverschlechterung bewirkt, während die Rissbildungen für abrupte Ausfälle des Bauelementes verantwortlich sind.

Durch ein hohes Oberflächenpotential von  $\approx 1,6$  eV unterhalb der Leitungsbandkante mit einer Al-Konzentration von 30 % [61] ist die Barrierendicke bei AlGa<sub>N</sub>/Ga<sub>N</sub>-Heterostrukturen auf ca. 20 nm begrenzt, bevor eine Erschöpfung der 2DEG Ladungsträgerdichte eintritt und der maximale Drainstrom reduziert wird [62]. Allerdings stellt die Barrierendicke einen limitierenden Faktor bei der Realisierung von Hochfrequenztransistoren dar. Um die Leistungsperformance des Transistors weiter zu verbessern und hohe Schaltfrequenzen zu erreichen, ist eine Reduzierung der Gatelänge und Barrierendicke bei gleichzeitiger Erhöhung der Ladungsträgerdichte notwendig. Eine Möglichkeit, die Anzahl an Ladungsträgern im Kanal zu maximieren, besteht darin, die Al-Konzentration in der Barrierenschicht zu erhöhen (siehe Abschnitt 2.2). Zu hohe Al-Konzentrationen im Barrierenmaterial führen jedoch zu Defekten wie Versetzungen und Risse, welche sich in der Halbleiteroberfläche bemerkbar machen. Diese haben eine Abnahme der Ladungsträgerdichte und eine Verringerung der Elektronenbeweglichkeit zur Folge. Zur Vermeidung von Kurzkanal-Effekten ist das Einhalten eines hohen Aspektverhältnisses zwischen Gatelänge und Barrierendicke notwendig. So impliziert eine Reduzierung der Gatelänge gleichzeitig eine Reduzierung der Barrierendicke. Eine Möglichkeit, diese Einschränkungen zu überwinden, ist die Verwendung einer Gate-Recess-Ätzung [34]. Dabei wird vor der Abscheidung der Gate-Metallisierung ein Teil der Barriere entfernt und somit der Abstand von Gate zu Barriere verringert. Da eine nasschemische Ätzung von Gruppe-III-Nitriden nicht möglich ist, muss für die Recess-Ätzung von wenigen Nanometern Barrierendicke ein trockenchemischer Ätzprozess verwendet werden. Die Schwierigkeit liegt hierbei in einem reproduzierbaren und schädigungsarmen Prozess. Darüber hinaus kann der Prozess Trapping-Zentren generieren und geladene Ionen in die Gateregion implantieren. Mit Hilfe dieser Technik konnten rekordverdächtige  $f_T/f_{max}$  Werte von 130/170 GHz [55] und 70/300 GHz [63] erreicht werden.

In den meisten Fällen werden AlGa<sub>N</sub>/Ga<sub>N</sub>-HEMTs mit einem Kompromiss aus hoher Elektronenbeweglichkeit ( $\approx 1500$  cm<sup>2</sup>/Vs) und moderaten Ladungsträgerdichten

( $1,5 \times 10^{13} \text{ cm}^{-2}$ ) konzipiert [39]. Dabei liegt die Al-Konzentration im Bereich zwischen 20-30 % und die Barriere weist eine Dicke von 20-30 nm auf. Da die Elektronenbeweglichkeit stark von der Qualität der Heterostruktur abhängt, konnte bereits durch Kontrolle der Wachstumsparameter und dem Hinzufügen von Verunreinigungen (Eisendotierung) Beweglichkeiten von  $2150 \text{ cm}^2/\text{Vs}$  erreicht werden [64].

In den letzten zwei Jahrzehnten dominierten AlGa<sub>x</sub>N/GaN-HEMT-Strukturen Forschung und Entwicklung der Gruppe-III-Nitride und haben zwischenzeitlich eine technologische Reife erreicht, um in kommerziellen Produkten eingesetzt zu werden. Allerdings sind die Grenzen der AlGa<sub>x</sub>N/GaN-Technologie erreicht, insbesondere bei den Frequenzbändern, die sie abdecken können. Zudem ist durch die zunehmende Verspannung der AlGa<sub>x</sub>N/GaN-Systeme mit steigendem Al-Gehalt die Stromstärke auf ca. 1 A/mm begrenzt. Um diese Problematiken und die daraus resultierende mangelnde Zuverlässigkeit verspannter Barrieren-Schichten zu überwinden, stellen dünnere Barrieren aus ternärem AlInN oder quaternärem AlInGa<sub>x</sub>N unter Beibehaltung einer hohen Ladungsträgerdichte eine vielversprechende Methode dar, um die Grenzen von AlGa<sub>x</sub>N/GaN im Frequenzbereich 50 – 100 GHz zu überwinden.

### **4.2 Al<sub>x</sub>In<sub>1-x</sub>N/GaN-HEMTs: Jenseits der Grenzen von AlGa<sub>x</sub>N/GaN-HEMTs**

Im Jahr 2001 wurde erstmals von J. Kuzmik et al. [65] AlInN für die Anwendungen von HEMTs vorgeschlagen. Qualitativ hochwertige AlInN/GaN-Strukturen mit einer hohen Schichtladungsträgerdichte ( $2,6 \times 10^{13} \text{ cm}^{-2}$ ) und einer hohen Beweglichkeit von  $1170 \text{ cm}^2/\text{Vs}$  wurde von Gonschorek et al. [39] vorgestellt. Im Hinblick auf das Materialsystem AlGa<sub>x</sub>N bietet AlInN einige Vorteile. Z.B. kann AlInN mit einem In-Gehalt zwischen 17 und 18 % gitterangepasst auf GaN abgeschieden werden [66], wobei die starken defektgenerierenden Verspannungen vermieden werden können. Der Einfluss der In-Konzentration ( $0,13 < x < 0,20$ ) auf die Verspannung des AlInN wurde erstmals von Lorenz et al. [67] mittels Rutherford-Backscattering (RBS) und XRD-Messungen untersucht. Dabei wurde gezeigt, dass sich der Verspannungszustand wie erwartet mit zunehmender In-Konzentration von tensil-verspannt zu kompressiv-verspannt ändert. Außerdem wird durch das hohe spontane Polarisationsfeld die Realisierung hoher Ladungsträgerdichten ( $2,7 \times 10^{13} \text{ cm}^{-2}$ ) [68] bei geringer Barrierendicke (12,6 nm) ermöglicht. So können bei einer AlInN-Barrierendicke von 5 nm immer noch Ladungsträgerdichten von  $1,7 \times 10^{13} \text{ cm}^{-2}$  erreicht werden [2]. Diese Tatsache vereinfacht die Realisierung eines hohen Aspektverhältnisses mit reduzierter Gatelänge, ohne dass eine Gate-Recess-Ätzung notwendig ist. Zusätzlich ermöglicht dieses Materialsystem extrem hohe Stromdichten von bis zu 2,3 A/mm für eine Sub-10 nm AlInN-Barriere [69]. Insbesondere bei hohen Frequenzen (X-K<sub>a</sub> Band) wurden bereits vielversprechende Ergebnisse hinsichtlich hoher Leistungsdichten bei AlInN/GaN basierten HEMTs

demonstriert [70], [71]. So wurden in [70] mit Hilfe einer Feldplatten-unterstützten 250 nm Gate-Technologie Leistungsdichten von 10,3 W/mm und einer Leistungseffizienz (PAE) von 51 % bei einer Frequenz von 10 GHz gemessen. In [71] wurden erstmals K<sub>a</sub>-Band-Leistungsdaten eines Al<sub>82</sub>In<sub>18</sub>N/GaN HEMTs bei 35 GHz vorgestellt. Dabei wurden Leistungsdichten von 5,8 W/mm, eine PAE von 43,6 % und eine Verstärkung von 6,6 dB erreicht. Maximale Werte für  $f_T = 370$  GHz wurden in [72] berichtet. Diese herausragenden Ergebnisse konnten zum einen mit einer extrem dünnen AlInN-Barriere (7,5 nm) und zum anderen durch einen optimierten Prozess mit einer Gatelänge von 30 nm erreicht werden. Die Leistung GaN-basierter HEMTs mit reduzierten Gatelängen wird vorwiegend durch den Einfluss des parasitären Widerstandes und durch Kurzkanal-Effekte limitiert. Dabei ist der parasitäre Widerstand hauptsächlich durch den Ohmkontakt (Drain- und Source-seitig) bestimmt. Dieser kann durch die Verwendung der Regrowth-Technik minimiert werden ( $R_{\text{cont}} = 0,16 \Omega\text{mm}$ ). Die Realisierung niedriger Ohmkontakte beinhaltet das Durchtunneln und die thermionische Emission der Elektronen durch die Metall-Halbleiter Grenzfläche. Bei der Regrowth-Technik wird ein Teil des Halbleitermaterials mit Hilfe eines trockenchemischen Ätzprozesses abgetragen und anschließend eine hoch  $n^+$ -dotierte GaN-Schicht abgeschieden, welche eine direkte Kontaktierung zum 2DEG ermöglicht. Einige Forschungsgruppen [73], [74], [75] haben Werte für  $f_T > 200$  GHz berichtet, wobei sich gezeigt hat, dass sowohl hohe Ohm-Widerstände, die einen Wert von  $R_C > 0,3 \Omega\text{mm}$  nicht unterschreiten, als auch zu große Source-Drain-Abstände für die Limitierung von  $f_T$  verantwortlich sind.

Neben den hier genannten Vorteilen für die Verwendung von AlInN existieren auch einige Nachteile, welche die Nutzbarkeit dieses Materialsystems erschweren und einschränken. Aus thermodynamischer Sicht stellt das epitaktische Wachstum von AlInN unter allen ternären Nitrid-Verbindungen die größte Herausforderung dar. Aufgrund des großen Unterschieds beider Gitterkonstanten von InN und AlN (13,7 %) wird die Mischbarkeit beider binärer Systeme erschwert [76], was zur Phasentrennung und inhomogener Zusammensetzung der Materialien führt [21]. Zudem erschwert der große Unterschied in der idealen Wachstumstemperatur von InN (ca. 600 °C) und AlN (ca. 1100 °C) den Einbau von Indium in die AlN-Matrix zum Erreichen Al-reicher AlInN-Schichten [21]. So muss für das Wachstum ständig ein Kompromiss zwischen den beiden idealen Wachstumstemperaturen beider binärer Materialien getroffen werden [77]. Es hat sich gezeigt, dass die beste Wachstumstemperatur von AlInN zwischen 840 °C und 860 °C liegt [21] und [37]. Da Indiumnitrid bereits bei Temperaturen von 630 °C zersetzt wird [78], muss die Temperatur während des Wachstumsprozesses genau kontrolliert werden, um eine homogene Verteilung der In-Konzentrationen über dem Wafer zu gewährleisten.

Die hier genannten Probleme, welche während des Schichtwachstums von AlInN auftreten können, erschweren die Reproduzierbarkeit der Epitaxie erheblich. Die damit verbundene schwere Kontrollierbarkeit der abgeschiedenen Epitaxiestrukturen können sich negativ auf die elektrischen Eigenschaften des Bauelementes auswirken. Insbesondere eine veränderte

Oberflächenmorphologie und eine erhöhte Defektdichte können zusätzliche Leckstrompfade generieren und zu einem frühzeitigen Ausfall des Bauelementes führen. Wird die Epitaxie über einen externen Zulieferer bezogen, wie es für die hier untersuchten Proben der Fall ist, ist eine Kontrolle während des Wachstumsprozesses nicht möglich. Es können lediglich Eingangskontrollen, wie optische Inspektion und AFM-Messungen zur Detektion der Oberfläche durchgeführt werden, um auffällige Epitaxie-Wafer herauszufiltern und näher physikalisch zu untersuchen. Zusätzlich werden in regelmäßigen Abständen XPS-Messungen durchgeführt, um eine Auskunft über die chemische Zusammensetzung der Epitaxie-Schichten zu erhalten.

### **4.3 $\text{Al}_x\text{In}_{1-x}\text{Ga}_{1-x-y}\text{N}/\text{GaN}$ HEMTs: Weiterentwicklung des ternären Barrierenmaterials $\text{AlInN}$**

Das ungewollte Hinzufügen von Gallium in ternäre  $\text{AlInN}$ -Schichten und eine verbesserte Kristallqualität für quaternäre  $\text{AlInGaN}$ -Schichten sind ausschlaggebend dafür, dass in dieser Arbeit zwei unterschiedliche Barrieren-Materialien untersucht und vergleichend gegenübergestellt werden sollen.

Seit 2012 wird in einigen Veröffentlichungen vermehrt darüber berichtet, dass durch die Verwendung eines gewissen Reaktortyps („Shower-Head-Reaktor“) bei der metallorganischen Gasphasenepitaxie ein unbeabsichtigter Einbau von Gallium in  $\text{AlInN}$ -Schichten beobachtet werden kann und zur Bildung einer quaternären Legierung führt [41], [79], [80], [81] und [82]. Bei einem „Shower-Head-Reaktor“ werden die Ausgangsstoffe während des Schichtwachstums über einen „Duschkopf“ auf die Probenoberfläche geleitet. Zusätzlich werden bei dieser Art Reaktor sowohl die Seitenteile, als auch die Deckel- und Bodenplatten geheizt, was die Freigabe bereits adsorbierter Atome und deren ungewollten Einbau begünstigen kann. Durch Kühlung der Seitenwände konnte in [83] dieser parasitäre Einbau von Gallium vermindert werden. Ein klares Verständnis des ungewollten Ga-Einbaus ist zwingend erforderlich, um potentielle Fehler bei der Analyse und Charakterisierung von  $\text{AlIn(Ga)N}$ -basierten Bauteilen zu vermeiden. In [79] wurde ohne die Verwendung einer expliziten Gallium-Quelle ein Ga-Gehalt von bis zu 45 % in  $\text{AlInN}$ -Schichten gefunden, welche unter sehr indiumhaltigen Wachstumsbedingungen abgeschieden wurden. Der Ursprung dieses hohen Ga-Gehaltes soll von den darunterliegenden  $\text{GaN}$ -Schichten stammen und nur 2 % sollen von den Seitenwänden des Reaktors stammen. Laut [79] begünstigen hohe Wachstumstemperaturen und die Anwesenheit von Wasserstoff als Trägergas den Einbau von Gallium durch eine Zersetzung der  $\text{GaN}$ -Schicht und Interdiffusion der Ga-Atome in die  $\text{AlInN}$ -Schicht. In [80] wurde herausgefunden, dass der Einbau von Gallium eine Abhängigkeit von der Trimethylindium ( $\text{TMIIn}$ ) Strömungsrate und der Wachstumstemperatur zeigt. Dies deutet darauf hin, dass am Strömungsverteiler oder an den Reaktorwänden [81] zurückbleibendes

Gallium eine chemische Reaktion mit dem für das AlInN-Wachstum zur Verfügung gestellte TMIIn eingeht. Die resultierende Verbindung diffundiert in die Gasphase und dient als Quelle für den Gallium-Einbau.

Der zweite Grund für die Untersuchung quaternärer AlInGaN-Schichten liegt darin begründet, dass aufgrund der schlechten Mischbarkeit und der niedrigen Wachstumstemperatur ternärer AlInN-Schichten das Wachstum von qualitativ hochwertigen Schichten erschwert wird. In [84] wurde vorausgesagt, dass durch die Legierung mit Gallium zum einen die Mischbarkeitslücke reduziert und zum anderen das Wachstum bei höheren Temperaturen möglich wird. Aufgrund der unterschiedlichen physikalischen Eigenschaften der einzelnen Elemente der Gruppe-III-Nitride variieren die Wachstumsbedingungen mit der Zusammensetzung des Barrierenmaterials. AlInGaN bietet gegenüber dem ternären Materialsystem einen zusätzlichen Freiheitsgrad, um die Bandlücke einzustellen und ein unverspanntes und pseudomorphes Wachstum auf GaN zu gewährleisten. Zusätzlich kann das Ausmaß der spontanen Polarisation dadurch eingestellt werden. Für ein gitterangepasstes Wachstum einer ternären oder quaternären Verbindung auf GaN muss das Indium-zu-Aluminium-Verhältnis 1:5 betragen [85]. Die blau eingezeichnete Linie in Abbildung 15 zeigt den Bereich für ein gitterangepasstes, quaternäres Barrieren-Material für unterschiedliche Al- und Indium-Kompositionen. Dabei kann eine Abnahme der Bandlücke beobachtet werden.

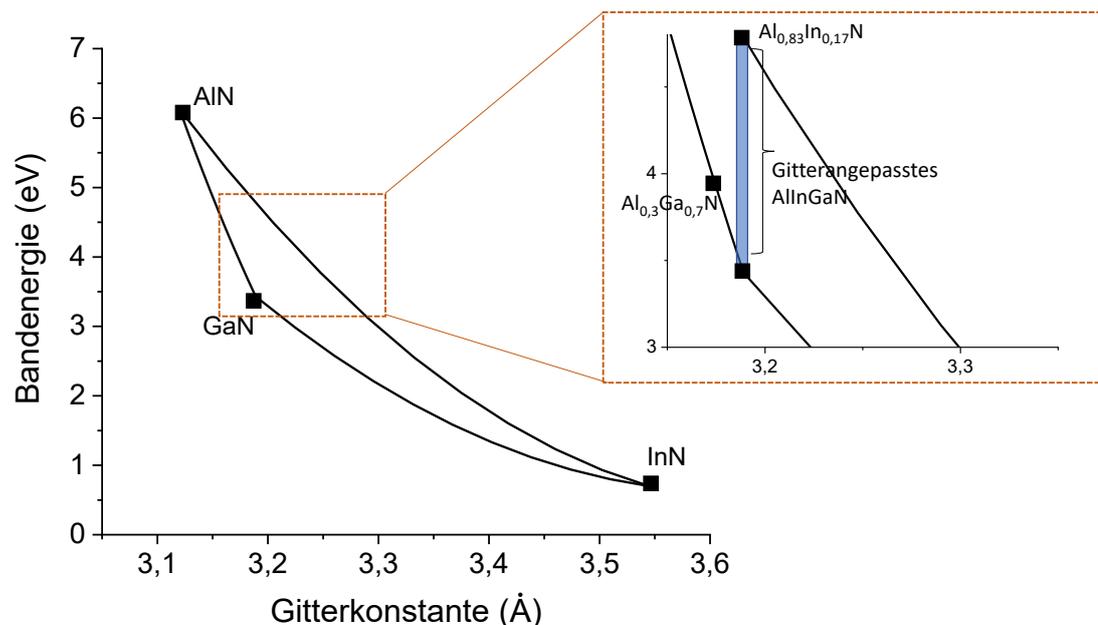


Abbildung 15: Bandabstand in Abhängigkeit der Gitterkonstante für Elemente der Gruppe-III-Nitride. Das ternäre Material AlInN kann mit 17 % Indium gitterangepasst auf GaN aufwachsen. Das quaternäre Material AlInGaN kann mit einem In:Al Verhältnis von 1:5 unverspannt auf GaN wachsen (vergrößerter Bereich).

Der Einfluss der Ga-Konzentration auf die physikalischen (Ladungsträgerdichte und Beweglichkeit) und elektrischen Eigenschaften (Gate-Leckstrom, Stromdichte und Steilheit) eines GaN-basierten HFETs wurde in [86] untersucht. Unabhängig von der Ga-Konzentration (10, 15 und 20 %) wurde eine Beweglichkeit  $\mu_0 > 1700 \text{ cm}^2/\text{V s}$  gemessen. Aufgrund der reduzierten Polarisationsladung an der Grenzfläche, welche bei gitterangepassten Materialsystemen ausschließlich durch die spontane Polarisation bestimmt wird, wird eine Abnahme der Ladungsträgerdichte mit zunehmender Ga-Konzentration beobachtet. Eine Möglichkeit, die auftretenden Probleme einer verspannten AlGaN/GaN-HEMT-Schicht zu umgehen und die Beweglichkeit zu steigern, ist durch die Verwendung quaternärer AlInGaN-Systeme mit einem GaN-Gehalt  $> 50 \%$  [87] gegeben. Die Verbesserung der Beweglichkeit wird auf eine bessere Mischbarkeit quaternärer Materialien mit zunehmender Ga-Konzentration zurückgeführt.

Trotz der Tatsache, dass die Erforschung an dem quaternären AlInGaN-Materialsystem noch nicht weit fortgeschritten ist, konnten bereits bemerkenswerte Leistungsdaten für Hochfrequenzanwendungen gezeigt werden [2], [88]. In [2] wird eine sub-10 nm quaternäre AlInGaN/AlN/GaN-Heterostruktur mit  $x_{\text{In}} = 18 \%$  und  $x_{\text{Ga}} = 12 \%$  untersucht. Eine dünne, in-situ abgeschiedene SiN-Schicht, welche auf die AlInGaN-Barriere abgeschieden wird, dient dazu, eine gleichbleibende Grenzflächenbeschaffenheit der Halbleiteroberfläche zu gewährleisten. Dies trägt zu einer Verbesserung der 2DEG-Eigenschaften bei. Durch Hall-Messungen wurde eine Ladungsträgerdichte  $n_s = 1,9 \times 10^{13} \text{ cm}^{-2}$  und eine Beweglichkeit  $\mu = 1800 \text{ cm}^2/\text{Vs}$  bestimmt. Wie bereits in einigen Veröffentlichungen [86], [89] berichtet wurde, wird auch hier eine höhere Beweglichkeit für quaternäre AlInGaN-HEMTs als für ternäre AlInN-HEMTs beobachtet. Mit den in [2] untersuchten AlInGaN-HEMT-Strukturen kann eine maximale Stromdichte von 1,5 A/mm und eine maximale Steilheit von 300 mS/mm erreicht werden. Der Gate-Leckstrom bei  $U_{\text{DS}} = 15 \text{ V}$  ist kleiner  $1 \mu\text{A}/\text{mm}$  und die Durchbruchspannung beträgt ca. 50 V. Vielversprechende elektrische Transistor-Daten eines GaN-basierten HEMTs mit einer minimal tensil-verspannten  $\text{Al}_{0,83}\text{In}_{0,13}\text{Ga}_{0,04}\text{N}$ -Barriere wurde in [89] gezeigt. Hallmessungen an Van-der-Pauw-Messtrukturen zeigen eine Ladungsträgerdichte von  $1,5 \times 10^{13} \text{ cm}^{-2}$  und eine Beweglichkeit von  $1900 \text{ cm}^2/\text{Vs}$ . Aufgrund der reduzierten Gatelänge von 66 nm und einem reduzierten Gate-Kanal-Abstand von 11,3 nm konnten hohe Transitfrequenzen von 220 GHz erreicht werden. Die maximal gemessene Stromdichte von 2,1 A/mm ist vergleichbar mit der eines gitterangepassten AlInN-HEMTs in [74]. Trotz gleicher 2DEG-Ladungsträgerdichte und gleichem Kontaktwiderstand zeigt die quaternäre Barriere eine um 38 % erhöhte Beweglichkeit. Diese wird auf eine geringere Grenzflächenrauheit und reduzierte Streuung an Legierungen zurückgeführt. Vielversprechende Leistungsdaten eines GaN-basierten HEMTs mit einer gitterangepassten quaternären Barriere (7 % In und 53 % Ga) wurde in [90] gezeigt. Um eine größere Separation zwischen Kanal und Barriere zu erhalten, wurde hier ein „Triple-Spacer“ eingesetzt, welcher aus drei Schichten besteht (AlN, GaN und AlN). Vergleicht man dieses Barrierenmaterial mit einem herkömmlichen AlGaN-HEMT (mit  $x_{\text{Al}} = 30 \%$ ), kann die Verspannung innerhalb der Barriere mit diesem

„gitterangepassten AlGa<sub>0,15</sub>N-HEMT“ um 90 % reduziert werden. Zusätzlich ist es möglich, dünne Barrieren zu verwenden, welche für den Einsatz für Hochfrequenzanwendungen erforderlich sind. Eine maximale Stromdichte von 2,3 A/mm und eine maximale Steilheit von 675 mS/mm konnte für eine 5,6 nm dicke AlInGa<sub>0,15</sub>N-Barriere erreicht werden. Eine Leistungsdichte von 5,6 W/mm konnte bei einer Frequenz von 10 GHz und einer Drain-Source-Spannung  $U_{DS} = 30$  V gemessen werden. Die aus Kleinsignalmessungen extrahierte Transitfrequenz beträgt 54 GHz [90].

Die in dieser Arbeit untersuchten AlInGa<sub>0,15</sub>N-Proben besitzen einen reduzierten In- und Al-Anteil, so dass durch das Hinzufügen von ca. 10 % Ga ein gitterangepasstes Wachstum auf die GaN-Pufferschicht gegeben ist (siehe Abbildung 15). Bei der Charakterisierung dieser Proben ist von Interesse, ob eine verbesserte Oberflächenmorphologie, welche durch eine erhöhte Wachstumstemperatur erreicht werden kann, zu einer Verbesserung der elektrischen Eigenschaften des Bauteils führt. Insbesondere erhofft man sich durch eine verminderte Defektdichte an der Halbleiteroberfläche eine Reduzierung der Leckstrompfade und somit einen reduzierten Leckstrom des Bauteils.

### 4.4 Charakterisierung ternärer und quaternärer Materialien

Im Rahmen dieser Arbeit wurden sowohl ternäre Al<sub>0,83</sub>In<sub>0,17</sub>N/AlN/GaN- als auch quaternäre Al<sub>0,75</sub>In<sub>0,15</sub>Ga<sub>0,10</sub>N/AlN/GaN-Epitaxiestrukturen zur Herstellung eines HEMTs verwendet. Dieses Kapitel dient dazu, diese Schichtstrukturen genauer zu charakterisieren und strukturelle Eigenschaften wie die kristalline Qualität und Zusammensetzung der Schichten zu untersuchen und vergleichend gegenüberzustellen. Mit Hilfe der Röntgen-Photoelektronen-Spektroskopie (XPS) und der Röntgenreflektometrie (XRR) können die einzelnen chemischen Kompositionen und die Dicken der hier verwendeten Schichten bestimmt werden. Zur Analyse der Oberflächenbeschaffenheit und -morphologie werden mikroskopische Techniken, wie die Rasterkraftmikroskopie (AFM) und die Elektronenmikroskopie (REM) angewendet.

Ziel dieser Untersuchungen ist es, Halbleitereigenschaften (Beweglichkeit und Ladungsträgerdichte) mit der Beschaffenheit des Halbleitermaterials wie eine vermehrte Rauigkeit oder Oberflächendefekten in Verbindung zu bringen. Zusätzlich soll die Interpretation elektrischer Messergebnisse, wie maximale Stromdichte oder ein vermehrter Leckstrom erleichtert werden.

#### 4.4.1 XPS-Messungen ternärer und quaternärer AlIn(Ga)N-Schichten

Um die einzelnen chemischen Kompositionen der ternären und quaternären AlIn(Ga)N-Schichten zu erhalten und den parasitären Einbau von Gallium in AlInN auszuschließen, wurden die zugehörigen Elemente durch XPS-Messungen nachgewiesen.

Als oberflächenanalytische Methode erlaubt die Röntgen-Photoelektronen-Spektroskopie den Nachweis chemischer Elemente ab einer Konzentration von ungefähr 1 %. Nach Anregung des zu untersuchenden Materials mit Röntgenstrahlung kommt es zur Emission von Photoelektronen aus den inneren Elektronenschalen. Die emittierten Photoelektronen haben eine charakteristische kinetische Energie, welche von dem ursprünglichen Energieniveau im Festkörper (Core-Level) abhängt und somit eine genaue Zuordnung zum chemischem Element ermöglicht. Die Analysen wurden am Institut für Oberflächenchemie und Katalyse der Universität Ulm durchgeführt. Dabei wurde eine monochromatisierte Al- $K_{\alpha}$ -Strahlung mit einem Analysewinkel von  $45^{\circ}$  verwendet. Die diskreten Energieniveaus im Festkörper erscheinen im Photoelektronen-Spektrum als Peaks mit einer natürlichen Linienbreite, welche von der Lebensdauer der Zustände im Festkörper abhängt. Um Informationen über die einzelnen chemischen Kompositionen der untersuchten Schichten zu bekommen, muss eine detaillierte Auswertung der Emissionslinien stattfinden. Zur Charakterisierung der im Rahmen dieser Arbeit verwendeten AlIn(Ga)N-Proben ist vor allem die Gallium- und Indiumkonzentration von Interesse. Aus diesem Grund ist in Abbildung 16 das Röntgen-Photoelektronen-Spektrum einer ternären AlInN-Probe (blau) und einer quaternären AlInGaN-Probe (grün) im Ga3p- und In3d5-Bereich vergleichend gegenübergestellt.

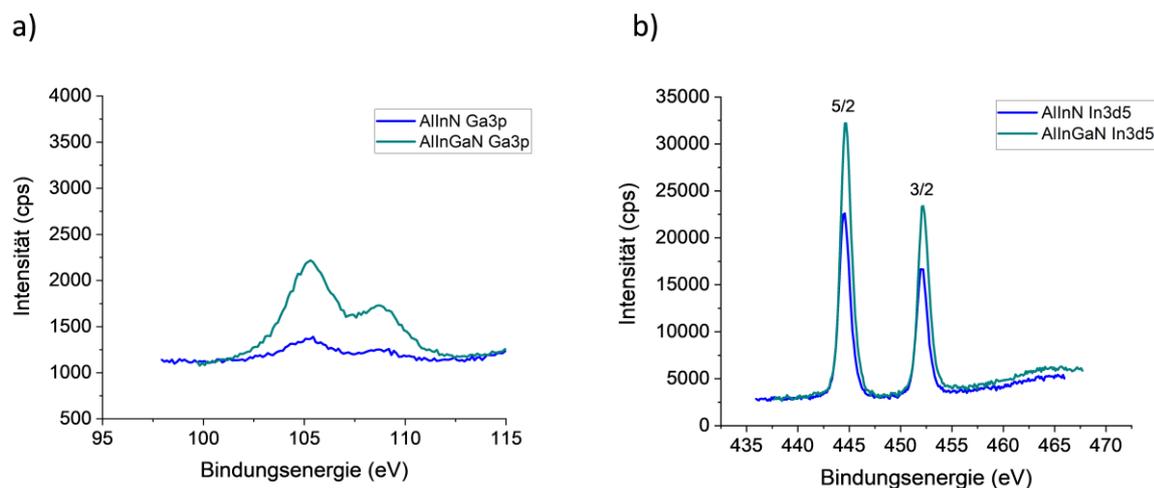


Abbildung 16: XPS-Detailspektrum a) im Ga3p Bereich und b) im In3d5 Bereich für eine ternäre AlInN-Probe (blau) und einer quaternären AlInGaN-Probe (grün).

Aufgrund der Überlagerung des Ga(3d)-Peaks mit dem In(4d)-Peak wird zur Bestimmung der Ga-Konzentration der Ga(3p)-Peak verwendet. Wie aus Diskussionen mit dem Epitaxie-Zulieferer hinsichtlich der gewünschten Kompositionszusammensetzungen (Al = 75 %, In = 15 % und Ga = 10 %) zu erwarten war, zeigte das quaternäre Barrierenmaterial eine höhere Ga-Intensität als das ternäre Barrierenmaterial. Allerdings ist die gemessene In-Intensität für das quaternäre Barrierenmaterial entgegen der Annahmen im Vergleich zum ternären Material erhöht. In Tabelle 8 sind die aus XPS-Messungen extrahierten Aluminium-, Gallium- und Indiumgehalte eingetragen.

*Tabelle 8: Aus XPS-Messungen extrahierte Aluminium-, Gallium- und Indiumgehalt für ternäres AlInN und quaternäres AlInGaN.*

Material	Al (%)	Ga (%)	In (%)	In/Al Verhältnis
Al <sub>0,83</sub> In <sub>0,17</sub> N	83	< 2	15	1:5,5
Al <sub>0,75</sub> In <sub>0,15</sub> Ga <sub>0,10</sub> N	72	10	18	1:4

Mit XPS konnte in den nominell ternären AlInN-Proben eine Ga-Konzentration < 2 % nachgewiesen werden. Anhand dieser Ergebnisse stellt sich nun die Frage, warum der parasitäre Einbau von Gallium stattgefunden hat. Da die hier untersuchten Epitaxie-Schichten von einem externen Epitaxie-Hersteller geliefert werden, kann die Verwendung eines Shower-Head-Reaktors, wie bereits in Abschnitt 4.3 erläutert wurde, für das Epitaxiewachstum als mögliche Fehlerursache für den parasitären Einbau von Gallium in nominell ternären AlInN-Schichten nicht ausgeschlossen werden. Möglicherweise kann die minimale Ga-Konzentration auch von dem darunter liegenden GaN-Puffer stammen. Allerdings sind dies alles nur Mutmaßungen, da uns hinsichtlich des Reaktortyps und auch des Wachstumsvorgangs nichts bekannt ist.

Da sich in vielen nominell ternären Schichten ungewollt Ga einbaut, was sowohl durch die Literatur als auch durch die hier durchgeführten XPS-Messungen bestätigt werden konnte, ist es von Interesse, dessen Einfluss auf die HEMT-Eigenschaften kontrolliert zu untersuchen. Aus diesem Grund wurden gewollt quaternäre HEMT-Strukturen mit einer Ga-Konzentration von 10 % untersucht.

### 4.4.2 Spontane und piezoelektrische Polarisation von AlIn(Ga)N-GaN Heterostrukturen

Mit den aus Tabelle 8 entnommenen Al- und In-Konzentrationen für die ternäre- und quaternäre-Heterostruktur ergibt sich ein In:Al-Verhältnis  $\neq$  1:5. Dies hat zur Folge, dass beide Barrieren-Schichten nicht gitterangepasst auf GaN aufgewachsen sind und die piezoelektrische Komponente  $\neq$  0 ist. Verwendet man die in [17] angegebenen Formeln für die spontane und piezoelektrische Polarisation, ergeben sich die in Tabelle 9 dargestellten Werte.

*Tabelle 9: Aus [17] und [86] berechnete spontane und piezoelektrische Polarisation für Al<sub>0,83</sub>In<sub>0,15</sub>N und Al<sub>0,72</sub>In<sub>0,18</sub>Ga<sub>0,10</sub>N zu GaN.*

Polarisation	Al <sub>0,83</sub> In <sub>0,15</sub> N	Al <sub>0,72</sub> In <sub>0,18</sub> Ga <sub>0,10</sub> N
Spontane Polarisation	-0,072 C/m <sup>2</sup>	-0,0645 C/m <sup>2</sup>
Piezoelektrische Polarisation	-0,010 C/m <sup>2</sup>	0,012 C/m <sup>2</sup>
Gesamtpolarisation	-0,082 C/m <sup>2</sup>	-0,052 C/m <sup>2</sup>

Aus den von XPS-Messungen extrahierten Kompositionszusammensetzungen lässt sich für das ternäre AlInN-Material der Verspannungszustand bestimmen, wobei auf eine negative piezoelektrische Polarisierung geschlossen werden kann. Diese negative Größe deutet darauf hin, dass die Barriere tensil verspannt auf die GaN-Pufferschicht abgeschieden wurde. Die positive piezoelektrische Polarisierung der quaternären AlInGaN-Barriere deutet auf eine kompressive Verspannung zu GaN hin. Dies stimmt mit der theoretischen Überlegung aus Kapitel 2.2 überein. Im Vergleich zur ternären AlInN/AlN/GaN-Heterostruktur ist die Gesamtpolarisation der AlInGaN/AlN/GaN-Struktur um ca. 37 % verringert, was auf eine geringere Ladungsträgerdichte im 2DEG hindeutet. Hall-Messungen ergaben ebenfalls eine geringere Schichtladungsträgerdichte (um ca. 32 %) für das quaternäre Barrierenmaterial.

#### 4.4.3 XRR-Messungen zur Bestimmung der Schichtdicke

Ein zerstörungsfreies und geeignetes Verfahren zur Bestimmung dünner Schichtdicken ist durch die Röntgenreflektometrie (XRR) gegeben. Dabei wird die Tatsache ausgenutzt, dass der Röntgenstrahl an den Grenzflächen mit unterschiedlichen optischen Eigenschaften reflektiert wird. Die Reflexion bei einer festen Wellenlänge zeigt als Funktion des Einfallswinkels charakteristische Oszillationen. Diese ergeben sich als Funktion des Einfallswinkels  $\alpha$  aufgrund des Phasenunterschiedes der an der Grenzfläche reflektierten Welle und treten mit einer Periode  $\Delta q = 2\pi/d$  auf. Unter Berücksichtigung des Brechungsgesetzes erhält man für den Einfallswinkel  $\alpha_m^{min}$  des m-ten Minimums folgende Bedingung [91]:

$$(\alpha_m^{min})^2 = \left(\frac{\lambda}{2d}\right)^2 m^2 + \alpha_c^2 \quad (50)$$

Werden Brechungseffekte vernachlässigt (kritischer Winkel der Totalreflexion  $\alpha_c = 0$ ) reduziert sich Gleichung (50) auf die Bragg'sche Gleichung für kleine Winkel.

$$m\lambda = 2d\alpha_m^{min} \quad (51)$$

In Abbildung 17 sind XRR-Kurven eines AlInN/AlN/GaN-Schichtaufbaus mit einer 8 nm und 6 nm dicken Barriere abgebildet. Da der Winkelabstand der Oszillationen umgekehrt proportional zur Schichtdicke skaliert, werden die Oszillationen umso breiter und schwächer, je dünner die Schicht wird. Dieses Phänomen wird bei Betrachtung des dünnen Barrieren-Materials in Abbildung 17 b) verdeutlicht und der Unterschied der hier untersuchten Proben ist deutlich sichtbar.

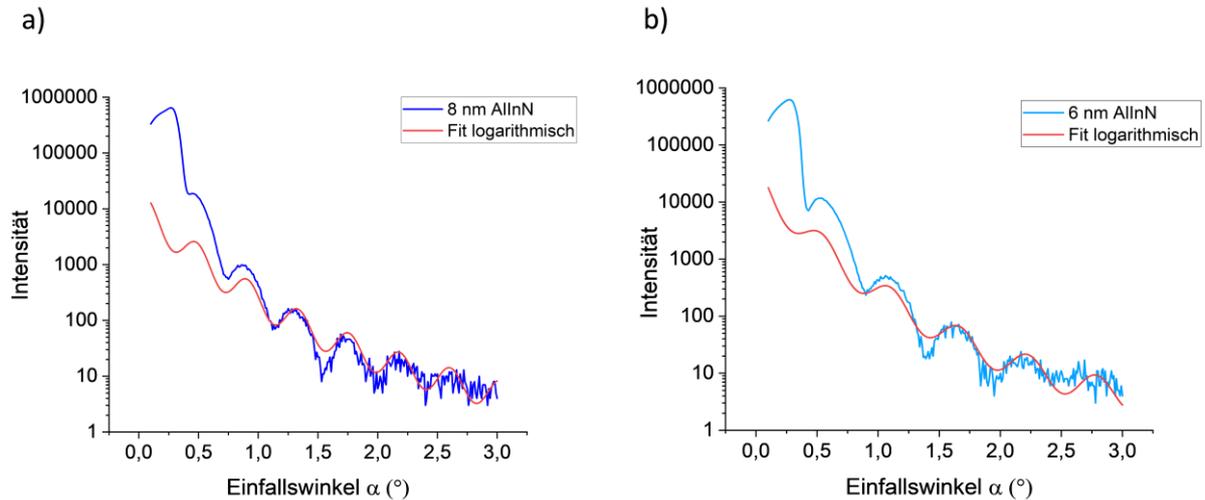


Abbildung 17: XRR-Messung der hier untersuchten Epitaxie-Strukturen mit einer a) 8 nm und b) 6 nm dicken AlInN-Barriere. Zusätzlich befindet sich zwischen GaN-Puffer und Barriere eine ca. 1,5 nm dicke AlN-Zwischenschicht. Die aus dem Fit bestimmte Gesamtdicke beträgt 10,4 nm für die dicke und 7,8 nm für die dünne AlInN-Barriere.

Da bei den hier untersuchten Epitaxie-Schichten sowohl Reflexionen an der Grenzschicht zwischen Barriere und dünner AlN-Zwischenschicht, als auch an der Grenzfläche zum Substrat auftreten, ist es schwierig, mit dieser Messung eine eindeutige Aussage über die Barrierendicke zu treffen. Es kann lediglich die Gesamtdicke, welche aus Barriere und AlN-Zwischenschicht besteht, bestimmt werden. Die mit Hilfe des Fits extrahierte Gesamtdicke, d.h. Barrierendicke + AlN-Zwischenschicht, beträgt 10,4 nm für die dicke und 7,8 nm für die dünne AlInN-Barriere. Unter Separation der AlN-Zwischenschicht, welche eine Dicke von  $1,55 \pm 0,2$  nm besitzt, eignet sich die hier durchgeführte XRR-Messung sehr gut, um die Schichtdicken zu bestimmen. Die aus XRR-Messungen extrahierten Werte stimmen mit Werten aus HRTEM-Querschnittsaufnahmen (siehe Abbildung 18) überein.

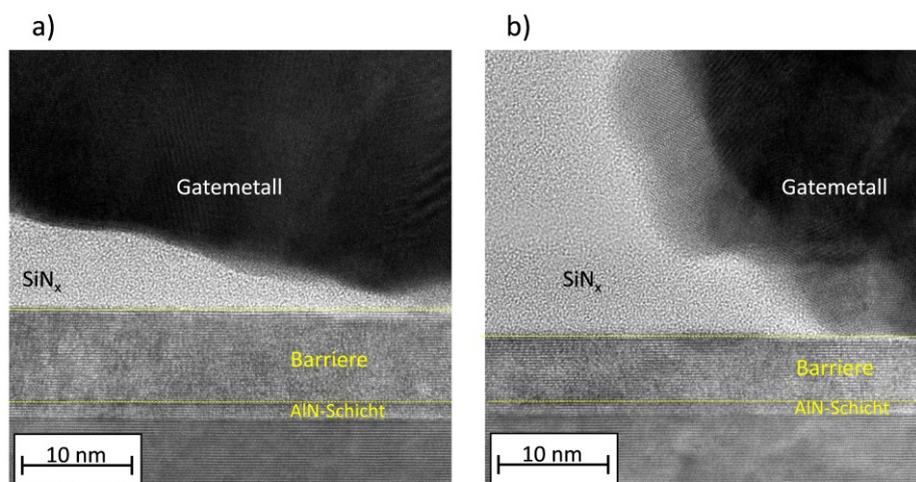


Abbildung 18: HRTEM-Aufnahmen einer Epitaxie-Schicht mit einer a) 8 nm dicken Barrieren und b) einer 6 nm dicken Barriere. Die Aufnahmen wurden am Fraunhofer-Institut CAM in Halle von Michél Simon-Najasek und seinem Team angefertigt (Abdruck mit Genehmigung der UMS GmbH).

#### 4.4.4 Spektrale Ellipsometrie

Das Prinzip der spektralen Ellipsometrie beruht darauf, dass die optischen Eigenschaften von zu untersuchenden Materialien die Polarisation und Amplitude einer einfallenden elektromagnetischen Welle beeinflussen können. Aufgrund dieser Veränderungen, welche charakteristisch für die zu untersuchenden Materialien und deren Schichtdicken sind, können Informationen über die Probeneigenschaften gewonnen werden. Die Änderung der Polarisation kann durch Reflexion, Brechung, Transmission oder Streuung hervorgerufen werden. Da diese Messmethode rein optisch, berührungslos und zerstörungsfrei ist, kann sie auch während des Fertigungsprozesses verwendet werden und bedarf keinerlei Vorbehandlung oder Präparation der zu untersuchenden Probe. Das Licht des einfallenden Strahls stellt eine transversale elektromagnetische Welle dar und wird wie folgt beschrieben (siehe Gleichung (52)):

$$\vec{E} = \vec{E}_0 * e^{i(\omega t - \vec{k}\vec{r})} \quad (52)$$

Dabei ist  $E_0$  die Amplitude des elektrischen Feldes,  $\omega$  die Kreisfrequenz,  $\vec{k}$  der Wellenvektor und  $\vec{r}$  der Ortsvektor. In der Ellipsometrie wird das Koordinatensystem durch die Einfallsebene in z-Richtung und ihre Normale festgelegt, wobei das elektrische Feld  $\vec{E}$  der einfallenden Welle in eine senkrechte ( $\vec{E}_s$ ) und parallele ( $\vec{E}_p$ ) Komponente zur Einfallsebene beschrieben werden kann.

$$\begin{aligned} \vec{E}_s &= E_s e^{i(\omega t - kr)} \\ \vec{E}_p &= E_p e^{i(\omega t - kr + \delta)} \end{aligned} \quad (53)$$

Dabei ist  $\delta$  die Phasendifferenz zwischen den Komponenten  $E_s$  und  $E_p$  und im Falle von  $\delta \neq 0$  ist das Licht elliptisch polarisiert. Der Zustand des polarisierten Lichtes ist also durch das Amplitudenverhältnis  $E_p/E_s$  und die Phasendifferenz  $\delta$  festgelegt und wird durch Reflexion an der zu messenden Probe verändert. Über das Verhältnis aus reflektierter ( $r$ ) und einfallender Welle ( $i$ ) lassen sich die Fresnel-Reflexionskoeffizienten  $\vec{r}_p$  und  $\vec{r}_s$  definieren:

$$\begin{aligned} \vec{r}_p &= \frac{E_p^r}{E_p^i} \\ \vec{r}_s &= \frac{E_s^r}{E_s^i} \end{aligned} \quad (54)$$

Bei dem verwendeten Ellipsometer wird als einfallende Welle eine linear polarisierte Welle mit  $\delta_i = 0^\circ$  erzeugt. Nach der Reflexion ist die Welle meist elliptisch polarisiert, da im Allgemeinen  $r_s$  ungleich  $r_p$  ist, wodurch sich eine Phasenverschiebung  $\delta_r$  ergibt. Die

Änderung der Phasenverschiebung, welche mit dem Ellipsometer gemessen werden kann, ist folgendermaßen definiert:

$$\Delta = \delta_i - \delta_r \quad (55)$$

Zusätzlich zur Phasenverschiebung kann es zu einer Veränderung der Amplitude zwischen dem einfallenden und reflektierten Strahl kommen, wobei diese Änderung durch die Fresnel-Reflexionskoeffizienten beschrieben werden kann:

$$\tan \psi = \frac{|\vec{r}_p|}{|\vec{r}_s|} \quad (56)$$

Die beiden für die Ellipsometrie wichtigen Messgrößen  $\Delta$  ( $\hat{=}$  Änderung der Phase) und  $\psi$  ( $\hat{=}$  Änderung der Amplitude) stehen über folgende Gleichung in Zusammenhang [92]:

$$\rho = \frac{\vec{r}_p}{\vec{r}_s} = \tan \psi e^{i\Delta} \quad (57)$$

Im Allgemeinen ist  $\rho$  eine Funktion folgender Parameter [93]:

$$\rho = \rho(d, n, \varphi, \lambda), \quad (58)$$

wobei  $d$  die Dicke,  $n$  der Brechungsindex des Materials,  $\varphi$  der Einfallswinkel und  $\lambda$  die Wellenlänge der verwendeten Lichtquelle ist. Handelt es sich bei der Probe um ein Mehrschichtsystem, wird der Lichtstrahl, welcher die erste Schicht  $n_1$  durchdringt, an der zweiten Grenzfläche zwischen  $n_1$  und  $n_2$  nochmals reflektiert und läuft zurück zur Probenoberfläche. Die reflektierten Strahlen interferieren miteinander und resultieren in einer gemeinsamen reflektierten Welle.

Der schematische Aufbau eines Ellipsometers ist in Abbildung 19 (links) dargestellt. Für die hier durchgeführten Messungen wird ein spektrales Ellipsometer der Firma Horiba verwendet, welches in einem Wellenlängenbereich von 190 – 1000 nm bzw. in einem Energiespektrum von 1,24 – 6,5 eV arbeitet. Als Lichtquelle dafür dient eine Xenonlampe. Das ausgesendete Licht wird durch einen Eingangspolarisator linear polarisiert und trifft auf die zu untersuchende Probe. Durch die Wechselwirkung mit der Probe wird der Polarisationszustand verändert. Das von der Probe reflektierte Licht passiert den photoelastischen Modulator (PEM), den Analysator und trifft auf den Detektor. Der Einfallswinkel beträgt üblicherweise 70 °, kann allerdings in 0,01 ° Schritten von 35 ° - 90 ° variiert werden. Der PEM besteht aus einer Quarzglas-Platte, welche in eine Richtung komprimiert und expandiert werden kann. Anhand des photoelastischen Effekts wird der Brechungsindex moduliert, wobei sich die Quarzglas-Platte wie eine Verzögerungsplatte verhält. Dabei weist jede polarisierte Komponente eine unterschiedliche Phasengeschwindigkeit auf.

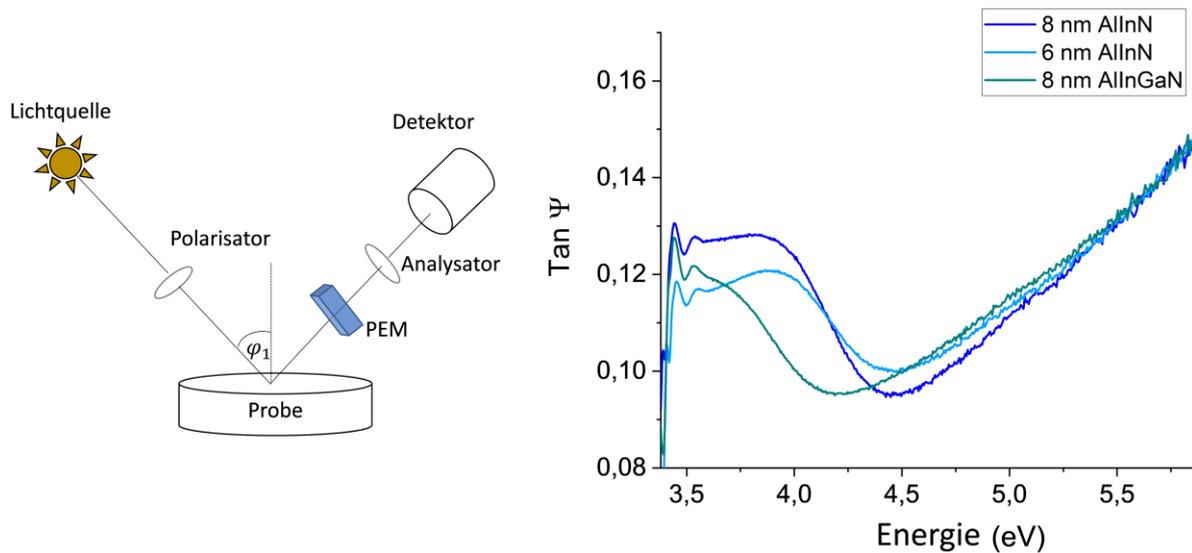


Abbildung 19: (links) Schematischer Aufbau eines Ellipsometers. Dabei bezeichnet  $\varphi_1$  den Einfallswinkel des Lichts. (rechts) Amplitude der ersten Oberschwingung in Abhängigkeit der spektralen Energie der Photonen für eine 8 nm AlInN-, eine 8 nm AlInGaN- und eine 6 nm AlInN-Barriere.

Vorrangig wird die spektrale Ellipsometrie zur Messung von Schichtdicken oder zur Bestimmung des Brechungsindex der zu untersuchenden Materialien eingesetzt. Gemäß den Untersuchungen in [94] kann die spektrale Ellipsometrie auch für die Bestimmung von Bandlücken eingesetzt werden. Um die für diese Arbeit relevanten Materialien genauer zu untersuchen und Auskunft über die jeweiligen Bandlücken zu erhalten, werden drei Proben mit dem spektralen Ellipsometer im Energiebereich von 0 – 5 eV charakterisiert. Dabei handelt es sich um eine ternäre AlInN-Probe mit zwei unterschiedlichen Barrierendicken (6 nm und 8 nm) sowie eine quaternäre AlInGaN-Probe mit 8 nm Barrierendicke. Die aus der Messung resultierenden Kurven sind in Abbildung 19 dargestellt, wobei  $\tan \psi$  in Abhängigkeit der spektralen Energie der Photonen aufgetragen ist. Anhand der gemessenen Photonenenergie kann auf die Bandlücke des untersuchten Materials geschlossen werden. Betrachtet man einen Festkörper mit einem festen Bandabstand, wie es für die hier untersuchte Proben der Fall ist, ist dieser für Strahlung unterhalb einer Frequenz bzw. oberhalb einer gewissen Wellenlänge transparent. Die Absorption von Licht ist an die Bedingung geknüpft, dass die Photonenenergie mittels Anregung von Elektronen aufgenommen werden muss. Da in dem verbotenen Bereich zwischen Valenz- und Leitungsband keine Elektronen angeregt werden können, muss die Energie eines Photons die Energie der Bandlücke übertreffen. Das Minimum der gemessenen Intensität deutet auf die Bandlücke des untersuchten Materials hin und tritt dann auf, wenn das Licht absorbiert wird. Mit Hilfe der spektralen Ellipsometrie-Messung ist es möglich, eine qualitative Aussage hinsichtlich Prozessschwankungen innerhalb der gelieferten Epitaxie zu detektieren, wie z.B. eine Änderung der Barrierendicke oder eine Änderung der Materialzusammensetzung. Vergleicht man AlInN mit AlInGaN, kann man eine Verschiebung des Minimums hin zu kleineren Bandlücken beobachten, wobei ein Bandabstand von 4,2 eV für das quaternäre und 4,5 eV für das ternäre Material abgelesen werden kann. Dies stimmt mit der theoretischen Betrachtung aus Abbildung 15 überein.

Der Unterschied in der Barrierendicke bei gleichbleibenden chemischen Kompositionen und somit gleicher Bandlücke macht sich durch die Höhe des Minimums und einer Verschiebung der Kurve nach oben bzw. unten bemerkbar. Dies wird durch die Messung von AlInN mit unterschiedlichen Barrierendicken (6 und 8 nm) verdeutlicht.

Um mit dieser Messmethodik eine wirklich quantitative Aussage der einzelnen Materialien hinsichtlich ihrer Bandlücke zu treffen, sind Eichproben der einzelnen Schichten (GaN-Puffer, AlN-Zwischenschicht, AlInGaN-Barriere) nötig. Zusätzlich würde man zum Aufstellen eines aussagekräftigen Modells Materialien mit unterschiedlichen Al-Konzentrationen und Barrierendicken benötigen. Aus diesem Grund soll zur Charakterisierung der hier untersuchten AlIn(Ga)N-Proben auf bereits durchgeführten Untersuchungen an AlGaN-Schichten von [95] zurückgegriffen werden. Im Zuge dieser Arbeit soll lediglich gezeigt werden, dass die hier untersuchten Materialien aufgrund ihrer unterschiedlichen Bandlücke und Barrierendicke einen deutlichen Unterschied gezeigt haben und somit eine klare Unterscheidung der Materialien gegeben ist. Somit kann diese Messmethodik durchaus dafür verwendet werden, eine erstmalige Charakterisierung neu eingetroffener Epitaxie-Lieferungen durchzuführen und einen Unterschied in Barrierendicke und Al-Zusammensetzung zu detektieren.

Die Anforderungen und Schwierigkeiten zur theoretischen Berechnung der Bandlücke ternärer und quaternärer Materialien wurden bereits in Kapitel 2.1 aufgezeigt. Dabei kann keine einheitliche Aussage hinsichtlich des Bowing-Parameters, speziell für AlInN getroffen werden. In mehreren Arbeiten wird versucht, sowohl durch experimentelle Methoden, wie Absorptionsmessung ([15], [96], [97]), spektraler Ellipsometrie ([14] und [92]) und Photolumineszenzmessung (PL-Messung) [16], als auch durch numerische Berechnungen [98] den Bowing-Parameter von AlInN zu bestimmen. Dabei weichen die erzielten Ergebnisse sehr stark voneinander ab und  $b_{AlInN}$  kann Werte zwischen 2,38 eV und 6,2 eV annehmen [12], [13], [14], [15] und [16]. Die große Diskrepanz der berichteten Bowing-Parameter kann zum einen auf eine schlechte Probenqualität und zum anderen auf die Methodik und Technik zur Bestimmung der Bandlücken und der chemischen Zusammensetzung der Probe zurückgeführt werden. So wurde beispielsweise in [96] eine Abweichung des Bowing-Parameters mit XRD- und RBS-Messungen detektierten Kompositionen berichtet (aus XRD:  $b_{AlInN} = 5,1 \pm 0,4$  eV; aus RBS:  $b_{AlInN} = 4,7 \pm 0,4$  eV). Eine gängige Methodik, die Bandlückenenergien zu bestimmen, ist durch die Absorptionsmessung und die Auftragung der Werte nach Tauc gegeben. Dabei gilt folgender Zusammenhang [97]:

$$(\alpha h\nu)^2 = A (h\nu - E_g) \quad (59)$$

wobei  $\alpha$  der Absorptionskoeffizient,  $A$  eine Konstante und  $h\nu$  die Energie des einfallenden Lichtstrahls ist. Typischerweise wird die Bandlückenenergie durch das Auftragen  $(\alpha h\nu)^2$  gegen  $h\nu$  und Schneiden der extrapolierten Kurve im linearen Bereich mit der x-Achse ermittelt. Dieser Ansatz berücksichtigt jedoch nicht den „Burstein-Moss-Effekt“, welcher

eine Verschiebung der Absorptionskante hin zu höheren Energien zur Folge hat [99]. Dieser Effekt tritt bei Halbleitern mit einer hohen Dotierung auf. Wird eine gewisse Dotierkonzentration überschritten, verschmelzen die Donatorbänder mit dem Leitungsband, wobei das Fermi-Niveau nicht mehr innerhalb der Bandlücke liegt, sondern im Bereich des Leitungsbandes. Zusätzlich sollte bei In-reichen Schichten die Abweichung des parabolischen Verlaufs (Nicht-Parabolizität) des Leitungsbandes berücksichtigt werden, so dass eine lineare Extrapolation zu einem verfälschten Ergebnis der Bandlücke führt [96]. Bei der Untersuchung von In-reichen Schichten wie in [97], [15] und [96] beträgt der Bowing-Parameter zwischen 4,0 eV und 4,96 eV. In [92] wurde gezeigt, dass eine Zunahme des Bowing-Parameters mit abnehmender In-Konzentration beobachtet werden kann. So ist es plausibel, dass die ermittelten Bowing-Parameter in [16] und [92] im Bereich von 6 eV liegen. Unter Berücksichtigung dieser Bowing-Parameter und Gleichung (2) ergeben sich aus der theoretischen Berechnung für die Bandlückenenergie von gitterangepasstem AlInN ( $x_{\text{In}} = 17\%$ ) Werte zwischen 4,4 eV und 4,7 eV.

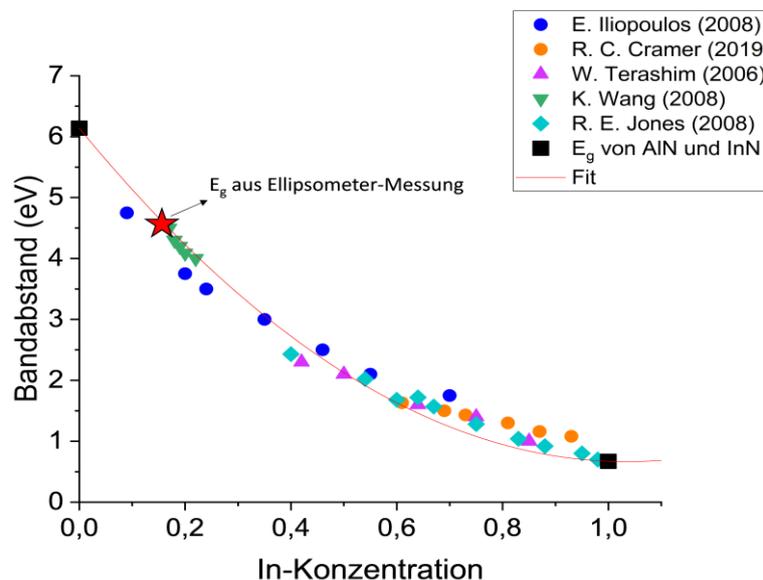


Abbildung 20: Auftragung des Bandabstandes für AlInN in Abhängigkeit der In-Konzentration. Die Werte wurden dabei aus der Literatur entnommen [15, 16, 92, 96, 97].

Vergleicht man die aus der Literatur gefundenen Werte (siehe Abbildung 20) mit den theoretisch berechneten Bandlückenenergien und den zuvor durchgeführten Ellipsometer-Messungen (roter Stern in Abbildung 20) zeigen diese eine sehr gute Übereinstimmung.

Da die ternäre Verbindung AlInN den größten Bandlückenbereich abdeckt, ist somit eine konzentrationsabhängige Definition des Bowing-Parameters sinnvoll. In [10] existiert folgende Definition des Bowing-Parameters für AlInN:

$$b_{\text{AlInN}} = \frac{A}{1 + Cx^2} \quad (60)$$

Die Werte für  $A = 6,43 \pm 0,12$  eV und  $C = 1,21 \pm 0,14$  wurden aus experimentellen Daten extrahiert.

Um die durchgeführte Simulation zum Vergleich ternärer und quaternärer Barrieren-Materialien so realitätsnah wie möglich durchzuführen, werden die aus der Literatur angegebenen Werte für die Bowing-Parameter als Eingangsparameter benötigt. Für die hier untersuchten Proben mit einer relativ geringen In-Konzentration, ist es sinnvoll, einen Bowing-Parameter für AlInN von  $b_{AlInN} = 6$  eV zu wählen.

### 4.4.5 AFM- und REM-Messung ternärer AlInN-Proben

In Abbildung 21 a) ist ein  $5 \mu\text{m} \times 5 \mu\text{m}$  großes AFM-Bild einer ternären AlInN-Probe mit einer Indium-Konzentration von 15 % und einer Dicke von 8 nm dargestellt. Die Oberfläche dieser Probe weist eine raue und körnige Morphologie auf, wobei diese körnige Unterstruktur entlang der atomaren Stufen des darunterliegenden GaN ausgerichtet ist. Die kleinen Unterstrukturen haben typischerweise einen Durchmesser im Bereich von 90 nm bis 120 nm und eine Höhe von rund 1 bis 2,5 nm. Die Ausbildung dieser körnigen Struktur ist typisch für MOCVD gewachsene AlInN-Schichten, wobei die Korngröße von den Wachstumsbedingungen (Gasfluss, Wachstumstemperatur, usw.) abhängt [21]. Zusätzlich ist die AlInN-Oberfläche mit Vertiefungen (Pits) dekoriert. Das Entstehen dieser Vertiefungen wird als die Bildung von V-Defekten auf der AlInN-Oberfläche erklärt [100], welche der durch Schraubenversetzungen entstandenen Verspannung an der Oberfläche entgegenwirken. In [101] wurde gezeigt, dass die V-Defekte eine pyramidenförmige Struktur mit sechs  $\{10\bar{1}1\}$ -Seitenflächen aufweisen. Mit Hilfe einer REM-Inspektion der Halbleiter-Oberfläche nach Prozessierung der Ohmkontakte können die Defekte ebenfalls sehr gut abgebildet werden (Abbildung 21 b)), wobei der V-förmige Defekt weiß umkreist ist und durch eine AFM-Messung des untersuchten Bereiches ( $2 \mu\text{m} \times 2 \mu\text{m}$ ) genauer dargestellt ist. Die Dichte der Versetzungen auf einer  $5 \mu\text{m} \times 5 \mu\text{m}$  großen Probe beträgt  $6 \times 10^8 \text{ cm}^{-2}$ . Die geschätzte Tiefe dieser Löcher reicht von 0,4 nm bis 2,5 nm, was sich nicht ganz mit den Beobachtungen in [100] deckt. Durch die höhere Dichte an V-förmigen Defekten ist es unwahrscheinlich, dass die Degradation der Oberfläche nur durch Schraubenversetzungen aus der GaN-Pufferschicht (zwischen  $2\text{-}5 \times 10^8 \text{ cm}^{-2}$ ) verursacht werden. Wahrscheinlicher ist es, dass es sich hierbei um intrinsische Eigenschaften des AlInN handelt [102].

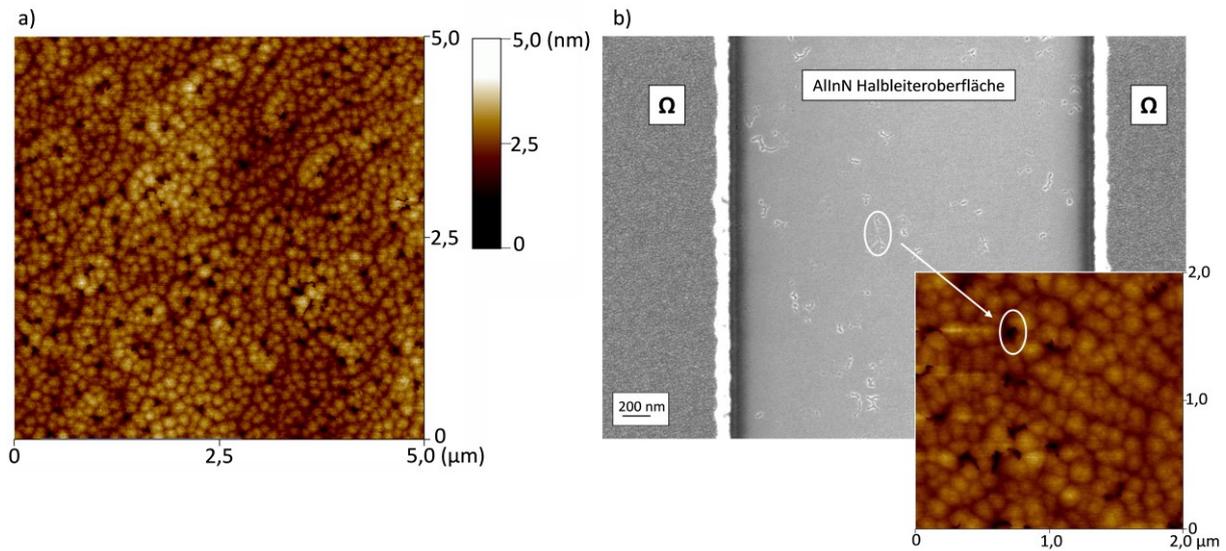


Abbildung 21: a) 5 µm x 5 µm AFM-Aufnahme eines ternären AlInN-Barrierenmaterials mit In = 15 % und Al = 83 %. Die Barrierendicke beträgt 8 nm. b) REM-Aufnahme der Halbleiteroberfläche nach Prozessierung der Ohmschen Kontakte.

Wird die Barrierendicke einer nominell gitterangepassten AlInN-Schicht erhöht, kommt es zu einer Degradation der Halbleiteroberfläche [102]. Im Zuge der Recess-Ätzversuche (siehe Kapitel 5.3) wurde eine ca. 100 nm dicke AlInN-Schicht verwendet, um eine bessere Aussage über erzielte Ätztiefen zu erhalten und verschiedene Ätzparameter besser charakterisieren zu können. Eine genauere Untersuchung der Halbleiteroberfläche einer 100 nm dicken AlInN-Schicht mittels AFM ist in Abbildung 22 dargestellt.

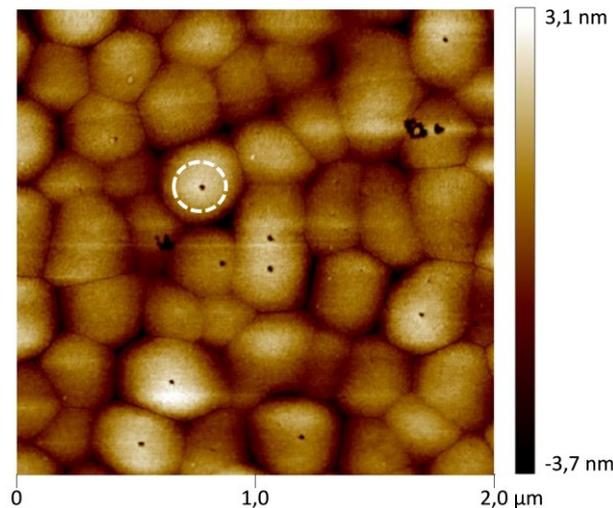


Abbildung 22: 2 µm x 2 µm AFM-Messung einer 100 nm dicken AlInN-Schicht. Mit zunehmender AlInN-Dicke kommt es trotz Gitteranpassung zu vermehrten Defekten, wie beispielsweise den V-Defekten (weißer Kreis).

Durch die Zunahme der AlInN-Barriere ist eine deutliche Veränderung der Halbleiteroberfläche erkennbar, und der Durchmesser der Körner hat sich auf 240 nm vergrößert. Zusätzlich ist eine Zunahme von V-förmigen Defekten (siehe weißer Kreis) sichtbar. In [102] wurde die Beobachtung gemacht, dass die Ausbildung dieser körnigen

Unterstruktur bereits ab einer AlInN-Dicke von 2 nm entsteht, wohingegen die Ausbildung von V-förmigen Defekten bis zu einer AlInN-Dicke von 240 nm allmählich ansteigt. Mit zunehmender Dicke gitterangepasster AlInN-Schichten nimmt der Durchmesser der Löcher zu, bis schließlich die komplette ursprüngliche Oberflächenmorphologie verloren geht. Da V-förmige Defekte eine invertierte Pyramide mit einem indiumarmen Bereich darstellen, sind diese als dunkler Kontrast in der AFM-Messung sichtbar (Vergleiche Abbildung 21 b). Die Ausbildung der körnigen Unterschicht wird mit der niedrigen Wachstumstemperatur und der daraus resultierenden langsamen Beweglichkeit der adsorbierenden Atome begründet. Um die starke Ausbildung solcher V-förmigen Defekte und die daraus resultierende Degradation der AlInN-Schicht zu verhindern, muss die Diffusionslänge der adsorbierten Atome durch eine Erhöhung der Wachstumstemperatur verlängert werden. Dadurch können sich die Atome besser an Stufenkanten und Terrassen anlagern und eine verbesserte Oberflächenmorphologie und eine verringerte Oberflächenrauheit erreicht werden [103]. Allerdings führt eine Erhöhung der Temperatur zu einem verminderten Indium-Einbau und somit zu Rissbildungen auf der Halbleiter-Oberfläche.

#### 4.4.6 AFM- und REM-Messung quaternärer AlInGaN-Proben

AFM-Aufnahmen des quaternären Barrieren-Materials zeigen eine homogene und stufenartige Oberflächenmorphologie (siehe Abbildung 23 a)). Die große Bindungsenergie von Al-N (2,88 eV) im Vergleich zu Ga-N (2,20 eV) und In-N (1,98 eV) führt bei niedrigen Wachstumstemperaturen zu einer Erhöhung der Oberflächenrauheit [104], wie sie im vorherigen Kapitel bei der AlInN-Oberfläche bestätigt werden konnte. Die Verbesserung der Oberflächenmorphologie von AlInGaN kann durch die erhöhte Wachstumstemperatur und der daraus resultierenden vergrößerten Diffusionslänge der adsorbierten Atome, besonders für Al-Atome, erklärt werden. Daraus resultiert das stufenartige Wachstum von AlInGaN-Schichten, wobei sich die Atome an die Stufen des GaN anlagern und sie nachbilden. Eine Analyse der Oberfläche für verschiedene Aufwachstemperaturen hat ergeben, dass die Dichte der Löcher (Pits) in der AlInGaN-Schicht mit zunehmender Wachstumstemperatur ( $> 900\text{ °C}$ ) reduziert werden kann [104]. Zusätzlich wird der Durchmesser der Löcher mit niedriger Wachstumstemperatur vergrößert. Die aus Abbildung 23 a) kalkulierte Defektdichte beträgt ca.  $5,2 \times 10^8\text{ cm}^{-2}$ .

Die Oberflächenbeschaffenheit der epitaktisch abgeschiedenen Barrieren-Schicht hängt größtenteils von der Qualität des Unterbaus ab. So wird die AlIn(Ga)N-Schicht stark von der Dichte der Durchstoßversetzungen beeinflusst. Bei den durch AFM- und REM-Messungen sichtbar gemachten Defekten an der AlIn(Ga)N-Oberfläche handelt es sich meist um Schraubenversetzungen aus der GaN-Pufferschicht. Um die strukturelle Qualität besser beurteilen zu können und die Dichte der Stufen- und Schraubenversetzungen im GaN-Puffer zu bestimmen, wird die Methodik der Röntgenbeugung verwendet. Die

Gesamtdichte an Versetzungen in einer GaN-Epitaxieschicht variiert typischerweise im Bereich von  $10^8$  bis  $10^{10} \text{ cm}^{-2}$ , wobei die Dichte der Stufenversetzungen die Dichte der Schraubenversetzungen übersteigt [105]. Die Dichte der Schrauben- ( $\rho_{\text{Schrauben}}$ ) und Stufenversetzungen ( $\rho_{\text{Stufen}}$ ) lassen sich folgendermaßen abschätzen [106]:

$$\rho_{\text{Schrauben}} = \frac{\beta_{\{0002\}}^2}{4,35 |b_{\text{Schrauben}}|} = 8 * 10^7 / \text{cm}^2 \quad (61)$$

$$\rho_{\text{Stufen}} = \frac{\beta_{\{1-101\}}^2}{4,35 |b_{\text{Stufen}}|} = 5 - 6 * 10^9 / \text{cm}^2 \quad (62)$$

Der Burgers-Vektor  $\vec{b}$  gibt Auskunft über den Typ der Versetzung. Steht dieser senkrecht zur Versetzungslinie, handelt es sich um Stufenversetzungen (hier:  $b_{\text{Stufen}} = 1/3 a_{\text{GaN}}$ ). Ist  $\vec{b}$  parallel zur Versetzungslinie angeordnet, handelt es sich um Schraubenversetzungen (hier:  $b_{\text{Schrauben}} = c_{\text{GaN}}$ ).  $\beta$  ist die Halbwertsbreite in rad, wobei  $\beta_{\{0002\}} = 200 \text{ arcsec} = 0,00097 \text{ rad}$  und  $\beta_{\{1-101\}} = 350 \text{ arcsec} = 0,0017 \text{ rad}$  beträgt. Für die Berechnung der Versetzungen wird angenommen, dass die XRD-Halbwertsbreite durch die Verkippung und Verdrehung der GaN-Kristalle entsteht, wobei kleinere Beiträge, welche durch Verspannung und Kristallitgröße auftreten, vernachlässigt werden können. Aufgrund der sehr viel höheren Defektdichte der hier untersuchten AlIn(Ga)N-Schichten ist es unwahrscheinlich, dass diese nur durch Durchstoßversetzungen aus dem darunterliegenden GaN entstanden sind. Bei den quaternären Schichten ist auffällig, dass das Fortschreiten der Stufen an den Versetzungen unterbrochen werden und ein Ausfallen der Stufen beobachtet werden kann.

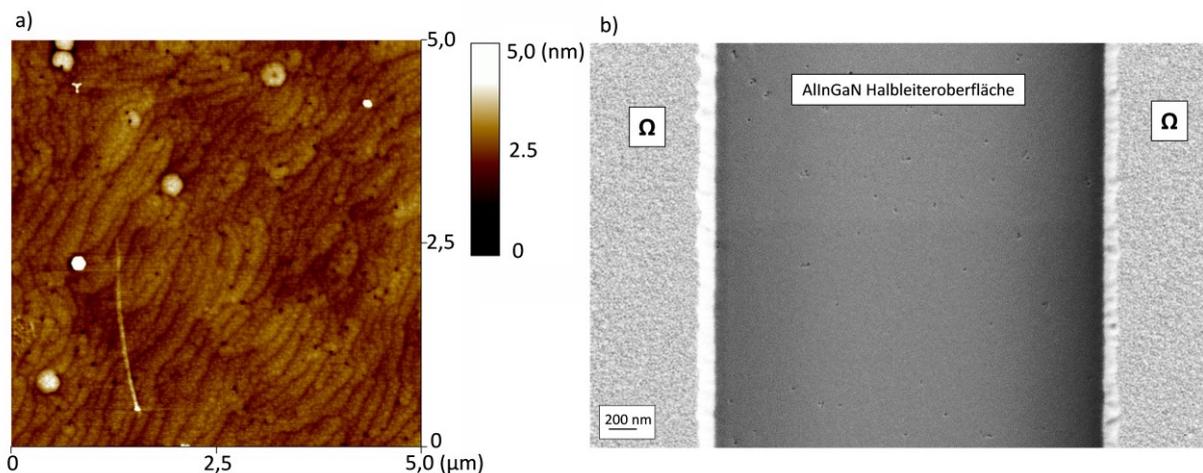


Abbildung 23: a)  $5 \mu\text{m} \times 5 \mu\text{m}$  AFM-Aufnahme eines quaternären AlInGaN-Barrierenmaterials mit  $\text{In} = 15\%$ ,  $\text{Ga} = 10\%$  und  $\text{Al} = 75\%$ . Die Barrierendicke beträgt  $8 \text{ nm}$ . b) REM-Aufnahme der Halbleiteroberfläche nach Prozessierung der Ohmschen Kontakte.

## 4.5 Bandstruktur-Simulation

Um ein besseres Verständnis hinsichtlich der Ladungsträgerverteilung der hier untersuchten ternären und quaternären Proben zu erhalten und elektrische Messergebnisse richtig zu interpretieren, werden die Bandverläufe mit Hilfe der Simulations-Software Nextnano [107] untersucht und vergleichend gegenübergestellt. Die Definition der für diese Simulation notwendigen materialspezifischen Parameter und deren Berechnung wurde bereits ausführlich in Kapitel 2 diskutiert und besprochen. Die verwendeten Bowing-Parameter für AlInN stammen aus der in Kapitel 4.4.4 durchgeführten Diskussion. Die Al-, In- und Ga-Konzentrationen, welche die Bandlückenenergien festlegen, sind aus den in Kapitel 4.4.1 durchgeführten XPS-Messungen entnommen (siehe Tabelle 8).

Eine weitere unbekannte Größe, um die Bandverläufe beider Epitaxie-Strukturen vergleichend gegenüberzustellen, ist durch das Oberflächenpotential gegeben (siehe Abbildung 24). Für eine AlInN-Schicht ist dieses wie folgt definiert [108]:

$$e\phi_{B1} = [0,5x + 2,1(1 - x)]eV \quad (63)$$

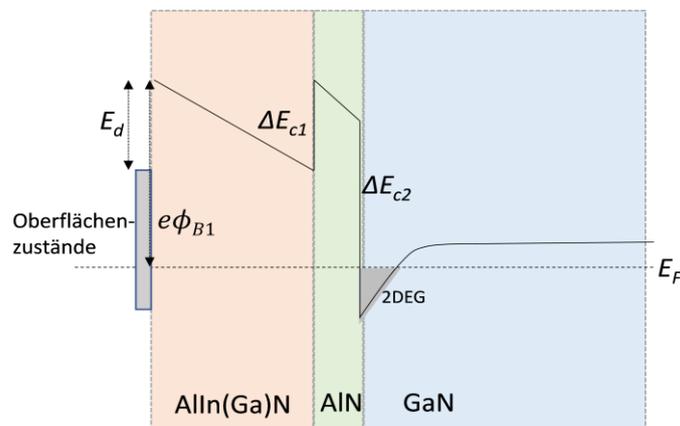


Abbildung 24: Bandverlauf einer AlIn(Ga)N/AIN/GaN-Heterostruktur. Dabei bezeichnet  $E_d$  die Donator-Oberflächen-Energie,  $e\phi_{B1}$  das Oberflächenpotential,  $\Delta E_{c1}$  die Leitungsbanddiskontinuität zwischen Barriere und AIN und  $\Delta E_{c2}$  die Leitungsbanddiskontinuität zwischen AIN und GaN.

Unter Berücksichtigung von Gleichung (63) ergibt sich bei einer In-Konzentration von 15 % ein Oberflächenpotential von 1,86 eV. Da das Oberflächenpotential eine Abhängigkeit der Al- bzw. In-Konzentration aufweist, ist die Annahme eines gleichen Oberflächenpotentials für das ternäre und quaternäre Barrierenmaterial nur bedingt zutreffend. Aufgrund mangelnder Literaturwerte zum Oberflächenpotential quaternärer AlInGaN-Schichten, wird im Folgenden der Einfluss verschiedener Oberflächenpotentiale von 0,8 eV – 2,2 eV auf die Ladungsträgerdichte AlIn(Ga)N/AIN/GaN-Schichten simuliert und graphisch in Abbildung 25 dargestellt. Die Barrierendicke wird für beide Materialien konstant auf 8 nm belassen.

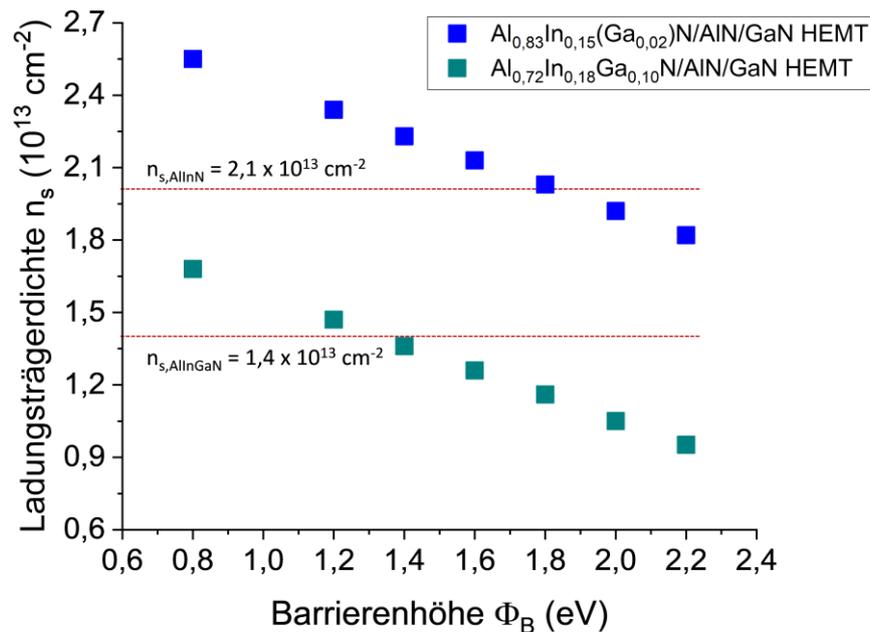


Abbildung 25: Ladungsträgerdichte in Abhängigkeit des Oberflächenpotentials (von 0,8 eV-2,2 eV) für eine  $\text{AlIn(Ga)/AlN/GaN}$ -Heterostruktur mit einer Barrierendicke von 8 nm. Zusätzlich ist das durch Hall-Messungen erhaltene Ladungsträgerniveau der hier untersuchten Proben eingetragen.

Durch die Erhöhung des Oberflächenpotentials von 0,8 eV auf 2,2 eV ist eine lineare Abhängigkeit der Schichtladungsträgerdichte von der Barrierenhöhe zu erkennen, so dass ein größeres  $e\Phi_{B1}$  eine Reduzierung von  $n_s$  herbeiführt. Für eine Abschätzung des Oberflächenpotentials für weiterführende Simulationen wurden in Abbildung 25 die aus Hall-Messungen extrahierten Schichtladungsträgerdichten eingezeichnet. Diese wurden an  $\text{AlIn(Ga)N/AlN/GaN}$ -Heterostrukturen mit 8 nm dicken Barrierenschichten nach dem Epitaxiewachstum durchgeführt. Unter Berücksichtigung dieser Ergebnisse ergibt sich für die quaternäre Heterostruktur ein Oberflächenpotential von ca. 1,4 eV. Das Oberflächenpotential der  $\text{AlInN}$ -Heterostruktur mit ca. 1,8 eV stimmt mit dem Ergebnis aus Gleichung (63) überein.

Um die Auswirkung des Oberflächenpotentials auf den Bandverlauf des Leitungs- und Valenzbandes der  $\text{AlInGaN/AlN/GaN}$ -Heterostruktur zu beurteilen, werden in Abbildung 26 zwei Bandverläufe mit einem Oberflächenpotential  $\phi_{B1} = 1,4 \text{ eV}$  und  $\phi_{B2} = 1,86 \text{ eV}$  vergleichend gegenübergestellt. Die leichte Erhöhung des Oberflächenpotentials führt nur zu einer minimalen Änderung des Bandverlaufes, so dass eine Reduzierung der Ladungsträgerdichte von ca. 8 % beobachtet werden kann.

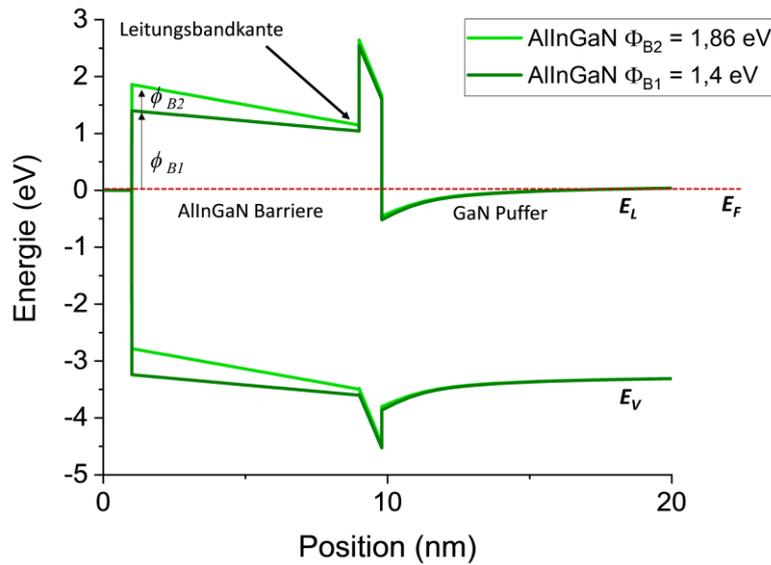


Abbildung 26: Verlauf des Leitungs- und Valenzbandes für eine AlInGaN/AlN/GaN-Heterostruktur mit unterschiedlichen Oberflächenpotentialen ( $\phi_{B1} = 1,4 \text{ eV}$  und  $\phi_{B2} = 1,86 \text{ eV}$ ).

Da der Schwerpunkt dieser Arbeit darin besteht, das ternäre und quaternäre Barrierenmaterial gegenüberzustellen und elektrisch und physikalisch zu vergleichen, werden im Folgenden die Bandverläufe des Leitungs- und Valenzbandes beider Heterostrukturen in Abbildung 27 dargestellt.

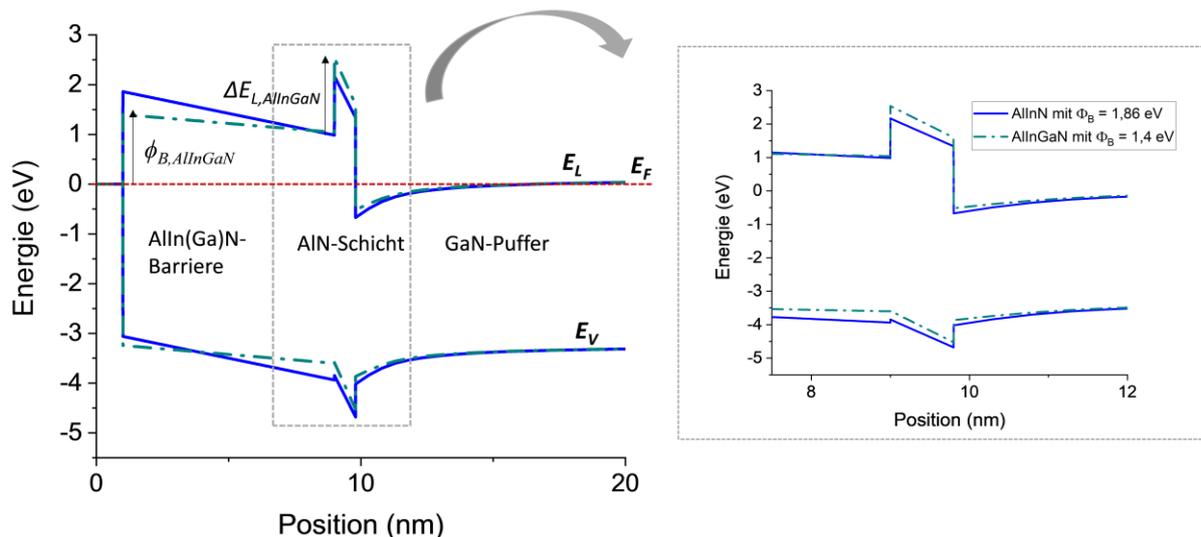


Abbildung 27: Bandverlauf des Leitungs- und Valenzbandes einer  $\text{Al}_{0,83}\text{In}_{0,15}(\text{Ga}_{0,02})\text{N}/\text{AlN}/\text{GaN}$ - (blau) und einer  $\text{Al}_{0,72}\text{In}_{0,18}\text{Ga}_{0,10}\text{N}/\text{AlN}/\text{GaN}$  (grün)-Heterostruktur mit unterschiedlichem Oberflächenpotential. Der vergrößerte Bereich verdeutlicht die erhöhte Leitungsbanddiskontinuität für das quaternäre Barrierenmaterial.

Wie bereits im vorherigen Kapitel diskutiert und wie in Abbildung 15 dargestellt, weist die quaternäre AlInGaN-Barriere einen geringeren Bandabstand als die ternäre AlInN-Barriere auf ( $E_{g,\text{AlInN}} > E_{g,\text{AlInGaN}}$ ). Stellt man die Bandverläufe beider Epitaxie-Strukturen vergleichend gegenüber, zeigt die quaternäre Heterostruktur eine höhere

Leitungsbanddiskontinuität zwischen Barriere und AlN-Zwischenschicht. Zur Veranschaulichung dieses Phänomens dient eine Skizze in Abbildung 28. Für eine bessere Darstellung der unterschiedlichen Leitungsbanddiskontinuitäten zwischen Barriere und AlN-Schicht, wurde hierbei das Oberflächenpotential (1,86 eV) für beide AlIn(Ga)N/AlN/GaN-Heterostrukturen zugrunde gelegt.

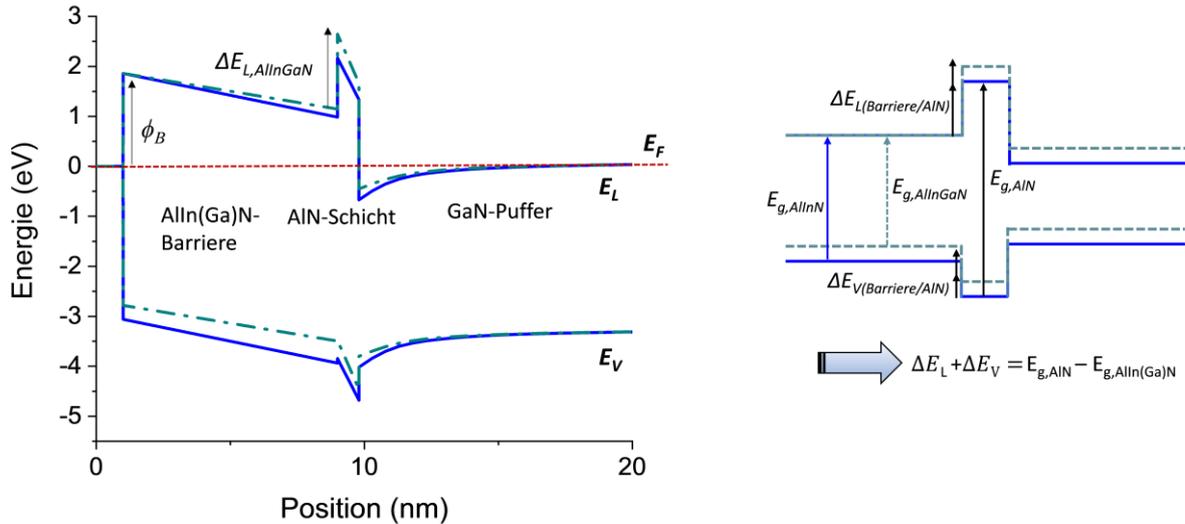


Abbildung 28: (Links) Bandverlauf des Leitungs- und Valenzbandes einer  $Al_{0,83}In_{0,15}(Ga_{0,02})N/AlN/GaN$ - (blau) und einer  $Al_{0,72}In_{0,18}Ga_{0,10}N/AlN/GaN$  (grün)-Heterostruktur mit gleichem Oberflächenpotential von 1,86 eV. (Rechts) Vereinfachte Darstellung des Leitungs- und Valenzbandes zur Verdeutlichung der erhöhten Leitungsbanddiskontinuität von AlInGaN zu AlN.

Unter Zuhilfenahme des skizzierten Bandverlaufes, kann die Leitungsbanddiskontinuität wie folgt ausgedrückt werden:

$$\Delta E_{L(\text{Barriere zu AlN})} + \Delta E_{V(\text{Barriere zu AlN})} = E_{g,AlN} - E_{g,Barriere} \quad (64)$$

Aufgrund der höheren Gesamtpolarisation für die AlInN/AlN/GaN-Heterostruktur verbiegt sich das Leitungsband stärker unterhalb des Fermi-Niveaus, wodurch eine Erhöhung der Ladungsträgerdichte im 2DEG entsteht. Die Ladungsträgerdichte in Abhängigkeit der Barrierendicke für drei unterschiedliche Materialien (AlInN, AlInGaN und AlGaN) ist in Abbildung 29 abgebildet.

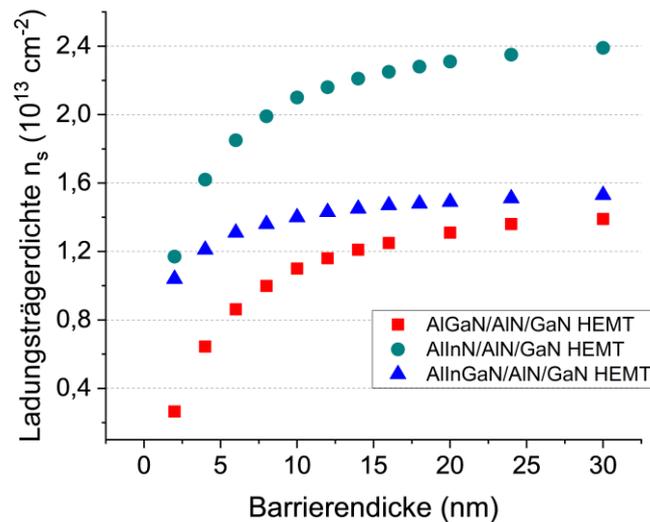


Abbildung 29 Ladungsträgerdichte in Abhängigkeit der Barrierendicke für  $\text{Al}_{0,83}\text{In}_{0,17}\text{N}/\text{AlN}/\text{GaN}$ ,  $\text{Al}_{0,72}\text{In}_{0,18}\text{Ga}_{0,10}\text{N}/\text{AlN}/\text{GaN}$  und  $\text{Al}_{0,30}\text{Ga}_{0,70}\text{N}/\text{AlN}/\text{GaN}$ -Heterostruktur.

Wie bereits aus Gleichung (12) hervorgeht, zeigt die Ladungsträgerdichte eine Abhängigkeit von der Barrierendicke. Aufgrund der höheren Gesamtpolarisation, welche für das gitterangepasste AlInN-Materialsystem nur aus der spontanen Polarisation besteht, besitzt dieses die höchste Ladungsträgerdichte der hier betrachteten Heterostrukturen. Die Ladungsträgerdichte der quaternären AlInGaN/AlN/GaN-Heterostruktur ist mit der AlGaN/AlN/GaN-Struktur (mit  $x_{\text{Al}} = 30\%$ ) vergleichbar. Allerdings wird der Unterschied in der Ladungsträgerdichte für geringe Barrierendicken deutlich, sodass für AlGaN mindestens eine Barrierendicke  $> 15$  nm gewählt werden muss, um eine ausreichende Menge an Ladungsträgern im 2DEG zur Verfügung zu stellen. Zusätzlich erfüllt AlInGaN, mit entsprechender Wahl der einzelnen Kompositionen den Vorteil der gitterangepassten Abscheidung zu GaN, wodurch Verspannungen innerhalb des Materials reduziert werden. Mit Hilfe der Simulationen der Bandverläufe des Leitungs- und Valenzbandes ternärer- und quaternärer Heterostrukturen ist eine qualitative Vorhersage hinsichtlich der Ladungsträgerdichte durch Veränderung der Komposition und des Oberflächenpotentials möglich. Somit können Rückschlüsse auf elektrische Parameter, wie beispielsweise die Stromdichte getroffen werden. Allerdings muss hinzugefügt werden, dass es sich bei den für die Simulation angenommenen Oberflächenpotentialen von 1,4 eV für die  $\text{Al}_{0,72}\text{In}_{0,18}\text{Ga}_{0,10}\text{N}$ -Struktur und 1,86 eV für die  $\text{Al}_{0,83}\text{In}_{0,15}(\text{Ga}_{0,02})\text{N}$ -Struktur lediglich um eine Annahme handelt, die nicht direkt durch experimentelle Untersuchungen bestätigt wurde. Allerdings haben die durch Hall-Messungen erhaltenen Schichtladungsträgerdichten eine gute Übereinstimmung mit der Simulation und den angenommenen Barrierenhöhen gezeigt (vergleiche Abbildung 25).

## 4.6 Schlussfolgerungen

In diesem Kapitel wurden die AlIn(Ga)N/AlN/GaN-Heterostrukturen hinsichtlich ihrer Oberflächenbeschaffenheit und ihrer chemischen Zusammensetzung untersucht und vergleichend gegenübergestellt. Ziel dieser Untersuchungen war es, Halbleitereigenschaften wie Beweglichkeit und Ladungsträgerdichte mit vermehrten Oberflächendefekten oder Rauigkeiten der AlIn(Ga)N-Barrierschicht in Verbindung zu bringen. Vergleicht man AFM-Messungen der Halbleiteroberflächen beider Heterostrukturen, weist AlInN eine eher körnige Halbleiteroberfläche mit einer vermehrten Defektdichte auf, welche sich in einer geringeren Beweglichkeit widerspiegelt. Dies kann auf die niedrigere Wachstumstemperatur ternärer AlInN-Barrieren zurückgeführt werden, wohingegen eine Erhöhung der Wachstumstemperatur, wie für AlInGaN, zu einer verbesserten Oberflächenmorphologie führt. Im Rahmen dieser Untersuchungen wurden XPS-Messungen zur Bestimmung der chemischen Zusammensetzung und XRD-Messungen zur Bestätigung der Barrierendicken durchgeführt. Die XPS-Messungen zeigen einen minimalen Einbau von Ga  $< 2\%$  in die hier verwendeten nominell ternären AlInN/AlN/GaN-Heterostrukturen, wodurch das In:Al-Verhältnis 1:5,5 beträgt und AlInN leicht tensil verspannt auf GaN aufwächst. Zusätzlich konnte der gewollte Ga-Einbau von 10 % für die quaternären AlInGaN-Schichten bestätigt werden. Mit Hilfe von Bandstruktur-Simulationen konnten die Bandverläufe des Leitungs- und Valenzbandes für beide Heterostrukturen vergleichend gegenübergestellt werden und eine quantitative Vorhersage bezüglich Bandabstand und Einfluss auf die Ladungsträgerdichte getroffen werden. Allerdings ist es schwierig nur anhand der gezeigten Simulationsergebnisse eine eindeutige Tendenz hinsichtlich des geeigneten Transistormaterials zu treffen. Würde man nur die Ergebnisse der Simulationen betrachten, mit dem Ziel, einen Transistor mit möglichst hoher Strom- und Leistungsdichte zu generieren, wäre das ternäre AlInN-Material besser für die HEMT-Struktur qualifiziert. Jedoch spielen die Qualität des Materials und das Leckstromniveau ebenfalls eine wichtige Rolle, so dass bis zur finalen Entscheidung hinsichtlich des Transistormaterials die elektrische Charakterisierung der HEMT-Strukturen abgewartet werden muss.

## 5 Ohmsche Kontakte auf GaN-basierten HEMTs - Anforderung an den Ohmschen Kontakt und theoretische Hintergründe

Ein Schlüsselement zur Realisierung von Hochleistungsbauelementen ist der Ohmsche Kontakt zwischen Metall und Halbleiter. Eine Reduzierung des Kontaktwiderstandes ( $R_C$ ) ist nötig, um einen hohen Drainstrom durch das Bauelement zu gewährleisten und um den Leistungsverlust möglichst gering zu halten. Um neben hohen Leistungen auch eine hohe Verstärkung des Transistors zu erzielen, muss die extrinsische Steilheit  $g_{m,ext.}$  groß sein (siehe Gleichung (24)). Da diese eine Abhängigkeit vom Zugangswiderstand zwischen Gate und Source ( $R_{sb} * L_{gs}$ ) bzw. dem Zugangswiderstand zwischen Gate und Drain ( $R_{sb} * L_{gd}$ ) und  $R_C$  aufweist, ist zur Erhöhung der Steilheit sowohl eine Verringerung des Schicht- als auch des Kontaktwiderstandes nötig. Ersteres kann durch eine Optimierung der epitaktisch hergestellten Heterostrukturen, z.B. durch eine AlN-Schicht zwischen Barriere und dem GaN-Puffer erreicht werden. Auch eine Verkleinerung des Gate-Sourceabstandes ( $L_{gs}$ ) und des Gate-Drain-Abstandes ( $L_{gd}$ ) führen zu einer Verringerung des Zugangswiderstandes. Um diese beiden Kontakte mit möglichst kleinem Abstand realisieren zu können und den nachfolgenden Gate-Herstellungprozess, wobei die Justiermarken für die Elektronenstrahlolithographie mittels der Ohmmetallisierung realisiert werden, nicht negativ zu beeinflussen, ist die Morphologie der legierten Metallkontakte und die Strukturtreue während der Lithographie für die Ohmkontakte ausschlaggebend.

Damit ein Stromfluss zwischen dem Kontaktmetall und dem Halbleiter garantiert werden kann, müssen die Ladungsträger eine energetische Barriere überwinden.

$$\Phi_B = \Phi_M - \chi_S \quad (65)$$

Dabei ist die Energiebarriere  $\phi_B$  als Differenz der Austrittsarbeit des Metalls  $\phi_M$  und der Elektronenaffinität  $\chi_S$  bestimmt [109]. Im Hinblick auf die Realisierung von sperrfreien Kontakten bedeutet dies, dass die Austrittsarbeit des Metalls kleiner oder gleich der Elektronenaffinität des Halbleiters sein muss. Betrachtet man die Austrittsarbeit verschiedener Metalle gegenüber der Elektronenaffinität von GaN (oder AlN) in Abbildung 30, wird die Herausforderung verdeutlicht, ein geeignetes Metall zur Realisierung von sperrfreien Kontakten zu finden.

## Ohmsche Kontakte auf GaN-basierten HEMTs - Anforderung an den Ohmschen Kontakt und theoretische Hintergründe

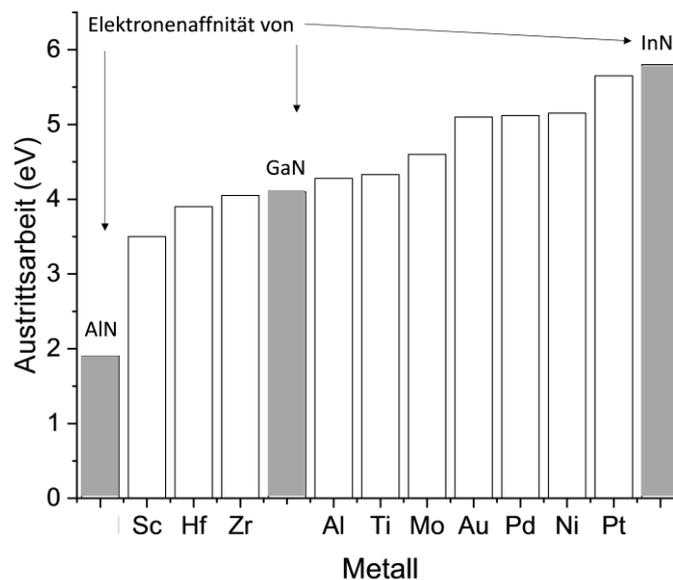


Abbildung 30: Austrittsarbeit verschiedener Metalle im Vergleich zur Elektronenaffinität von GaN, AlN und InN, welche aus [110] und [111] entnommen wurden.

Theoretisch sind nur Metalle wie Sc, Hf und Zr (3,5 eV, 3,9 eV und 4,05 eV) zur Realisierung von Ohmschen Kontakten auf GaN geeignet. Diese Kontakte wurden bereits untersucht und sind technologisch schwer zu kontrollieren [112]. Technisch relevante Ohmkontakte auf GaN basieren meistens auf den Metallen Titan (Ti) und Aluminium (Al). Allerdings ist durch die höhere Austrittsarbeit von Ti mit 4,3 eV nach dem Aufdampfen kein sperrfreier Kontakt auf GaN zu erwarten, weswegen sich an der Grenzfläche zwischen Metall und Halbleiter eine Barriere von ca. 0,23 eV ausbildet. Zur Überwindung dieser Barriere gibt es für die Ladungsträger drei vorherrschende Kontaktmechanismen: thermische Emission (TE), thermionische Feldemission (TFE) und die Tunnel- bzw. Feldemission (FE). Diese Mechanismen sind schematisch in Abbildung 31 dargestellt.

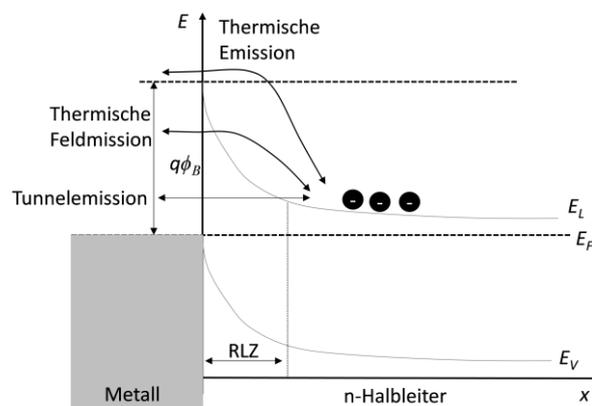


Abbildung 31: Energiebanddiagramm beim Übergang Metall und n-dotierten Halbleiter. Dargestellt sind die verschiedenen Kontaktmechanismen zur Überwindung der Barriere  $q\phi_B$  (Tunnelemission, thermische Feldemission und thermische Emission).

Die thermische Emission (TE) beschreibt den Zustand, bei dem die Ladungsträger die Potentialbarriere thermisch angeregt überwinden können. Eine weitere Möglichkeit, die Barriere zu überwinden, bietet der Mechanismus der Tunnel- bzw. Feldemission (FE). Dabei ist die zu überquerende Barriere dünn genug und die Ladungsträger können ohne thermische Energie die Barriere durchtunneln. Die Tunnelwahrscheinlichkeit steigt mit abnehmender Barrierenbreite [113]. Beim dritten Mechanismus, der thermionischen Feldemission (TFE), werden die Ladungsträger thermisch auf ein Energieniveau angeregt, wobei an dieser Stelle die Barriere dünn ist und durchtunnelt werden kann. Um abschätzen zu können, welcher Mechanismus dominierend und zur Überwindung der Barriere verantwortlich ist, wird eine charakteristische Energie  $E_{00}$  definiert [114]:

$$E_{00} = \frac{q\hbar}{2} \sqrt{\frac{N_D}{m^* \epsilon_0 \epsilon_r}} \quad (66)$$

Hierbei bezeichnet  $N_D$  die Dotierstoffkonzentration des Halbleiters,  $\epsilon_0$  die Permittivität im Vakuum,  $\epsilon_r$  die Permittivität des betrachteten Halbleiters und  $m^*$  die effektive Masse der Elektronen. Die drei vorgestellten Kontaktmechanismen zeichnen sich durch unterschiedliche Temperaturabhängigkeiten aus, wobei man anhand der Auftragung des spezifischen Kontaktwiderstandes in Abhängigkeit der Temperatur eine Aussage über den jeweiligen Mechanismus treffen kann. Besitzen die freien Ladungsträger eine thermische Energie  $k_B T \gg E_{00}$ , dominiert die thermische Emission. Ist  $k_B T \approx E_{00}$ , überwiegt die thermionische Feldemission, und für  $k_B T \ll E_{00}$ , dominiert der Mechanismus der Tunnel- bzw. Feldemission. Im Falle einer AlGaIn/GaN-Heterostruktur wurde in [114] gezeigt, dass die charakteristische Energie  $E_{00}$  eine Abhängigkeit von der durch Polarisation induzierten Ladungsträgerdichte aufweist und die Dotierstoffkonzentration  $N_D$  folgendermaßen neu zu  $N_{D\_2DEG}$  definiert werden kann:

$$N_{D\_2DEG} \approx \frac{n_s(d_{AlGaIn}, x_{Al})}{d_{AlGaIn}} \quad (67)$$

Somit verändert sich die charakteristische Energie  $E_{00}$  zu:

$$E_{00} = \frac{q\hbar}{2} \sqrt{\frac{n_s(d_{AlGaIn}, x_{Al})}{d_{AlGaIn} m^* \epsilon_0 \epsilon_r}} \quad (68)$$

### 5.1.1 Schichtfolge und Prozessierung

Wie aus Abbildung 30 zu entnehmen ist, liegen die Austrittsarbeiten von Ti und Al über der Elektronenaffinität von GaN, sodass Ti/Al-basierte Kontakte nach dem Aufdampfen kein sperrfreies Verhalten aufweisen. Durch einen Annealvorgang, bei welchem der Metallkontakt in den Halbleiter einlegiert wird, kann eine Reduzierung von  $\phi_B$  erreicht werden [114]. Auf die Vorgänge während des Annealvorganges wird später in Kapitel 5.5 eingegangen. Nach einigen Optimierungsversuchen der Annealtemperatur von verschiedenen Forschungsgruppen [114], [115], [116] befindet sich die optimale Temperaturbehandlung für Ti/Al-basierte Ohmkontakte in einem Bereich zwischen 800 °C und 860 °C. Aufgrund der niedrigen Schmelztemperatur von Aluminium (660 °C) wird dieses als erstes flüssig und bildet mit dem Ti eine binäre Ti-Al-Phase aus, welches im Vergleich zu Ti einen geringeren spezifischen Widerstand besitzt [117], [118]. Zusätzlich reagieren die Ti/Al-Kontakt mit dem Sauerstoff aus der Umgebungsluft und beginnen zu oxidieren [119]. Um diesen Effekt zu minimieren, wird die Kontaktoberfläche mit einer hochschmelzenden Schicht bedeckt. Dafür eignet sich das Edelmetall Gold [120]. Allerdings diffundiert Gold während des Legierprozesses in Richtung Halbleiteroberfläche und beginnt mit Aluminium zu legieren, wodurch eine starke Aufrauung der Kontaktoberfläche verursacht wird [115] und die Morphologie des Kontaktes stark beeinträchtigt wird. Um diese Reaktion zu bremsen und eine Verbesserung der Morphologie zu erreichen, wird eine Diffusionsbarriere aus einem temperaturfesten Metall benötigt. Hierfür eignen sich Nickel, Platin und Titan. Dies hat zur Folge, dass der Ohmkontakt, wie er hier betrachtet wird, aus mehreren Schichten aufgebaut ist, so dass neben dem Ti/Al-Kontaktmetall sowohl ein diffusionshemmendes Metall als auch eine abschließende Metallschicht, welche die Oberfläche vor Oxiden schützt [119], benötigt wird (Ti/Al/Ni/Au/Ti/Pt).

Um die Auswirkung der Temperaturbehandlung auf das ohmsche Kontaktverhalten zu verstehen, muss untersucht werden, was in der Metall-Stapelfolge und an der Grenzfläche zwischen Metall und Halbleiter geschieht. Die Vorgänge sind schematisch in Abbildung 32 dargestellt.

## Ohmsche Kontakte auf GaN-basierten HEMTs - Anforderung an den Ohmschen Kontakt und theoretische Hintergründe

---

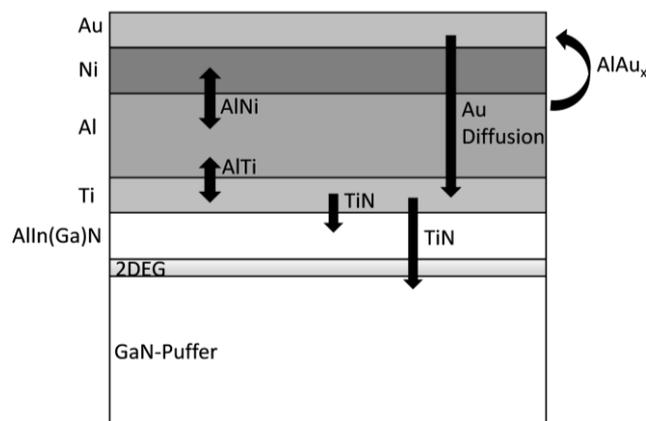


Abbildung 32: Schematische Darstellung der Reaktionen und Phasenbildungen zwischen Ohmschem Kontaktmetall (Ti/Al/Ni/Au) und der AlIn(Ga)N/GaN-Heterostruktur während des Legierprozesses (> 800 °C).

Aluminium, das zuerst verflüssigt wird, wandert zum Teil nach oben und bildet zusammen mit Gold die Phasen  $Al_2Au$  und  $AlAu_4$  aus [120]. Abhängig von der Annealtemperatur wird die Wirksamkeit der Ni-Diffusionsbarriere, welche das Durchmischen der Metalle minimieren soll, begrenzt, so dass ein Teil des Goldes in Richtung Halbleiteroberfläche diffundiert. Da beim Annealvorgang Legierungen entstehen, muss bei der Durchmischung zweier Metalle das Phasendiagramm betrachtet werden. Da die Aktivierungsenthalpie  $H$  proportional zur Schmelztemperatur  $T_m$  ist [121], folgt in mischbaren Legierungen der Verlauf der Aktivierungsenthalpie dem Verlauf der Soliduslinie. Um die Diffusion von Au in Richtung Halbleiteroberfläche zu minimieren, wird ein Metall benötigt, das im binären Phasendiagramm mit Au hohe Werte für die Solidustemperatur aufweist. Bei Ni und Au beträgt diese maximal 800 °C [122]. Dies hat zur Folge, dass eine Temperaturbehandlung von 860 °C dazu führt, dass Au in allen Mischungsverhältnissen in Ni löslich ist und eine Diffusion des Goldes in Richtung Halbleiteroberfläche nicht vollständig unterdrückt werden kann.

Ab einer Annealtemperatur > 700 °C diffundiert das Ti in Richtung Halbleiteroberfläche und reagiert mit dem Stickstoff aus dem Halbleitermaterial, wodurch eine metallische TiN-Verbindung mit  $\phi_{M,TiN}=3,74$  eV ( $\phi_{M,TiN} < \phi_{M,Ti}$ ) [116] ausgebildet wird. Durch diese Reaktion entstehen nahe der Kontaktschicht N-Fehlstellen, die eine hoch n-dotierte Schicht unterhalb der Metallisierung erzeugen [120] und einen elektrischen Pfad ausbilden, wodurch die Ausbildung eines Tunnelkontaktes realisiert wird [123]. Da die Reaktion zwischen Ti und dem AlGaIn derart aggressiv ablaufen kann, dass sich Hohlräume zwischen der TiN-Schicht und der Halbleiteroberfläche ausbilden können und eine Verschlechterung des Kontaktverhalten verursachen, wird zwischen der Ti- und der Diffusionsbarrieren-Schicht eine Al-Schicht abgeschieden. In [124] wurde gezeigt, dass durch die Ausbildung der binären Ti-Al-Phase die Reaktion zwischen Ti und GaN verringert werden kann. Das Ti/Al-Verhältnis muss so gewählt werden, dass einerseits genügend Ti zur Ausbildung von TiN vorhanden ist und andererseits genügend Al, um die Hohlräume zu unterdrücken [124], [125]. Zusätzlich beeinflusst der Al-Gehalt in der

Barrieren-Schicht die Ausbildung von TiN. Dies lässt sich durch Betrachtung der Bildungsenthalpien von TiN (-265,5 kJ/mol) und AlN (-318,1 kJ/mol) erklären. Da die AlN-Bindung stärker als die von TiN ist, hält das Al die N-Atome an ihrem Platz und Diffusionsprozesse werden mit steigendem Al-Gehalt verlangsamt, sodass die Ausbildung von TiN während des Annealvorganges gehemmt wird.

In Kapitel 5.4 soll genauer auf die Phasenbildung während des Annealvorganges des Ohmschen Kontaktes eingegangen werden und mit TEM („Transmissionselektronenmikroskopie“) und EDX („Energiedispersive Röntgenspektroskopie“)-Analysen der hier untersuchten AlInN-Halbleiteroberfläche verdeutlicht werden.

## 5.1.2 Charakterisierung Ohmscher Kontakte

Zur Charakterisierung des ohmschen Metall-Halbleiter-Kontaktes und Ermittlung des 2DEG-Schichtwiderstandes  $R_{sh}$ , des Kontaktwiderstandes  $R_C$  und des spezifischen Kontaktwiderstandes  $\rho_C$  kann das „Transmission-Line-Measurement-Verfahren“ (TLM-Verfahren) angewendet werden. Die TLM-Struktur besteht aus geometrisch identischen Kontakten der Länge  $L$  und Breite  $W$ , wobei der Abstand  $d$  zwischen den Kontakten variiert wird. Die schematische Darstellung solch einer TLM-Struktur und die für die TLM-Messung relevanten Widerstandskomponenten sind in Abbildung 33 dargestellt.

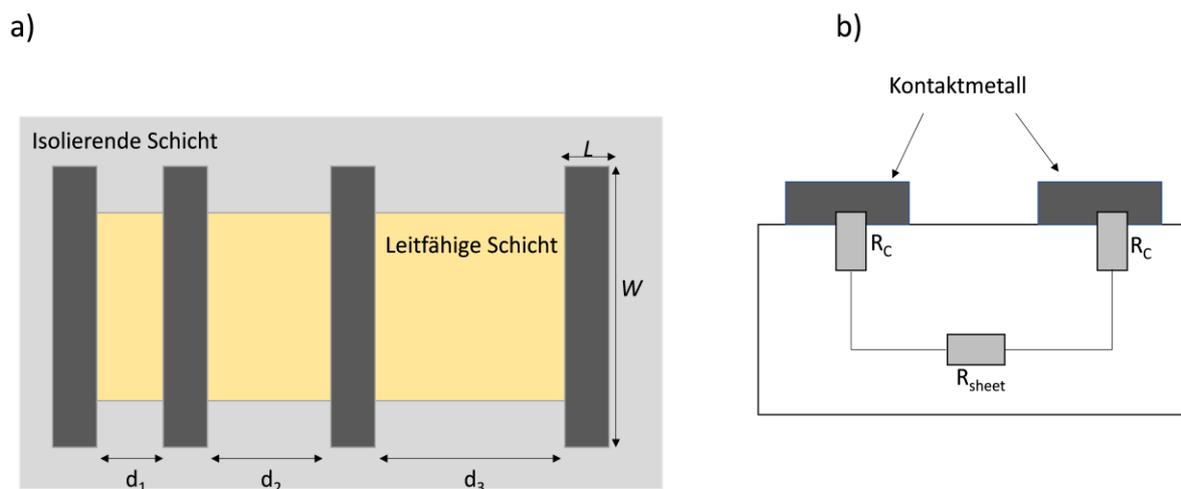


Abbildung 33: a) Schematische Darstellung einer TLM Struktur mit den Kontaktabständen  $d_n$ , der Kontaktweite  $W$  und der Kantenlänge  $L$ . Mittels einer Vierpunkt-Messung wird über die äußeren beiden Kontakte ein Strom eingepreßt und die zwischen zwei benachbarten Kontakten abfallende Spannung gemessen. b) Schematische Darstellung der für die TLM-Messung relevanten Widerstandskomponenten. Dabei bezeichnet  $R_C$  den Kontaktwiderstand und  $R_{sh}$  den Schichtwiderstand.

Um den Stromfluss auf den Bereich zwischen den Kontakten zu beschränken, wird die umliegende Schicht bei UMS mittels Ionenimplantation isoliert. Dabei treffen Argon-Ionen

mit hoher Energie auf die Halbleiteroberfläche und führen zu einer Schädigung der Kristallstruktur und zu einer massiven Verringerung der Schichtleitfähigkeit.

Der gemessene Widerstand zwischen zwei Kontakten setzt sich aus dem Schichtwiderstand zwischen den Kontakten und den Kontaktwiderständen zusammen (siehe Abbildung 33 b)). Daraus ergibt sich folgende Gleichung [126]:

$$R(d) = \frac{R_{sh}}{W} * d + 2R_C \approx \frac{R_{sh}}{W} * d + 2 \frac{R_{sh}L_T}{W} \quad (69)$$

Da durch einen Spannungsabfall in der Kontaktzone zumeist keine homogene Stromverteilung unterhalb des Kontaktes vorliegt, wird die Transferlänge  $L_T$  eingeführt. Sie ist als die Länge definiert, bei welcher die Spannung aufgrund des Stromflusses am Metall-Halbleiter-Übergang auf das  $1/e$ -te abgefallen ist. Bei Metall-Halbleiter-Übergängen mit großer Kontaktlänge  $L$  trägt im Wesentlichen nur die Transferlänge  $L_T$  zum Stromtransport bei, wobei der restliche Teil des Kontaktes elektrisch inaktiv ist.

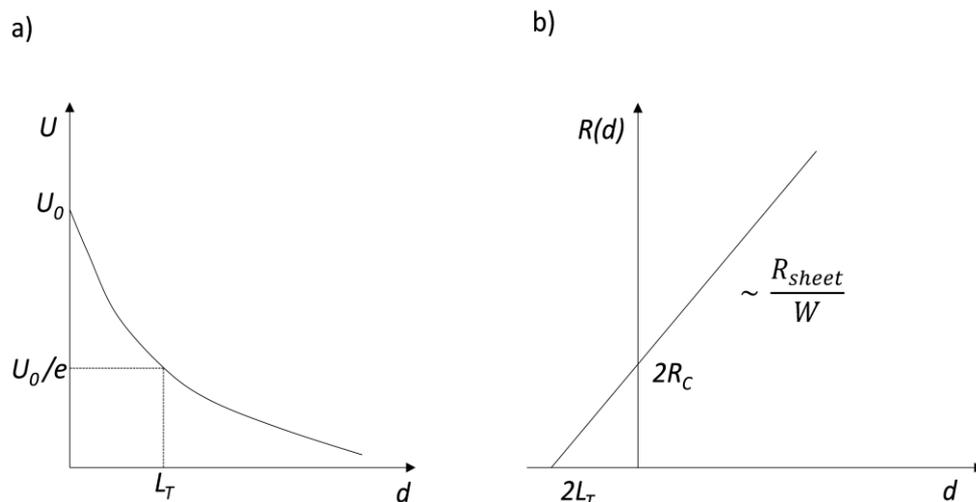


Abbildung 34: a) Schematisch dargestellter Spannungsabfall am Kontakt und die sich daraus ergebende Transferlänge  $L_T$ . b) Auftragung des gemessenen Widerstandes in Abhängigkeit des Abstandes und Extraktion von  $R_{sh}$ ,  $R_C$  und  $L_T$ .

Durch die Auftragung des Widerstandes in Abhängigkeit der variierenden Abstände  $d_i$  lassen sich aus der Steigung Schichtwiderstand und dem Schneiden der Regressionsgerade der Kontaktwiderstand und die Transferlänge extrahieren. Der geometrie-unabhängige spezifische Kontaktwiderstand  $\rho_C$  lässt sich wie folgt berechnen:

$$\rho_C = L_T * R_C \text{ in } (\Omega\text{cm}^2) \quad (70)$$

Um bei der Messung der Widerstände eine hohe Messgenauigkeit zu erhalten, wird über zwei Nadeln ein fester Strom eingepreßt und über zwei weitere Nadeln die Spannung hochohmig abgegriffen. Diese Messung kann verwendet werden, um Unterschiede im Epitaxie-Material und der Prozessierung darzustellen.

## 5.2 Ansätze zur Optimierung Ohmscher Kontakte

Um die Ausgangsleistung und die Verstärkung eines Transistors zu erhöhen, wurde in Gleichung (24) gezeigt, dass sowohl der Schichtwiderstand  $R_{sb}$  im Kanal als auch der Kontaktwiderstand  $R_C$  minimiert werden müssen. Wie in Gleichung (71) gezeigt, setzt sich der Schichtwiderstand aus der Schichtladungsträgerdichte  $n_s$  im 2DEG und der Beweglichkeit  $\mu_n$  zusammen.

$$R_{sh} = \frac{1}{qn_s\mu_n} \quad (71)$$

Eine Möglichkeit, die Ladungsträgerdichte  $n_s$  in einer AlGaIn/GaN-Heterostruktur zu erhöhen, besteht darin, die Al-Konzentration in der Barriere zu erhöhen. Die Probleme, welche durch die Erhöhung der Al-Konzentration hervorgerufen werden, wurden bereits in Kapitel 4.1 erläutert. Um diese Probleme zu umgehen, kann die AlGaIn-Barriere durch eine ternäre AlInN- oder eine quaternäre AlInGaIn-Barriere ersetzt werden (siehe Kapitel 4). In Kapitel 4.2 wurde bereits anschaulich dargestellt, dass zum Maximieren des Produktes aus Beweglichkeit und Ladungsträgerdichte eine dünne AlN-Zwischenschicht zwischen Barriere und GaN-Puffer abgeschieden wird. Dabei kann für AlN > 2 nm eine Abnahme der Beweglichkeit und Reduzierung der Leitfähigkeit beobachtet werden [127]. Dies ist auf eine Verschlechterung der Oberflächenbeschaffenheit und Zunahme der Oberflächenrauheit zurückzuführen. Zusätzlich wird durch die Verwendung einer AlN-Zwischenschicht eine Verschlechterung des ohmschen Kontaktwiderstandes  $R_C$  beobachtet. Ursächlich hierfür ist die zusätzliche Potentialbarriere, die durch die AlN-Zwischenschicht erzeugt wird und den Elektronentransport in den leitfähigen Kanal im Bereich der Source- und Drainkontakte verschlechtert.

Eine Verbesserung des Ohmschen Widerstandes kann durch eine Kontaktätzung erzielt werden [128], [129]. Dabei wird vor dem Abscheiden der Kontaktmetalle ein Teil der AlIn(Ga)N-Barriere unterhalb der Source- und Drainkontakte zurückgeätzt und somit räumlich näher an das eigentlich zu kontaktierende 2DEG gebracht. Durch die Ätzung wird die Dicke der Barriere verringert und somit die Barriere, welche die Elektronen auf dem Weg ins 2DEG bzw. aus dem 2DEG hinaus überwinden müssen. Im folgenden Abschnitt

soll der Einfluss der Barrierendicke auf den spezifischen Kontaktwiderstand erläutert werden.

### 5.2.1 Einfluss der Barrierendicke auf den spezifischen Kontaktwiderstand

Für die Gewährleistung niedriger Ohmkontakte ist nicht nur die Betrachtung der Grenzfläche zwischen Metall und Halbleiter entscheidend, sondern auch die Eigenschaften der Heterostruktur. Dabei sind die Barrierendicke und die Al-Konzentration von Bedeutung. In [114] wird eine Abhängigkeit des spezifischen Kontaktwiderstandes von der AlGaN-Barrierendicke berichtet. Dabei nimmt  $\rho_C$  mit abnehmender Barriendicke zunächst ab und erreicht bei einer kritischen Dicke  $d_B$  ein Minimum. Mit einer weiteren Abnahme der Barriere ( $d_B < 10$  nm) kommt er zu einer Erhöhung von  $\rho_C$ . Insbesondere in [130] wurde zum ersten Mal angemerkt, dass Ohmkontakte auf einem AlGaN/GaN-Materialsystem nicht gleich wie die Kontakte auf GaN betrachtet und behandelt werden können. So wurde in [131] berichtet, dass eine Zunahme der Tunnelwahrscheinlichkeit mit der Abnahme der Metall-Halbleiter-Schottky-Barriere und Reduzierung der AlGaN-Dicke beobachtet werden kann. Desweiteren wurde in einer experimentellen Studie diskutiert, dass eine Verbesserung des Ohmschen Kontaktverhaltens durch eine thermische Reaktion erreicht werden kann, wobei aufgrund von Festkörperreaktionen die Kontaktmetalle einen Teil der AlGaN-Schicht verbrauchen und somit eine Reduzierung dieser Schicht unterhalb der Source- und Drain-Kontakte erreicht werden kann. Verwendet wird ein Al/Ti-Ta-Metallstapel, wobei die Metalle untereinander (Al-Ti und Ti-Ta) und mit der AlGaN-Schicht ( $AlTi_2N$ ) reagieren. Das Tantal beginnt bei hohen Annealtemperaturen (950 °C) [132] mit der AlGaN-Schicht zu reagieren und eine metallische TaN-Schicht auszubilden. Als Folge dessen kann mit Hilfe dieser Reaktionen die verbleibende AlGaN-Dicke gesteuert werden. Dabei konnte beobachtet werden, dass sich unterhalb der Kontaktschicht eine stark n-dotierte Schicht aufgebaut hat und in Kombination mit der verringerten AlGaN-Schicht das Durchtunneln der Elektronen erleichtert wird und somit ein niedriger spezifischer Kontaktwiderstand zur Folge hat. Um die Abhängigkeit des spezifischen Kontaktwiderstandes von der Barrierendicke zu erklären, wird in [133] ein Modell herangezogen, dass den Ohmschen Kontakt als Reihenschaltung verschiedener Komponenten beschreibt (siehe Abbildung 35).

# Ohmsche Kontakte auf GaN-basierten HEMTs - Anforderung an den Ohmschen Kontakt und theoretische Hintergründe

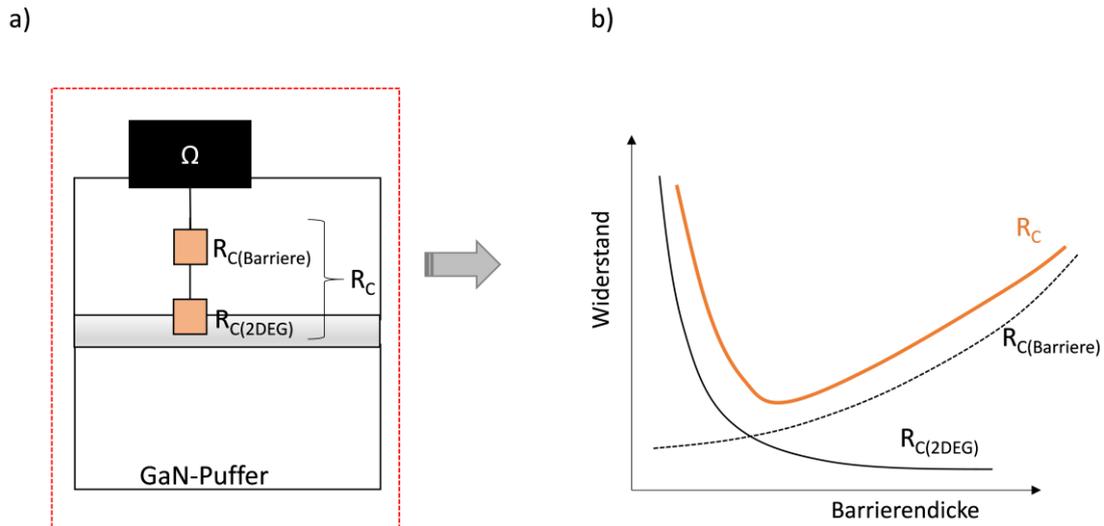


Abbildung 35: a) Schematische Darstellung einer GaN-HEMT-Struktur mit unterschiedlichen Widerstandskomponenten, welche zum Gesamtwiderstand beitragen und b) Zusammensetzung des Metall-Halbleiterkontaktes  $R_C$  (nach [114]).

Dabei korrelieren die dargestellten Komponenten mit der Barrierendicke ( $R_{C(\text{Barriere})}$ ) und der Ladungsträgerdichte im 2DEG ( $R_{C(2\text{DEG})}$ ). Eine Reduzierung der Barrierendicke führt zu einem verminderten resistiven Beitrag ( $R_{C(\text{Barriere})}$ ). Begründet wird dies durch eine Zunahme der Tunnelwahrscheinlichkeit mit abnehmender Barrierendicke. Andererseits führt eine dickere AlGaN-Schicht zu einer Ladungsträgerzunahme im 2DEG [17] und zu einer Abnahme von  $R_{C(2\text{DEG})}$  (siehe Abbildung 35 b). Da sich der totale Kontaktwiderstand aus der Summe der einzelnen Widerstandskomponenten zusammensetzt, wird angenommen, dass der spezifische Kontaktwiderstand bei Verkleinerung der Barrierendicke ( $d_B$ ) auf einen minimalen Wert abfällt, und ansteigt, wenn  $d_B$  sehr klein ist, da  $R_{C(2\text{DEG})}$  der dominierende Faktor ist. Ein weiteres Modell [134], [135] beschreibt den Ohmschen Kontakt auf AlGaN/GaN als Reihenschaltung zweier Barrieren, wie Abbildung 36 zeigt.

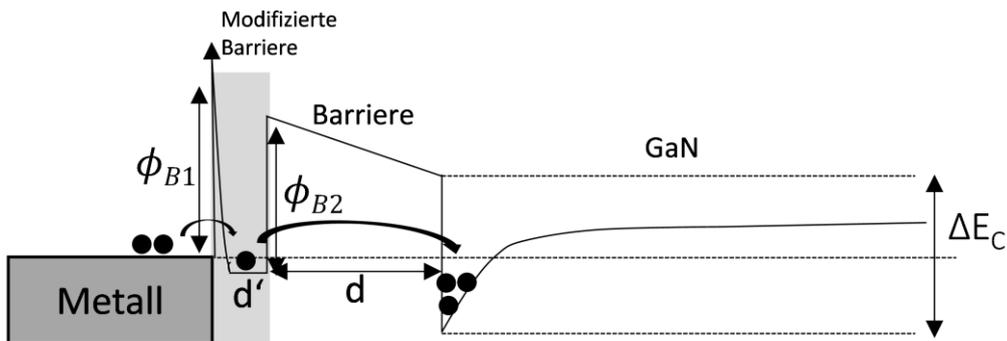


Abbildung 36: Schematisches Banddiagramm zur Beschreibung des Transportmechanismus von Metall in das 2DEG nach einer Temperaturbehandlung  $> 800$  °C. Dargestellt sind die Barrieren  $\phi_{B1}$  und  $\phi_{B2}$  und die durch eine Temperaturbehandlung entstandene modifizierte Barrierenschicht mit Dicke  $d'$  (nach [114]).

Die erste Barriere  $\phi_{B1}$  bildet sich zwischen der Metallisierung und der Halbleitergrenzfläche aus und besitzt den spezifischen Kontaktwiderstand  $\rho_{c1}$ . Die zweite Barriere  $\phi_{B2}$  entsteht zwischen der AlGaN-Barriere und dem 2DEG und besitzt den spezifischen Kontaktwiderstand  $\rho_{c2}$ . Nach einem Temperaturbehandlungsschritt ( $> 800\text{ }^\circ\text{C}$ ) liegt das AlGaN/GaN-System nicht mehr in seiner ursprünglichen Form vor. An der Metall-Halbleitergrenzfläche hat sich eine hohe Dichte an Stickstoff-Leerstellen ausgebildet, so dass eine dünne „modifizierte AlGaN-Schicht“ entsteht, welcher mit hoher Wahrscheinlichkeit von Ladungsträgern durchtunnelt werden kann. Der zugehörige Widerstandsanteil  $\rho_{c1}$  ist folglich sehr klein und kann für die weitere Betrachtung des Gesamtwiderstandes vernachlässigt werden, so dass hauptsächlich die Barriere  $\phi_{B2}$  und der spezifische Kontaktwiderstand  $\rho_{c2}$  entscheidend ist.

## 5.2.2 Optimale Barrierendicke

Bei der praktischen Umsetzung tiefergelegter Ohmscher Kontakte ist zu beachten, dass im eigentlichen Ätzschrift nicht zu tief geätzt wird und die hochleitfähige 2DEG-Schicht durchdrungen wird. Wie bereits im oberen Abschnitt erwähnt wurde, ist das 2DEG eine Funktion der Barrierendicke. Um ein besseres Verständnis der Bandverläufe in Abhängigkeit der Barrierendicke zu erhalten, wurde eine AlInN/GaN-HEMT-Struktur für verschiedene Barrieren (4, 8 und 30 nm) mit Nextnano simuliert und in Abbildung 37 dargestellt.

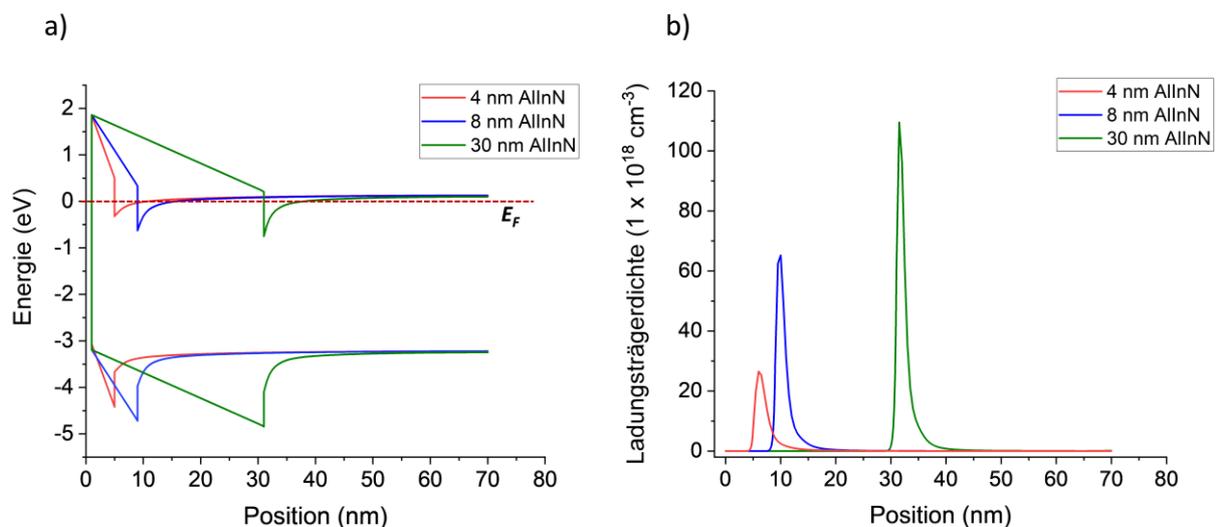


Abbildung 37: a) Simulierte AlInN/GaN-Banddiagramme für unterschiedliche Barrierendicken (4, 8 und 30 nm) und b) simulierte Ladungsträgerdichte in Abhängigkeit der Barrierendicke (4, 8 und 30 nm Barriere).

Für sehr dünne Barrieren  $< 1\text{ nm}$  konnte mit Hilfe der Simulation eine deutliche Reduzierung der Ladungsträgerdichte beobachtet werden. Die Reduzierung der

Ladungsträgerdichte mit abnehmender Barrierendicke wurde bereits aus Gleichung (12) ersichtlich.

In [130] wird dieser Verlauf der Ladungsträgerdichte in Abhängigkeit der Barrierendicke quantitativ beschrieben, indem drei Bereiche mit unterschiedlichen Barrierendicken betrachtet werden (siehe Abbildung 38).

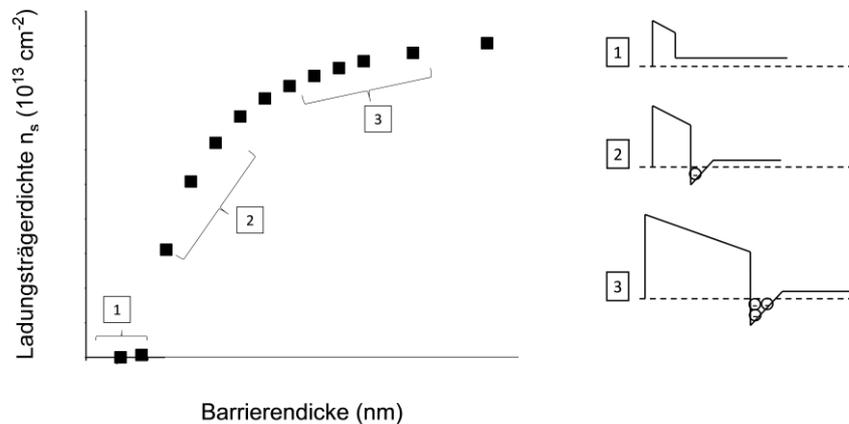


Abbildung 38: (Links) Abhängigkeit der Ladungsträger im 2DEG an der Heterogrenzfläche zwischen AlIn(Ga)N und GaN. Die drei markierten Bereiche markieren die Tunnelwahrscheinlichkeit der Elektronen durch die Barriere mit unterschiedlichen Dicken. (Rechts) Schematische Darstellung der Energiebanddiagramme für Bereich 1, 2 und 3. In Anlehnung an [130].

1. Im Bereich von sehr dünnen Barrierendicken kann sich kein 2DEG ausbilden. Die fixe Polarisationsladungsträgerdichte an der AlGaN/GaN-Grenzfläche bleibt erhalten. Jedoch wird durch den starken Einfluss von Oberflächenzuständen das Leitungsband über das Fermi-niveau geschoben, so dass der 2DEG-Kanal stark verarmt wird und keine freien Zustände existieren, die mittels Tunneln besetzt werden können.
2. Im Zwischenbereich ist die Barriere ausreichend dick, um ein 2DEG zu erzeugen, und dünn genug, um das Tunneln durch die Barriere zu gewährleisten. Für die spätere Betrachtung von Tunnelkontakten ist dieser Bereich von Interesse.
3. Aufgrund der relativ dicken Barriere wird eine große Ladungsträgerdichte im 2DEG ermöglicht, wobei die Ladungsträgerdichte gleich der Polarisations-Ladungsträgerdichte ist. In diesem Bereich ist die Tunnelwahrscheinlichkeit gering.

Die kritische Dicke  $d_B$ , welche benötigt wird, um ein 2DEG zu gewährleisten, kann mit Hilfe von Gleichung (21) berechnet werden. Im Falle der hier betrachteten AlInN/AlN/GaN-Heterostruktur mit einer Al-Konzentration von 83 % ergibt sich eine minimale Barrierendicke von ca. 3,5 nm. Die Parameter für  $\phi_B$  (1,9 eV) und  $\Delta E_L$  (0,65 eV) wurden aus [65] übernommen. In [21] wird ebenfalls die Ladungsträgerdichte in Abhängigkeit der Barrierendicke für ein AlInN/GaN-Materialsystem beschrieben. Für Barrierendicken größer 12 nm stellt sich eine konstante Ladungsträgerdichte von

$n_S = 2,6 \times 10^{13} \text{ cm}^{-2}$  ein. So kann für eine 6 nm dicke Barriere ein  $n_S$  von  $1,7 \times 10^{13} \text{ cm}^{-2}$  beobachtet werden, was der Ladungsträgerdichte einer 20 nm dicken AlGaN/GaN-HEMT Struktur entspricht. Diese Daten sind mit den in Abbildung 29 dargestellten Simulationsergebnissen (Nextnano) vergleichbar. Allerdings ergaben die Hall-Messungen an den hier untersuchten AlInN/AlN/GaN-Heterostrukturen mit 8 nm Barrierendicke eine Ladungsträgerkonzentration von  $2,1 \times 10^{13} \text{ cm}^{-2}$ . Diese minimale Abweichung kann einerseits auf die unterschiedliche Barrierendicke, andererseits auf die Qualität der AlInN-Schicht zurückzuführen sein.

### 5.3 Anätzen der Halbleiteroberfläche

Aus der Literatur ist zu entnehmen, dass sich viele Forschungsgruppen mit dem Anätzen der Halbleiteroberfläche durch einen trockenchemischen Ätzprozess zur Verbesserung der Kontaktwiderstände beschäftigen [25], [128], [129]. In [128] wird eine anfängliche Abnahme des Kontaktwiderstandes mit zunehmender Ätzzeit beobachtet, bis bei einer optimalen Barrierendicke ein minimaler Ohmkontakt bestimmt wird. Begründet wird dies zum einen durch das Entfernen von Oberflächenoxiden und zum anderen durch eine Zunahme des Tunnelstromes durch Ausdünnen der AlGaN-Barriere. In [136] und [137] wurde gezeigt, dass durch den Ätzvorgang eine Schädigung des Materials entsteht und N-Leerstellen an der Oberfläche der Barriere generiert werden. Diese besitzen den Charakter von Donatoren. Nimmt die Dotierkonzentration  $N_d$  zu, führt dies wie in Gleichung (66) dargestellt zu einer Erhöhung der charakteristischen Energie  $E_{00}$  und somit zu einer Zunahme des Tunnelstromes. Während des eigentlichen Ätzprozesses ist darauf zu achten, dass die Ätztiefe so gewählt wird, dass die hochleitfähige 2DEG-Schicht nicht verarmt wird. In [25] wurde vor dem Aufdampfen einer Ti/Al/Ni/Au-Metallisierung auf GaN/AlGaN/AlN/GaN-HEMTs ein reaktiver Ionenprozess ( $\text{BCl}_3/\text{Cl}_2$  ICP-RIE) angewendet und die Widerstände in Abhängigkeit der Recestiefe vermessen. Nach einem starken Anstieg von  $R_C$  für kleine Recestiefen, nimmt der Kontaktwiderstand mit zunehmender Ätzdauer kontinuierlich ab und erreicht sein Minimum bei einer verbleibenden Rest-Barrierendicke von ca. 4 nm. In [138] werden ebenfalls die Auswirkungen unterschiedlicher Recestiefen - kein Recess, flacher Recess und tiefer Recess - auf das Ohmsche Verhalten untersucht. Der tiefe Recess wird so gewählt, dass kein 2DEG mehr unter den Kontakten vorhanden ist. Weist dieser Kontakt trotzdem ein Ohmsches Verhalten auf, können zwei Möglichkeiten für die Kontaktbildung verantwortlich sein – i) es wird ein seitlicher Kontakt geformt oder ii) die Bereiche unter dem Kontakt tragen zum Stromtransport bei. Das beste Ergebnis für  $R_C$  konnte für den flachen Recess beobachtet werden. Aufgrund der Tatsache, dass  $R_C$  eine Abhängigkeit der Recestiefe zeigt, wird darauf geschlossen, dass ein Optimum existiert, an dem die Barriere für die Elektronen gering und gleichzeitig die 2DEG-Dichte groß genug ist. In einigen

Forschungsgruppen [131], [129], [139], [140] wird jedoch eine kontroverse Beobachtung gemacht, wobei niedrige Kontaktwiderstände durch eine Überätzung der Barriere erzielt werden können. Dabei bildet die seitliche Kanalkontaktierung eine Alternative zum gewöhnlichen Ohm-Recess. In diesem Fall sind sowohl Ätzprofil als auch der Bedampfungswinkel während der Metallisierung entscheidend, um einen direkten seitlichen Kontakt mit Ohmschen Verhalten auszubilden.

### 5.3.1 Ätztechnik und Ätzrate

In diesem Abschnitt soll die Realisierung eines kontrollierten und reproduzierbaren Ätzprozesses zur Verringerung der Halbleiterbarriere diskutiert werden. Die hier verwendeten AlIn(Ga)N/AlN/GaN-Heterostrukturen bestehen aus sehr dünnen Barrieren (8 nm), so dass eine Überätzung der Barriere zu einer Verschlechterung der Ohmkontakte führen kann. Allerdings muss zum Erreichen niedriger Ohmkontakte eine optimale Barrierendicke gefunden werden. Das Anätzen des Halbleitermaterials wird in diesen Versuchen mit einer RIE- („reactive ion etching“) bzw. ICP- („inductive coupled plasma“) RIE-Anlage realisiert.

#### Reaktives Ionenätzen (RIE)

Das reaktive Ionenätzen ist ein Trockenätzverfahren, wobei sowohl eine physikalische als auch eine chemische Komponente für den Materialabtrag zuständig ist. Für dieses Ätzverfahren wird ein Parallelplattenreaktor verwendet, wobei die zu ätzenden Substrate kapazitiv an eine RF-Quelle gekoppelt sind. Durch eine Wechselspannung wird zwischen den beiden Elektroden ein Wechselfeld generiert und ein Plasma gezündet. Für die Ätzung von III-Nitriden werden hauptsächlich Gase verwendet, welche auf Chlor basieren, wie z.B.  $\text{BCl}_3$ ,  $\text{SiCl}_4$  und  $\text{Cl}_2$  [141]. Die physikalische Komponente dominiert dabei den Abtrag von Materialien durch positiv geladene Ionen, welche durch die Potentialdifferenz im Plasma in Richtung Substrat beschleunigt werden. Dieser Sputter-Mechanismus führt zu anisotropen Profilen, jedoch auch zur Schädigung der Halbleiteroberfläche und zur Ausbildung von Ätzgraben, sogenannte Trenching-Effekte [142]. Die chemische Ätzreaktion wird durch die kinetische Energie auftreffender Ionen ausgelöst, wobei chemische Bindungen der Atome an der Oberfläche geschwächt oder zerstört werden und die Reaktion mit dem aktiven Gas beschleunigt wird.

Ein verbessertes Ätzverhalten für Materialien der Gruppe III-Nitride kann dabei durch eine ICP-Anlage erreicht werden. Zusätzlich zu einer kapazitiven Leistungseinkopplung besitzt dieses Ätzverfahren die Möglichkeit, den Ionisationsgrad mit Hilfe einer Spule zu steuern. Durch dieses zusätzliche Magnetfeld bewegen sich die freien Elektronen nicht mehr parallel zu den elektrischen Feldlinien, sondern werden auf eine Spiralbahn abgelenkt. Aufgrund

dieser Ablenkung werden sie länger im Plasma gehalten und verursachen dadurch mehr Stöße. Diese Art von Plasma wird auch als Hoch-Dichte-Plasma bezeichnet und kann eine 2- bis 4-fach höhere Plasmadichte als eine RIE Anlage erreichen, wodurch die III-N-Bindungen effizienter aufgebrochen werden können [142]. Aufgrund der Tatsache, dass Ionenenergie (Bias) und –dichte unabhängig voneinander eingestellt werden können, besteht die Möglichkeit, trotz eines geringen Drucks (0,13 – 7 Pa) eine hohe Plasmadichte zu erzeugen und somit die Schädigung des Halbleitermaterials zu verringern.

Im Folgenden werden zwei unterschiedliche Plasmaprozesse zur Ätzung von indiumhaltigen Barrieren mit Hilfe einer ICP-Anlage untersucht. Eine genauere Untersuchung und Evaluierung geeigneter Prozessparameter wie Druck, Leistung und Gesamtfluss wurden bereits in [143] diskutiert und für diese Arbeit übernommen. Die Anforderungen an einen geeigneten Plasmaprozess zur Entfernung dünner Halbleitermaterialien ist ein reproduzierbarer Ätzprozess, welcher sich bei den hier geforderten Ätztiefen eingeschwungen hat und keinen erhöhten Materialabtrag in diesem Bereich zeigt. Die Prozessbedingungen sind wie in Tabelle 10 definiert:

*Tabelle 10: Prozessbedingungen für die hier untersuchten Plasmaprozesse (Prozess A und B).*

<b>Prozess A</b>	<b>Prozess B</b>
<ul style="list-style-type: none"> <li>• Cl<sub>2</sub>:N<sub>2</sub> (4:16) sccm</li> <li>• Druck p= 3 mTorr</li> <li>• RF-Leistung: 15 W</li> <li>• ICP-Leistung: 10 W</li> </ul>	<ul style="list-style-type: none"> <li>• Cl<sub>2</sub>:Ar:N<sub>2</sub> (4:100:20) sccm</li> <li>• Druck p= 6 mTorr</li> <li>• RF-Leistung: 16 W</li> <li>• ICP-Leistung: 800 W</li> </ul>

Um den Materialabtrag der AlIn(Ga)N-Barrierenschicht so gering wie möglich zu halten, wurden für die Plasmaprozesse sowohl ein geringer Druck (< 10 mTorr) als auch eine geringe RF-Leistung verwendet. Zusätzlich wurde das reaktive Gas (Cl<sub>2</sub>) mit einem inerten Gas (N<sub>2</sub> und Ar) verdünnt [144]. Die Ionenenergie kann über die RF-Leistung und die Ionenstromdichte im Plasma über die ICP-Leistung definiert werden. Um die Ätzrate von AlIn(Ga)N unter Verwendung von Prozess A und B abzuschätzen, wurden beide Prozesse für unterschiedliche Ätzzeiten getestet und die dadurch erhaltenen Ätztiefen mittels AFM bestimmt. Die Ätztiefe der AlIn(Ga)N/AlN/GaN-Heterostruktur in Abhängigkeit der Ätzzeit nach Verwendung von Prozess A und B ist in Abbildung 39 und Abbildung 40 aufgetragen.

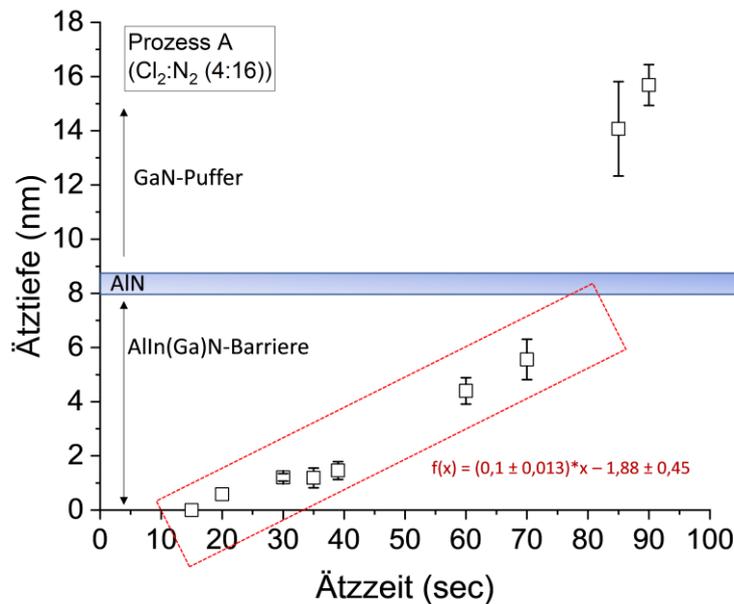


Abbildung 39: Ätztiefe in Abhängigkeit der Ätzzeit für Prozess A. Untersucht wurde dabei das Ätzverhalten einer AlIn(Ga)/AlN/GaN-Heterostruktur unter Verwendung eines Cl<sub>2</sub>:N<sub>2</sub>-Gasgemisches.

Die ersten Untersuchungen der Ätzparameter für Prozess A und B wurden an AlIn(Ga)N/AlN/GaN-Heterostrukturen durchgeführt, bei der die AlIn(Ga)N-Schicht nur 8 nm betrug. Aus diesem Grund sind in beiden Abbildungen die Übergänge von Barriere zu GaN-Pufferschicht schematisch eingezeichnet. Dies hatte zur Folge, dass bei der Durchführung der Ätzstaffel nicht nur der Ätzabtrag von der AlIn(Ga)N-Barrierschicht, sondern auch von dem darunterliegenden Material (AlN und GaN) mit bestimmt wurde.

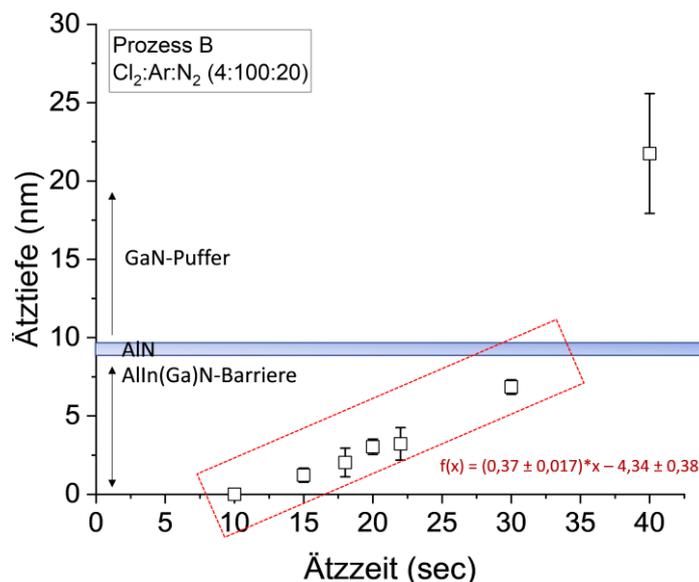


Abbildung 40: Ätztiefe in Abhängigkeit der Ätzzeit für Prozess B. Untersucht wurde dabei das Ätzverhalten einer AlIn(Ga)/AlN/GaN-Heterostruktur unter Verwendung eines Cl<sub>2</sub>:Ar:N<sub>2</sub>-Gasgemisches.

## Ohmsche Kontakte auf GaN-basierten HEMTs - Anforderung an den Ohmschen Kontakt und theoretische Hintergründe

Nach einer anfänglich moderaten und relativ konstanten Ätzrate, erfolgt sowohl für Prozess A als auch Prozess B mit steigender Ätzdauer ein Anstieg der Ätzrate. Ein Abtrag der AlIn(Ga)N-Barrierenschicht kann mit Prozess A nach 70 sec und mit Prozess B nach 30 sec erreicht werden. Der Anstieg der Ätzrate ist durch das Überschreiten des Barrierenmaterials in das angrenzende AlN/GaN begründet. Der Unterschied in der Selektivität kann auf das chemische Bindungsverhalten der einzelnen Materialien zurückgeführt werden, wobei die Bindungsenergie von GaN (8,92 eV) kleiner ist als die für AlN (11,52 eV) [145]. Da das hier untersuchte Barrierenmaterial eine Al-Konzentration von ca. 83 % besitzt, wird erwartet, dass das Aluminium eine dominierende Rolle hinsichtlich dem Ätzverhalten aufweist. Durch die höhere Bindungsenergie von AlN und der damit verbundenen Schwierigkeit, flüchtige Ätzprodukte auszubilden, kann für GaN eine höhere Ätzrate als für AlN detektiert werden [146]. Zusätzlich wurde in [147] beobachtet, dass durch die Kombination aus chemisch dominierter Ätzung (z.B. Chlor) und dem Sputtern durch Ionen (z.B. Argon) ein effektiver Unterschied in den Ätzraten verschiedener Verbindungen erreicht werden kann und somit gute Ätz-Selektivitäten erzielt werden.

Bei genauerer Betrachtung des Ätzverhaltens von Prozess A kann man einen Anstieg des Ätzabtrages und somit einen Anstieg in der Ätzrate bei längerer Ätzdauer innerhalb der AlIn(Ga)N-Barriere beobachten. Um dieses Phänomen genauer zu untersuchen, wurde der Temperaturanstieg von Prozess A für unterschiedliche Ätzdauern untersucht und in Abbildung 41 dargestellt. Die Temperaturmessungen wurden mit Hilfe von Temperaturmessstreifen, welche auf GaAs-Bruchstücke geklebt wurden, durchgeführt. Dabei handelt es sich um selbstklebende Folien mit wärmeempfindlichen Elementen (siehe Abbildung 41 b), wobei nach Erreichen der Umschlagstemperatur ein irreversibler Farbumschlag erfolgt und die Temperatur ermittelt werden kann.

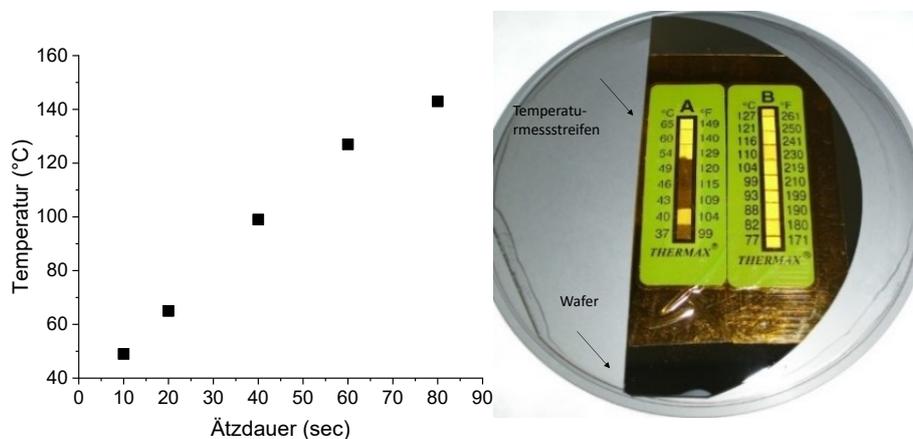


Abbildung 41 a) Temperaturuntersuchung von Prozess B für unterschiedliche Ätzzeiten (10, 20, 40, 60 und 80 sec) und b) Darstellung der hier verwendeten Temperaturmessstreifen auf GaAs-Substrat.

Wie aus Abbildung 41 a) deutlich zu erkennen ist, kann ein Anstieg der Temperatur in Abhängigkeit der Ätzdauer beobachtet werden. Bei einer Ätzdauer von 80 sec beträgt die hier gemessene Temperatur auf der Oberfläche bereits 143 °C. Allerdings ist bei den hier verwendeten Temperaturmessungen anzumerken, dass die Wärmeleitfähigkeit von GaAs (48 W/mK) im Vergleich zu SiC (350 W/mK) deutlich verringert ist. Um einen fairen Vergleich zu den hier verwendeten Heterostrukturen machen zu können, sollten die Versuche auf SiC wiederholt werden.

Aufgrund der Tatsache, dass der MFC (Mass-Flow-Controller) der hier verwendeten Ätzanlage nicht für geringe Gasflussmengen ausgelegt ist, stellte sich Prozess A mit einer Gesamtflussmenge von 20 sccm und geringer ICP-Leistung als instabil heraus. Mit der Weiterentwicklung zu Prozess B konnte ein stabiles Plasma gewährleistet werden, wobei die Ätzrate um den Faktor 3 größer ist als für Prozess A. Der Einfluss der ICP-Leistung wurde in Vorversuchen untersucht und die Beobachtung auch von [148] und [149] bestätigt. Durch die Erhöhung der ICP-Leistung und der damit verbundenen Erhöhung der Plasmadichte kommt es anfänglich zu einem Anstieg der Ätzrate, welche ab einer ICP-Leistung von 600 W ihr Maximum erreicht hat und anschließend wieder abnimmt. Das Abnehmen der Ätzrate wird durch einen abnehmenden DC-Bias begründet, welcher die Energie der Ionen definiert und den physikalischen Anteil am Ätzprozess bestimmt. Der DC-Bias ist eine an das Substrat angelegte negative Spannung, welche Energie und Bewegungsrichtung der auf das Substrat auftreffenden positiv geladenen Teilchen beeinflusst. Für erhöhte ICP-Leistungen, wie sie in Prozess B verwendet werden, wird die chemische Komponente des Ätzmechanismus signifikant verbessert. Gleichzeitig wird der DC-Bias erniedrigt und somit das Ionenbombardement auf die Halbleiteroberfläche verringert. Aufgrund der niedrigeren Ionisierungsenergie von Cl-Radikalen (13 eV) können diese bei hoher ICP-Leistung effizienter generiert werden als Ar-Ionen (15,8 eV), sodass ein chemisch-ionen-induzierter Ätzprozess dominiert [150].

Aus Abbildung 39 und Abbildung 40 ist ersichtlich, dass für beide chlorhaltigen Ätzprozesse eine Ätzverzögerung zwischen 18 sec (für Prozess A) und 11 sec (für Prozess B) eintritt. In Verbindung mit Trockenätzprozessen wird die Verzögerung zwischen Zündung des Plasmas und beobachtetem Beginn des Ätzprozesses als Totätzzeit definiert [151]. Diese wird auf Oberflächenoxide zurückgeführt [128]. Diese können natürlichen Ursprungs sein oder zu Beginn der Plasmazündung generiert werden [151] und je nach Oberflächenbeschaffenheit unterschiedlich stark ausgeprägt sein. Eine schlechte Kontrollierbarkeit der Ätztiefe über die Ätzzeit und daraus resultierende schlechte Ohmkontakte können die Folge einer solchen Ätzverzögerung sein.

### 5.3.2 Einfluss von Oberflächenoxiden

Im folgenden Abschnitt soll ein experimenteller Nachweis dafür erbracht werden, dass die Ätzverzögerung durch schwer zu ätzende Oberflächenoxide entsteht. In [50] wird

berichtet, dass eine Deoxidation der zu ätzenden Halbleiteroberfläche durch die Verwendung von  $\text{BCl}_3$  erreicht werden kann. Zusätzlich können durch eine  $\text{BCl}_3$ -Vorbehandlung durch die Bildung von  $\text{B}_x\text{Cl}_y\text{O}_z$  [151] Sauerstoffrückstände innerhalb der Plasmakammer reduziert werden [152]. Aufgrund der Tatsache, dass bei UMS kein  $\text{BCl}_3$  als Ätzgas zur Verfügung steht, wurden für die Experimente eine RIE-Anlage der Universität Ulm genutzt. Um eine Verfälschung der Ätzrate durch den Übergang in ein anderes Material zu vermeiden, wurden die Ätzversuche auf 100 nm dicken  $\text{AlInN}$ -Halbleitermaterialien durchgeführt. Die Parameter der untersuchten Plasmaprozesse (Prozess C und D) sind in Tabelle 11 aufgeführt.

Tabelle 11: Prozessbedingungen für die hier untersuchten Plasmaprozesse (Prozess C und D).

Prozess C	Prozess D
<ul style="list-style-type: none"> <li>• <math>\text{BCl}_3</math>:Ar:Cl<sub>2</sub> (8:5:2)</li> <li>• Druck <math>p = 15</math> mTorr</li> <li>• RF-Leistung: 25 W und 50 W</li> </ul>	<ul style="list-style-type: none"> <li>• Cl<sub>2</sub>:Ar (10:5)</li> <li>• Druck <math>p = 15</math> mTorr</li> <li>• RF-Leistung: 50 W</li> </ul>

Um den Einfluss der RF-Leistung auf das Ätzverhalten zu verdeutlichen, wurden für Prozess C zwei unterschiedliche RF-Leistungen (25 W und 50 W) verwendet. Dabei wurde sowohl der Gesamt-Gasfluss als auch der Druck konstant gehalten. Die Äztiefe in Abhängigkeit der Ätzzeit unter Verwendung von Prozess C ist in Abbildung 42 aufgetragen.

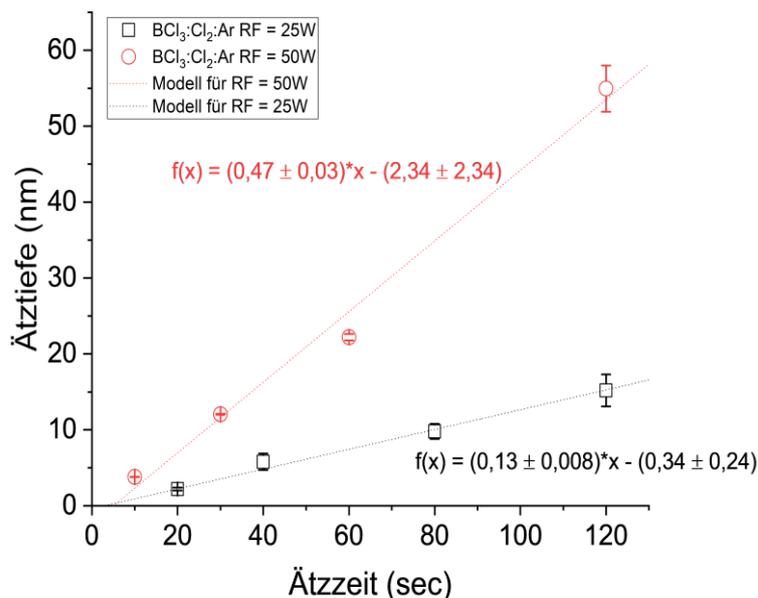


Abbildung 42: Äztiefe in Abhängigkeit der Ätzzeit unter Verwendung von Prozess C mit unterschiedlicher RF-Leistung (25 W und 50 W). Durchgeführt wurden die Experimente auf einer 100nm dicken  $\text{AlInN}$ -Schicht.

Wie aus Abbildung 42 zu entnehmen ist, kann der Ätzverzögerung unter Verwendung von  $\text{BCl}_3$  drastisch reduziert werden, sodass dieser 3 sec (mit RF = 25 W) bzw. 5 sec (mit RF = 50W)

beträgt. Zusätzlich weisen beide Plasmaprozesse eine lineare Abhängigkeit der Ätztiefe über die Ätzzeit auf, was eine konstante Ätzrate und einen reproduzierbaren Ätzprozess zur Folge hat. Durch die Reduzierung der RF-Leistung konnte eine Reduzierung der Ätzrate um ca. 70 % erzielt werden. Allerdings konnte aufgrund des niedrigen Gesamtflusses in Kombination mit der niedrigen RF-Leistung eine zuverlässige Zündung des Plasmas nicht gewährleistet werden. Aus diesem Grund wurden für weiterführende Experimente die Prozessparameter wie folgt gewählt - Druck 15 mTorr, RF-Leistung 50 W und Gesamtfluss von 15 sccm.

Um den Einfluss des  $\text{BCl}_3$  als Bestandteil in einem  $\text{Cl}_2$ :Ar-Gasgemisch zu untersuchen, wurde Prozess D generiert. Bei diesem Prozess wurden die Parameter wie RF-Leistung, Druck und Gesamt-Gasmenge gleich wie bei Prozess C belassen. Der Verlauf beider Plasmaprozesse in Abhängigkeit der Ätzdauer ist in Abbildung 43 dargestellt.

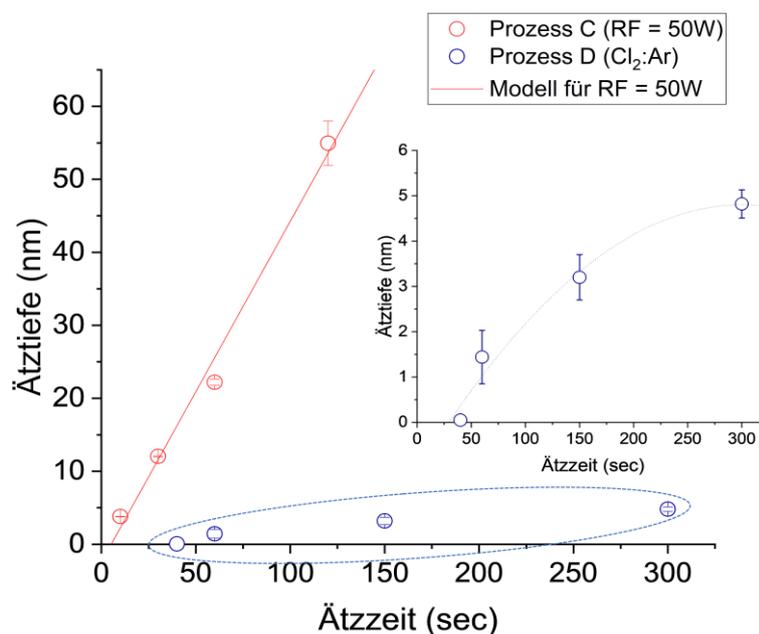


Abbildung 43: Ätztiefe in Abhängigkeit der Ätzdauer für zwei unterschiedliche Plasmaprozesse. Dabei ist der Einfluss des  $\text{BCl}_3$  (Prozess C) in einer erhöhten Ätzrate und durch Minimierung der Totätzzeit sichtbar.

Beim Vergleich beider Prozesse ist der verlangsamte Ätzverlauf von Prozess D ohne die Beimischung von  $\text{BCl}_3$  deutlich zu erkennen. Dieser Prozess besitzt eine 20-fach verringerte Ätzrate als Prozess C und die Ätzverzögerung beträgt ca. 40 sec. Eine Veröffentlichung von H. S. Kim et al. [153] hat gezeigt, dass Plasmaprozesse, bei denen ausschließlich  $\text{Cl}_2$  oder  $\text{BCl}_3$  als Ätzgas eingesetzt wird, ein deutlich verlangsamtes Ätzverhalten aufweisen. Bei einem  $\text{Cl}_2$ -basierten Plasmaprozesse ist die Kombination von Ionenbombardement durch positiv geladenen  $\text{Cl}_2^+$  Ionen und chemisches Ätzen von Cl-Radikale für die Ätzung von GaN verantwortlich. Ferner wurde in [153] gezeigt, dass durch das Hinzufügen von  $\text{BCl}_3$  in einen  $\text{Cl}_2$ -basierten Plasmaprozess eine Erhöhung der GaN-Ätzrate erreicht werden kann. Dies wird durch die Aufspaltung von  $\text{BCl}_3$  in seine Bestandteile und folglich einer Zunahme der Cl-Radikale und  $\text{Cl}_2^+$ -Ionen erreicht. Eine Steigerung der Ätzrate konnte bis

zu einer  $\text{BCl}_3$ -Konzentration von 10 % beobachtet werden. Bei hohen  $\text{BCl}_3$ -Konzentrationen erfolgt eine Reduzierung der Ätzrate, da nicht genügend positive Ionen vorhanden sind, welche die Oberfläche bombardieren und die Desorption chlorbasierter Reaktionsprodukte unterstützen. Die Verwendung der Prozessparameter aus Prozess C spiegelt den ionenunterstützten Ätzmechanismus wider, bei dem sowohl physikalische als auch chemische Komponenten benötigt werden, um eine Steigerung der Ätzrate zu erzielen.

Im Weiteren wird der Einfluss einer Plasmavorbehandlung mit purem  $\text{BCl}_3$  auf die Ätzverzögerung von Prozess D untersucht. Vor der eigentlichen Recess-Ätzung mit einem  $\text{Cl}_2$ :Ar-Gemisch erfolgt insitu eine ein-minütige Plasmavorbehandlung mit 8 sccm  $\text{BCl}_3$ . Um einen Ätzabtrag zu vermeiden, wurde die RF-Leistung so gering wie möglich gehalten (10 W) und der Prozesskammerdruck konstant auf 15 mTorr belassen. In [152] wurde berichtet, dass reines  $\text{BCl}_3$ -Gas nicht für eine effektive Ätzung von GaN geeignet ist, da die Konzentration an reaktivem Cl im Vergleich zu einem reinen  $\text{Cl}_2$ -Prozess zu gering ist. Auch in [154] wurde durch die Verwendung von 100%  $\text{BCl}_3$  eine starke Abnahme der Ätzrate beobachtet. Allerdings soll aufgrund der deoxidierenden Wirkung der Ätzverzögerung verringert werden und somit die Reproduzierbarkeit der Ätztiefen gewährleistet werden. Diese Annahme wird in Abbildung 44 bestätigt, wobei die Ätzverzögerung mit einer  $\text{BCl}_3$ -Vorbehandlung entfällt. Die nachfolgende  $\text{Cl}_2$ :Ar-Ätzung besitzt eine 6-fach schnellere Ätzrate (ca. 0,12 nm/sec) als der Plasmaprozess ohne  $\text{BCl}_3$ -Vorbehandlung (ca. 0,02 nm/sec).

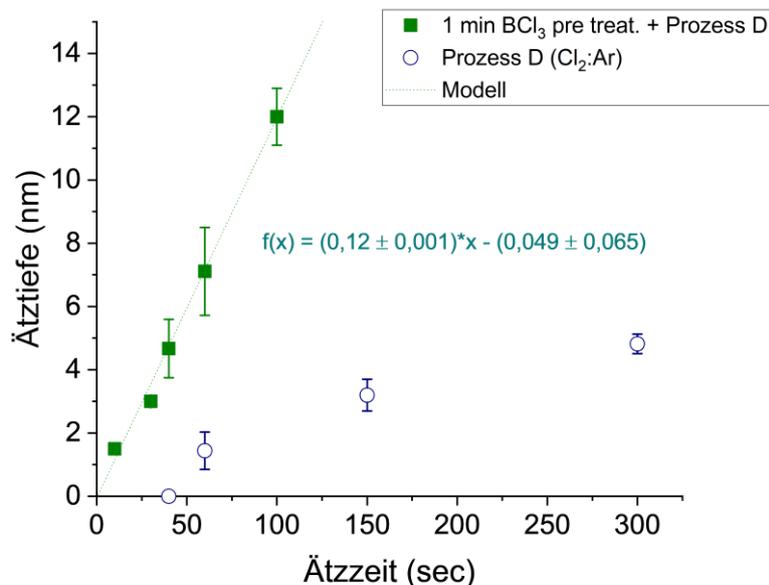


Abbildung 44: Ätztiefe in Abhängigkeit der Ätzzeit für Prozess D. Zusätzlich ist das Ätzverhalten einer 1 min  $\text{BCl}_3$  Vorbehandlung und anschließender Zündung von Prozess D aufgetragen.

Untersuchungen auf dem Materialsystem AlGaN zeigen, dass durch eine Zunahme der Al-Konzentration eine Zunahme an Oberflächenoxiden beobachtet werden kann und der

Effekt der Ätzverzögerung verstärkt auftritt [154]. Es wird angenommen, dass durch eine Zugabe von  $\text{BCl}_3$  in ein Ätzgemisch das an der Oberfläche entstehenden  $\text{Al}_x\text{O}_x$  beseitigt werden kann. Ohne die Beseitigung von diesen Oberflächenoxiden, kann es in einem reinen  $\text{Cl}_2$ :Ar-Plasma oder in einem zu niedrig konzentrierten  $\text{BCl}_3$ -Plasma zu Mikromaskierungen an der Oberfläche und somit zu einer Zunahme der Rauheit kommen [154]. Um diese Annahme weiter zu bestätigen, wurde in [154] die Ätzrate von  $\text{Al}_2\text{O}_3$  in Abhängigkeit der  $\text{BCl}_3$ - und  $\text{Cl}_2$ -Konzentration untersucht. Durch die Zugabe von  $\text{BCl}_3$  kann der Ätzprozess beschleunigt werden und die Ätzrate für  $\text{Al}_2\text{O}_3$  steigt von anfänglichen 2,4 nm/min mit reinem  $\text{Cl}_2$  auf 25 nm/min für reines  $\text{BCl}_3$  an. Zusätzlich wurde in [154] gezeigt, dass durch eine  $\text{BCl}_3$ -Vorbehandlung von 60 sec vor der eigentlichen Ätzung mit einem chlorbasierten Plasmaprozess, das Ätzverhalten von  $\text{AlN}$  verändert werden kann. Durch die Vorbehandlung konnte eine Erhöhung der Ätzrate erzielt werden. Diese Beobachtung deckt sich mit dem Ätzverlauf aus Abbildung 44. Der Anstieg der Ätzrate wird durch die Entfernung der Oberflächenoxide und der damit verbundenen Ätzverzögerung erklärt. Die Abschätzung der tatsächlich ausgebildeten Oberflächenoxidschicht der hier verwendeten  $\text{AlInN}$ -Barrierschicht erweist sich als schwierig und messtechnisch mit den hier vorhandenen Analyse-Verfahren nicht umsetzbar. Allerdings wurde von [151] eine explizite Oxidation der  $\text{AlGaN}$ -Oberfläche durch ein Sauerstoffplasma erzeugt und dabei eine ausgebildete Oxiddicke von ca. 10 Å gemessen. Da die hier untersuchten  $\text{AlInN}$ -Barrieren eine sehr hohe Al-Konzentration von ca. 83 % besitzen und Al-haltige Materialien dazu neigen, mehr  $\text{AlO}_x$  auszubilden, kann die Oxiddicke > 10 Å betragen.

Allerdings stellt sich bei Betrachtung des  $\text{BCl}_3$ -freien Plasmaprozesses (Prozess D) die Frage, ob allein die Entfernung von Oberflächenoxiden zu einer Erhöhung der Ätzrate führen kann. Anhand des Kurvenverlaufs in Abbildung 44 ist ersichtlich, dass nach ca. 40 sec die Oberflächenoxide entfernt sind und die eigentliche Ätzung beginnt. Dennoch zeigt Prozess D eine unterschiedliche Steigung im Vergleich zu Prozess C. Da die anschließende  $\text{Cl}_2$ :Ar-Ätzung bei Prozess C ohne einen Reinigungsschritt der Anlage durchgeführt wurde, könnten sich mögliche  $\text{BCl}_3$ -Gasrückstände in der Prozesskammer befinden, welche zu einer Steigerung der Ätzrate beitragen können. Dabei wird in [155] berichtet, dass nur eine kleine Menge an  $\text{BCl}_3$  in einem  $\text{Cl}_2$ -Gemisch ausreicht, um mehr Radikale und positiv geladene Ionen zu erzeugen als in einem reinen  $\text{Cl}_2$ - oder  $\text{BCl}_3$ -Plasma.

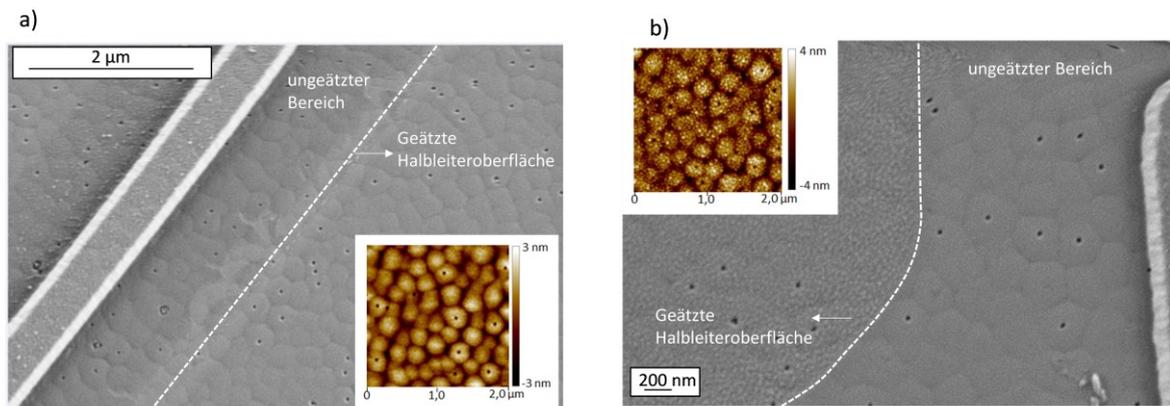


Abbildung 45: REM- und AFM-Messungen der geätzten Halbleiterfläche a) mit einem Cl<sub>2</sub>:Ar-Gemisch für 60 sec und b) 60 sec BCl<sub>3</sub>-Vorbehandlung und einer 60 sec Cl<sub>2</sub>:Ar Ätzung.

In Abbildung 45 sind REM-Aufnahmen der geätzten und ungeätzten Halbleiteroberflächen nach einer Cl<sub>2</sub>:Ar-Ätzung (a) und einer einminütigen BCl<sub>3</sub>-Vorbehandlung und anschließender Cl<sub>2</sub>:Ar-Ätzung (b) abgebildet. Zusätzlich dienen AFM-Messungen dazu, die Morphologie der Halbleiteroberfläche nach Anwendung beider Plasmaprozesse genauer zu untersuchen. Ohne die Vorbehandlung mit BCl<sub>3</sub> zeigt die Halbleiteroberfläche eine gleichmäßige und glatte Beschaffenheit und optisch ist kein Unterschied zwischen geätztem und ungeätztem Bereich erkennbar. Die Halbleiteroberfläche mit der einminütigen BCl<sub>3</sub>-Vorbehandlung und der anschließenden Cl<sub>2</sub>:Ar-Ätzung lässt eine deutlich rauere Halbleiteroberfläche im geätzten Bereich erkennen. Im folgenden Abschnitt soll der Einfluss der BCl<sub>3</sub>-Vorbehandlung genauer analysiert werden.

### 5.3.3 BCl<sub>3</sub>-Vorbehandlung

Um den Einfluss der BCl<sub>3</sub>-Vorbehandlung auf die Oberflächenmorphologie und den Abtrag indiumhaltiger Barrieren genauer zu untersuchen, wurden zwei Prozesse angewendet, welche sich anhand ihrer Gesamtflussmenge (8 und 15 sccm) unterscheiden. Die mittels AFM untersuchten Halbleiteroberflächen sind in Abbildung 46 dargestellt. Wie bereits im oberen Abschnitt erwähnt wurde, ist reines BCl<sub>3</sub> weniger reaktionsfreudig als pures Cl<sub>2</sub> und ist nicht dazu geeignet, einen großen Ätzabtrag im Barrierenmaterial zu verursachen. Zusätzlich dominiert aufgrund der großen molekularen Masse von 117,7 g/mol der Effekt des Sputterns [155]. Durch die Reduzierung der Leistung auf 10 W ist ein Beschuss der Halbleiter mit geringer Energie zu erwarten.

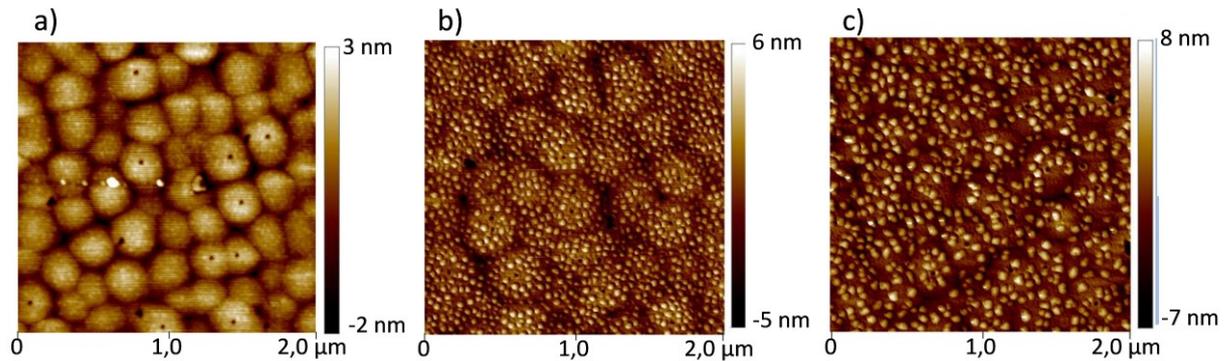


Abbildung 46: AFM-Untersuchung der Halbleiteroberfläche nach einer  $\text{BCl}_3$  Vorbehandlung a) mit 8 sccm  $\text{BCl}_3$ -Gasfluss für eine Minute, b) mit 8 sccm  $\text{BCl}_3$ -Gasfluss für 15 min und c) mit 15 sccm  $\text{BCl}_3$ -Gasfluss für 15 min.

AFM-Untersuchungen der  $\text{BCl}_3$ -vorbehandelten Proben mit 100 nm dicker  $\text{AlInN}$ -Schicht zeigen Droplets, welche die geätzte Halbleiteroberfläche maskieren. Zum Vergleich dient eine unbehandelte 100 nm dicke  $\text{AlInN}$ -Oberfläche, welche in Abbildung 22 abgebildet ist. Die Dropletbildung beginnt bereits bei einer  $\text{BCl}_3$ -Vorbehandlung von 60 sec (siehe Abbildung 46 a) und wird durch die Dauer und Menge des Gesamt-Gasflusses verstärkt. Nach 15 min  $\text{BCl}_3$  bei 15 sccm weisen die Droplets einen Durchmesser von ca. 50 nm mit einer Höhe von ca. 8-10 nm auf.

Es liegt nahe, dass es sich hierbei um Indiumtröpfchen handelt, die wie von [156] berichtet nach Ätzung von In-basierten Schichten mit  $\text{BCl}_3$  auftreten können. Begründet werden kann dieses Phänomen durch die hohe Desorptionsenergie (bzw. Bindungsenergie) von  $\text{InCl}_3$  (37,8 kcal/mol), welche bei Raumtemperatur nur eine geringe Flüchtigkeit besitzt [155]. So wurde in [157] während der Ätzung von  $\text{InAs}$  mit einem  $\text{BCl}_3$ :Ar-Gemisch die Ausbildung von kleinen  $\text{InCl}_3$ -Inseln beobachtet. Dabei wird von J. Hong et al. [155] gezeigt, dass der Siedepunkt von  $\text{InCl}_3$  (600 °C) einen großen Unterschied zu dem von  $\text{AlCl}_3$  (183 °C) aufweist, so dass angenommen werden kann, dass ein nicht-flüchtiges indiumhaltiges Ätzprodukt schnell eine dicke Reaktionsschicht auf der Oberfläche ausbildet mit dem Ergebnis einer niedrigen Ätzrate und rauen Oberflächen. Aus diesem Grund kann die Ausbildung von Al-haltigen-Tröpfchen nahezu ausgeschlossen werden. Aufgrund der geringen Flüchtigkeit von  $\text{InCl}_3$  wird die Annahme gestützt, dass während des Ätzvorganges entweder eine hohe Prozesstemperatur (> 130 °C) oder ein hoher Ionenfluss benötigt wird, um die Desorption von  $\text{InCl}_3$  an der Oberfläche zu verbessern. Untersuchungen in [155] ergaben, dass die Verwendung eines  $\text{BCl}_3$ :Ar-Plasmas einen starken Einfluss der Ionenenergie auf die Oberflächenmorphologie hat. Dabei weisen Proben, welche mit einer niedrigen Ionenenergie geätzt wurden, eine hohe Bedeckung der Oberfläche mit chlorhaltigen Rückständen auf. Mit zunehmendem Ionenfluss konnten die chlorhaltigen Rückstände reduziert und eine homogene Oberflächenmorphologie erreicht werden. Dies weist auf eine Zunahme des chemisch-unterstützten Ätzmechanismus und auf eine gleichmäßige Entfernung der Ätzprodukte hin.

## 5.4 Ergebnisse der Ohmschen Kontakte nach Tiefenvariation der Halbleiterbarriere

### 5.4.1 Einfluss der Recess-Ätzung auf den Kontaktwiderstand

Auf Grundlage des Ätzverhaltens aus dem vorherigen Abschnitt wurden die Recess-Ätzungen auf ganzen 4"-Wafers mit (Prozess C) und ohne  $\text{BCl}_3$  (Prozess B) angewandt, um deren Einfluss auf den Kontaktwiderstand zu evaluieren. Um ausschließlich die Plasmachemie und den Einfluss des  $\text{BCl}_3$  zu untersuchen, wurde für Prozess B und C eine annähernd gleiche Recess-Tiefe gewählt. Darüber hinaus erfolgte bei Prozess B eine Tiefenvariation des Recess. Die für diese Versuche verwendeten Epitaxiestrukturen bestehen aus einer 8 nm dicken  $\text{AlInN}$  Barriere (mit  $x_{\text{Al}} = 83\%$ ), einer 0,8 nm dicken  $\text{AlN}$ -Zwischenschicht und einem GaN-Puffer. Zur Vermeidung möglicher Chlorrückstände nach der Ätzung erfolgte unmittelbar nach der Ätzung eine Spülung des Wafers mit deionisiertem Wasser. Nach dem Aufdampfen der Ohmschen Metallisierung erfolgte eine Temperaturbehandlung bei 800 °C für 30 sec. Der Kontaktwiderstand in Abhängigkeit der Recess-Tiefe und der unterschiedlichen Plasmaprozesse ist in Abbildung 47 dargestellt.

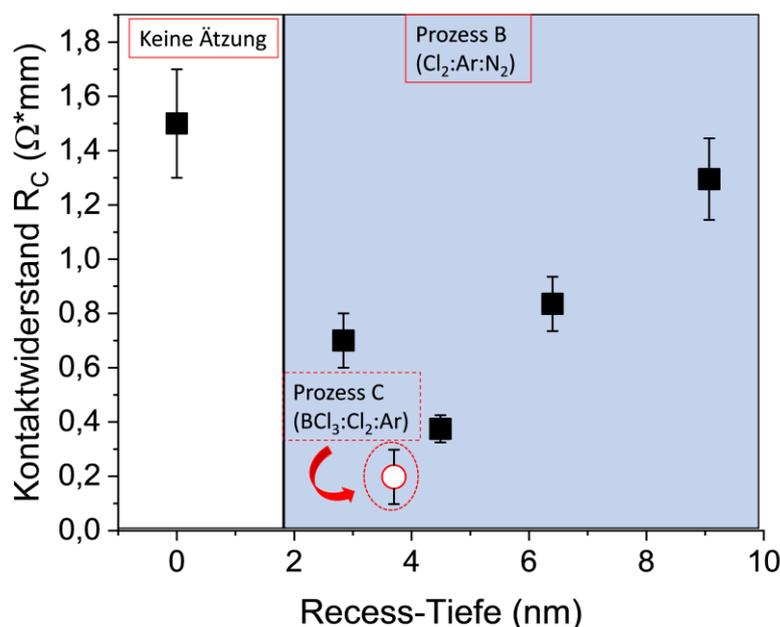


Abbildung 47 Evaluierung des Kontaktwiderstandes in Abhängigkeit der Recess-Tiefe (mit Prozess B). Der Kontaktwiderstand nach Verwendung einer  $\text{BCl}_3$ -Ätzung (Prozess C) ist vergleichend gegenübergestellt. Die Ätzversuche wurden an einer  $\text{AlInN}/\text{AlN}/\text{GaN}$ -Heterostruktur mit einer Barrierendicke von 8 nm und einem  $\text{AlN}$ -Spacer von 1 nm durchgeführt.

Wie aus Abbildung 47 zu erkennen ist, zeigt der Wafer ohne Recess-Ätzung einen deutlich erhöhten Kontaktwiderstand von  $1,5 \pm 0,2 \Omega^*mm$ , wohingegen die Reduzierung des  $\text{AlInN}$ -Barrierenmaterials mit Hilfe einer Recess-Ätzung zu einer deutlichen Verbesserung des Kontaktwiderstandes führt. Um den Einfluss der verbleibenden Barrierendicke auf den

Kontaktwiderstand zu evaluieren, wurde Prozess B für unterschiedliche Ätzzeiten (12, 17, 25 und 30 sec) angewendet. Sowohl bei zu niedrig gewählten Recess-Tiefen, als auch bei Überschreiten der Barrierendicke erfolgt ein Anstieg des Kontaktwiderstandes, sodass sich bei einer verbleibenden Rest-Barrierendicke von ca. 3 nm ein Minimum des Kontaktwiderstandes einstellt. Diese Beobachtung ist in guter Übereinstimmung mit dem in Kapitel 5.2.1 vorgestellten Modell, wobei durch eine Reduzierung des Barrierenmaterials das Durchtunneln der Elektronen erleichtert wird. Entgegen der Beobachtungen von [139] kann in den hier durchgeführten Experimenten durch eine Überätzung der Barriere und seitliche Kontaktierung des 2DEG mit dem Ohmmetall keine Verbesserung des Kontaktwiderstandes erzielt werden. In dem hier beobachteten Fall kommt es bei einer Überätzung der Barriere zu einem Anstieg des Kontaktwiderstandes. Dies lässt darauf schließen, dass eine gewisse Barrierendicke vorhanden sein muss, um eine 2DEG-Ansammlung an der AlN/GaN-Grenzfläche zu gewährleisten [158]. Dies konnte auch durch die Simulationsergebnisse in Kapitel 4.5 verdeutlicht werden. Der niedrigste Kontaktwiderstand mit einem Wert von  $0,2 \pm 0,1 \Omega\text{mm}$  konnte durch die Verwendung von Prozess C mit einem  $\text{BCl}_3$ -Gasgemisch erzielt werden (roter Kreis in Abbildung 47). Dieses Ergebnis wurde bereits in [159] veröffentlicht. Da die Recess-Tiefe nur minimal von der gemessenen Recess-Tiefe für den mit Prozess B geätzten Wafer abweicht, ist der Einfluss der minimal geringeren Recess-Tiefe auf den Kontaktwiderstand auszuschließen. Eine mögliche Erklärung für den verbesserten Kontaktwiderstand könnte sowohl eine morphologisch veränderte Halbleiteroberfläche als auch eine Minimierung der Barrierenhöhe  $\phi_B$  sein, welche durch die  $\text{BCl}_3$ -Ätzung hervorgerufen wurde. Da die nach der Ätzung erfolgte Metallisierung nicht in derselben Anlage erfolgte (insitu) und somit der geätzte Wafer für die nachfolgende Metallisierung aus der Prozesskammer herausgenommen wurde und mit dem Sauerstoff aus der Umgebung in Berührung kam, kann ausgeschlossen werden, dass die deoxidierende Wirkung von  $\text{BCl}_3$  für den niedrigeren Kontaktwiderstand verantwortlich ist. Allerdings kann durch die Verwendung mit  $\text{BCl}_3$  ein kontrollierbarer Plasmaprozess ohne eine Ätzverzögerung, welche je nach Ausprägung des Oberflächenoxids oder Beschaffenheit der Prozesskammer variieren kann, beobachtet werden.

#### 5.4.2 Einfluss des $\text{BCl}_3$ auf den Kontaktwiderstand

Nach genauerer Untersuchung der einzelnen Plasmaprozesse hinsichtlich ihrem Ätzverhalten und der Einwirkung der Plasmachemie auf die Oberflächenmorphologie wird im Folgenden der Einfluss einer  $\text{BCl}_3$ -Vorbehandlung und die Beimischung von  $\text{BCl}_3$  in ein Gasgemisch auf den Kontaktwiderstand untersucht. Zusätzlich soll Prozess C mit Prozess B in Abhängigkeit der Recess-Tiefe verglichen werden. Für die  $\text{BCl}_3$ -basierten Recess-Ätzungen wurde eine RIE-ICP-Anlage der Universität Ulm verwendet. Die

nachfolgenden Prozessschritte wie Metallisierung, eine Temperaturbehandlung bei 800 °C für 30 sec, das Ausmessen der Recess-Tiefe und des Kontaktwiderstandes erfolgte bei UMS. Der verwendete Schichtaufbau besteht aus einer AlInN/AlN/GaN-Heterostruktur mit einer 8 nm dicken Barriere. Die Kontaktwiderstände in Abhängigkeit der Recess-Tiefe sind in Abbildung 48 dargestellt.

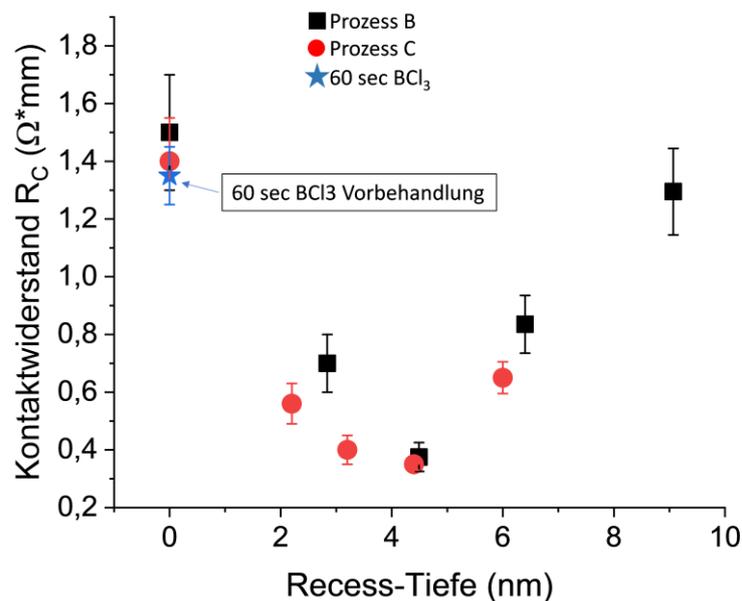


Abbildung 48: Kontaktwiderstand in Abhängigkeit der Recess-Tiefe. Untersucht wurden dabei verschiedene Plasmaprozesse mit und ohne BCl<sub>3</sub>-Beimischung.

Wie bereits aus Untersuchungen von Prozess B zu erwarten war, zeigen auch die Kontaktwiderstände, welche mittels des BCl<sub>3</sub>-basierten Plasmaprozesses erreicht wurden, eine starke Abhängigkeit von der Recess-Tiefe. Sowohl für Prozess B als auch für Prozess C konnte ein minimaler Kontaktwiderstand von 0,35 Ωmm bei einer verbleibenden Rest-Barriertiefe von ca. 3 nm evaluiert werden. Allerdings konnte der niedrige R<sub>C</sub> von 0,2 Ωmm, welcher bereits mit Prozess C erreicht wurde (siehe Abbildung 47), in dieser Versuchsreihe nicht reproduziert werden. Diese Abweichung kann durch eine nicht-gleichbleibende Beschaffenheit der Halbleiteroberfläche, welche durch die Prozessierung der Wafer hervorgerufen wird oder einer nicht gleichbleibenden Qualität der Epitaxie-Struktur selbst erklärt werden.

Bei der Durchführung der BCl<sub>3</sub>-basierten Plasmaprozesse war ebenfalls von Interesse, ob eine Vorbehandlung mit BCl<sub>3</sub>, welche keinen Abtrag der Halbleiteroberfläche verursacht, jedoch eine Reduzierung der Oberflächenoxide zur Folge hat, eine Reduzierung des Kontaktwiderstandes bewirkt. Die Probe, welche mit diesen Plasmabedingungen behandelt wurde, zeigt einen deutlich erhöhten Kontaktwiderstandswert von 1,35 Ωmm. Dies bestärkt die Annahme, dass das Ausdünnen der Barriere durch eine Recess-Ätzung, unabhängig von der verwendeten Plasmachemie der dominierende und vorherrschende Faktor zum Erreichen niedriger Kontaktwiderstände ist. Nach Auswertung der

durchgeführten  $\text{BCl}_3$ -Experimente kann darauf geschlossen werden, dass die verbleibende Recess-Tiefe, welche dazu benötigt wird, ein 2DEG im Kanal aufrecht zu erhalten, einen entscheidenden Einfluss auf den Kontaktwiderstand ausübt. Anhand der in Abbildung 48 gezeigten Ergebnisse kann daraus geschlossen werden, dass mit Hilfe eines  $\text{BCl}_3$ -basierten Plasmaprozess es keine Verbesserung hinsichtlich des Kontaktwiderstandes erreicht werden kann. Die Verwendung von  $\text{BCl}_3$  in einem Gasgemisch besitzt ausschließlich den Vorteil, den Ätzprozess durch die Entfernung von Oberflächenoxiden kontrollierbar zu machen. Die raue Oberfläche, welche durch  $\text{InCl}_3$ -Tröpfchen verursacht wird, scheint dabei keinen signifikanten Einfluss auf das Ergebnis zu haben.

### 5.5 Einfluss der Ohm-Legiertemperatur

In den vorherigen Abschnitten wurde der Zusammenhang zwischen Recess-Tiefe und Kontaktwiderstand ausführlich diskutiert. Allerdings bestimmen weitere Einflüsse, wie das Ti/Al-Verhältnis und die Dicken der einzelnen Metallschichten sowie die Legierbedingungen und die daraus resultierende Grenzflächenmikrostruktur das elektrische Verhalten der ohmschen Kontakte. Aus diesem Grund soll im folgenden Abschnitt zusätzlich der Einfluss unterschiedlicher Legiertemperaturen (von 750 °C über 800 °C bis 860 °C) auf tiefergelegte und nicht-tiefergelegte Ohmkontakte, mittels einer Recess-Ätzung besprochen werden. Wir konnten sowohl in AlInN- als auch in AlInGaN-Strukturen eine Verringerung von  $R_C$  für steigende Legiertemperaturen beobachten (siehe Abbildung 49).

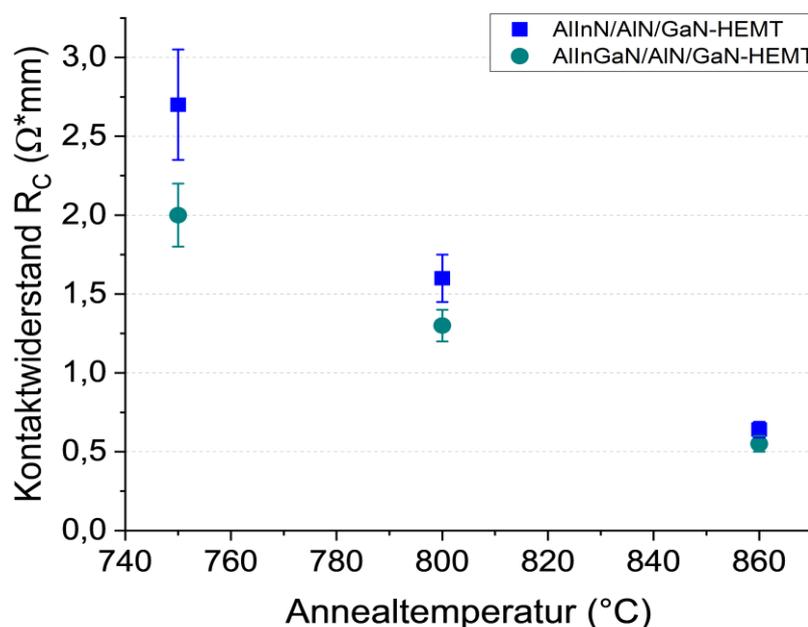


Abbildung 49: Der aus TLM-Messungen extrahierte Kontaktwiderstand für AlInN (blau) und AlInGaN (grün) in Abhängigkeit der Legiertemperatur. Bei diesen Proben wurde keine Recess-Ätzung angewendet.

Um die Reduzierung des Ohmkontaktes mit steigender Legiertemperatur zu erklären, wird eine strukturelle Untersuchung des Grenzflächenbereiches zwischen Metall und Halbleiteroberfläche durchgeführt. HRTEM- und EDX-Analysen der Ohmkontakte für unterschiedliche Ohm-Legiertemperaturen dienen dazu, Auskunft über die einzelnen Legier-Reaktionen der Metalle und deren Zusammensetzung an der Halbleitergrenzfläche zu erhalten. In Abbildung 50 sind HRTEM-EDX-Aufnahmen des Ohmkontaktes, bestehend aus Ti/Al/Ni/Au/Ti/Pt (15/160/45/12/10/40 nm) mit einer Gesamtdicke von 280 nm nach unterschiedlichen Wärmebehandlungen a) 750 °C, b) 800 °C und c) 860 °C für jeweils 30 sec im Querschnitt abgebildet.

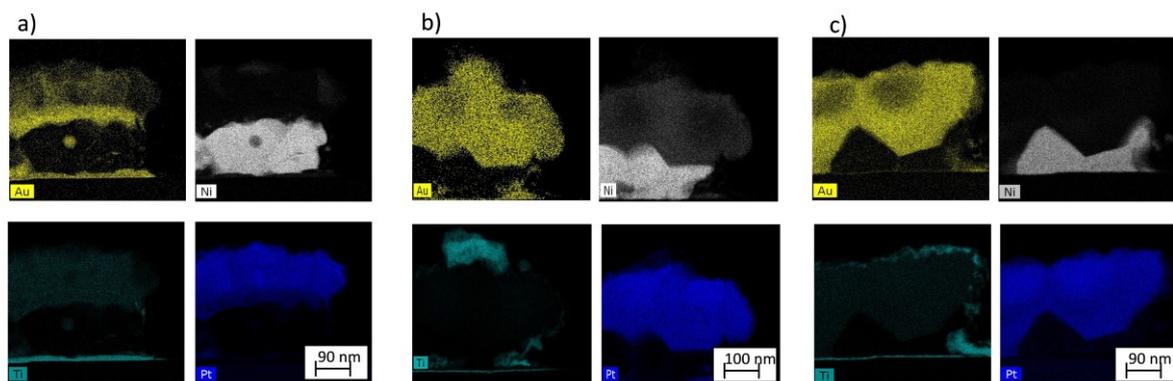


Abbildung 50: HRTEM-EDX-Aufnahmen der Metalle Au, Ni, Ti und Pt nach unterschiedlichen Ohm-Legiertemperaturen von a) 750 °C, b) 800 °C und c) 860 °C (Abdruck mit Genehmigung der UMS GmbH).

Zusätzlich dienen EDX-Linienanalysen (Abbildung 51) bei zwei unterschiedlichen Ohm-Legiertemperaturen (750 °C und 860 °C) dazu, das Vorkommen der einzelnen Metalle, deren Durchmischung und die verbleibenden Dicken zu bestimmen. Bereits bei niedrigen Legiertemperaturen (750 °C) ist eine leichte Durchmischung der Ohm-Metalle zu erkennen. Die am stärksten an der Halbleitergrenzfläche ausgebildete Metallverbindung ist durch eine Al-Ni Legierung gegeben. Anhand der EDX-Querschnittsbilder und der EDX-Linienanalyse kann bei einer Legiertemperatur von 750 °C eine große Menge Gold an der Halbleitergrenzfläche detektiert werden, welches in einer flüssigen Al-Au-Phase in Richtung Halbleiteroberfläche diffundiert. Zusätzlich ist die Titandicke an der Grenzfläche beinahe unverändert, was darauf schließen lässt, dass nur eine minimale Reaktion mit dem umgebenden Halbleitermaterial stattgefunden hat und eine Reduzierung der Barrierenhöhe durch Ausbildung einer TiN-Schicht nicht beobachtet werden kann.

## Ohmsche Kontakte auf GaN-basierten HEMTs - Anforderung an den Ohmschen Kontakt und theoretische Hintergründe

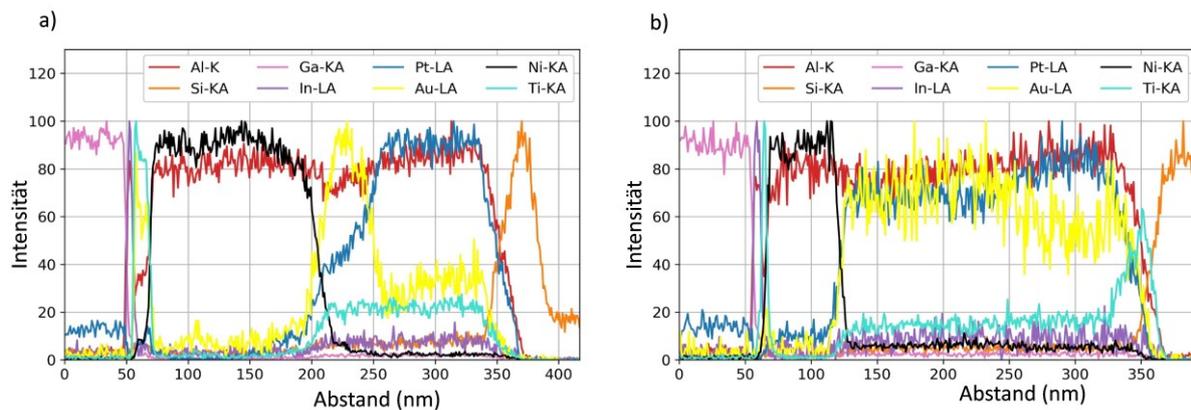


Abbildung 51: EDX-Linienanalyse durch die Metall-Stapelfolge nach einer Wärmebehandlung von a) 750 °C und b) 860 °C.

Durch das Legieren bei hohen Temperaturen ( $> 800$  °C) haben sich große Körner ausgebildet, wobei im unteren Bereich des Kontaktes eine Al-Ni-reiche Schicht überwiegt. Im oberen Bereich wird vermehrt eine Al-reiche Al-Pt-Schicht ausgebildet, welche mit Gold durchmischt wird. An der Halbleitergrenzfläche findet eine Reduzierung der Titan-Schicht statt, was darauf hindeuten kann, dass eine Reaktion mit Stickstoff zur Ausbildung einer TiN-Schicht stattgefunden hat oder das Titan tiefer in den Halbleiter einlegiert wird. Zusätzlich findet eine Ausdiffusion von Titan in die intermetallische Al-Au-Verbindung statt, welche teilweise so stark ausgeprägt ist, dass eine Ablagerung von TiN an den Kontaktkanten nachgewiesen werden kann. Diese können bis in den aktiven Bereich hineinragen und einen Kurzschluss mit dem später prozessierten Gate-Kontakt verursachen.

Da bei den hier gezeigten HRTEM-Aufnahmen in Abbildung 50 immer nur ein kleiner Ausschnitt am Rand der Ohmkontakte und nicht die komplette Fläche des Ohmkontaktes analysiert wird, ist das Phänomen tief eindiffundierter TiN-Inseln in das Halbleitermaterial nicht immer sichtbar. In späteren Analysen ist zu sehen, dass, falls sich TiN-Inseln ausbilden, diese nur sehr selten am Rand zu finden sind.

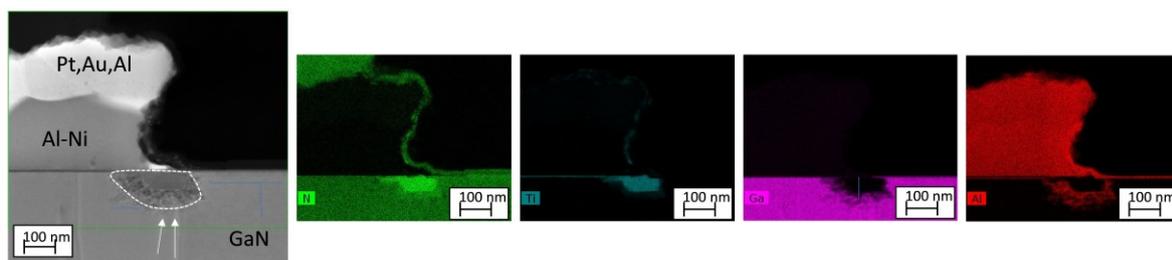


Abbildung 52: HRTEM EDX Aufnahmen einer bei 860 °C legierten Probe. Die gestrichelte Linie in der linken Abbildung verdeutlicht die Ausbildung einer TiN-Isel und den Übergang in den GaN-Puffer (Abdruck mit Genehmigung der UMS GmbH).

In Abbildung 52 ist eine HRTEM- und EDX-Analyse eines Ohmkontaktes mit tief eindiffundierten TiN-Inseln abgebildet. Gemäß des EDX-Spektrums ist TiN die

dominante Phase innerhalb dieser tief eindiffundierten Inseln. Ebenfalls wird Aluminium in den tiefen Diffusionszähnen gefunden, welche auf die Legierung von Ti-Al oder die Ausbildung von AlN hindeutet.

Um die Halbleiteroberfläche des kompletten Ohm-Bereiches zu untersuchen, wird die Ohmmetallisierung im Folgenden mit 5 % Flusssäure vollflächig geätzt und die Halbleiteroberfläche anschließend mit REM und AFM untersucht. Die von Ohmmetall befreite Halbleiteroberfläche nach einer Temperaturbehandlung von 750 °C für 30 sec ist in Abbildung 53 dargestellt.

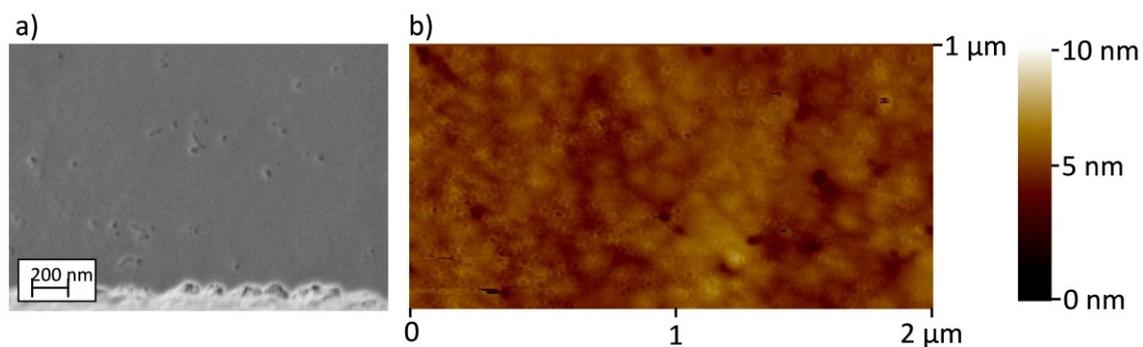


Abbildung 53: Zur besseren Analyse der Halbleiteroberfläche im Bereich des Ohmkontaktes, wird das Ohmmetall vollflächig mit 5 % Flusssäure geätzt und die Oberfläche mit a) REM und b) AFM untersucht. Das Ohmmetall wurde bei 750 °C für 30 sec legiert.

Die REM-Inspektion der Halbleiteroberfläche lässt keine offensichtliche Reaktion mit dem Ohmmetall erkennen. Lediglich die Defekte, welche für die AlInN-Barriere üblich sind, werden durch die Oberflächenbehandlung mit Flusssäure verstärkt. Eine minimale Reaktion des Ohmmetalls mit der Halbleiteroberfläche wird durch die AFM-Messung in Abbildung 53 b) sichtbar gemacht und die körnige Struktur der AlInN-Barriere ist gut zu erkennen. Erste Reaktionen, in Form kleiner Löcher an der Halbleiteroberfläche und einer deutlich raueren Oberfläche, können ab einer Temperatur von 800 °C detektiert werden (siehe Abbildung 54). Die Tiefe der Reaktionen beträgt zwischen 5 und 10 nm.

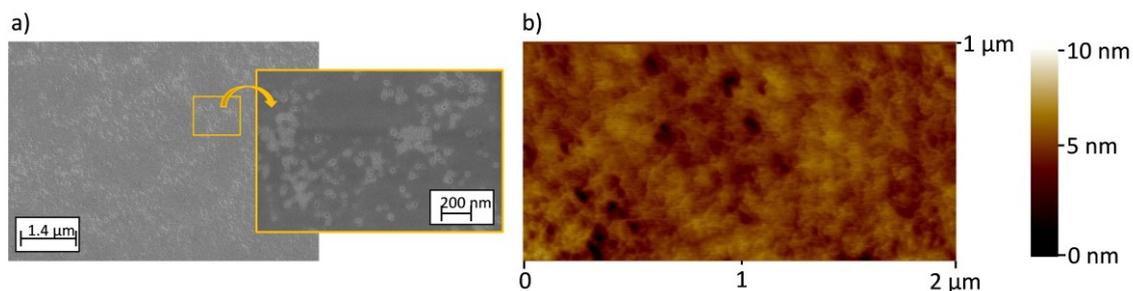


Abbildung 54: Zur besseren Analyse der Halbleiteroberfläche im Bereich des Ohmkontaktes, wird das Ohmmetall vollflächig mit 5 % Flusssäure geätzt und die Oberfläche mit a) REM und b) AFM untersucht. Das Ohmmetall wurde bei 800 °C für 30 sec legiert.

Wird die Legiertemperatur weiter auf 860 °C erhöht, kann die Ausbildung tiefer Löcher in der Halbleiteroberfläche detektiert werden (Abbildung 55). Diese Löcher haben eine Tiefe

von ca. 100 nm und reichen bis weit in den GaN-Puffer hinein, so dass eine direkte Kontaktierung des Ohmmetalls mit dem 2DEG ermöglicht wird. Die laterale Ausdehnung dieser TiN-Inseln variiert zwischen 200 nm und 600 nm.

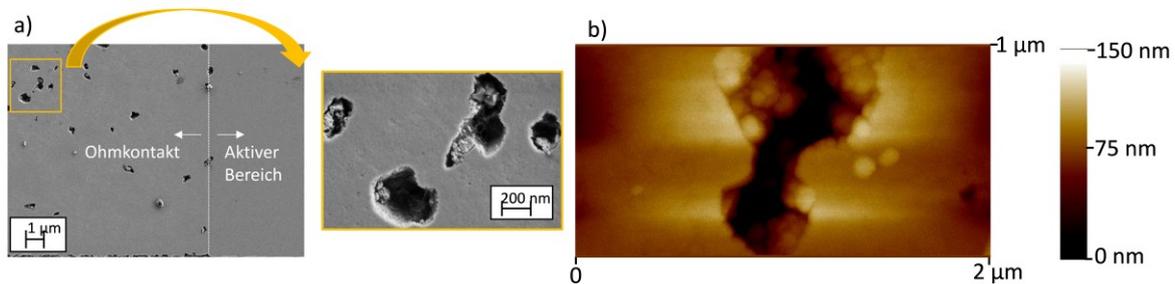


Abbildung 55: Untersuchung der Halbleiteroberfläche des Ohmkontakt-Bereiches nach einer Wärmebehandlung von 860 °C für 30 sec. Zur genauen Analyse der Reaktion zwischen Metall und Halbleiter wurde das Ohmmetall mit Flusssäure entfernt und anschließend mit a) dem REM und b) AFM untersucht.

Wie bereits in Abschnitt 5.1.1 diskutiert wurde, existieren für den Mechanismus der ohmschen Kontaktbildung zwei mögliche Konzepte. Die während des Legiervorganges entstehende TiN-Metallverbindung besitzt im Vergleich zu reinem Ti eine reduzierte Schottky-Barrierenhöhe [114]. Diese Hypothese konnte durch Untersuchungen von TiN/Al- und Ti/Al-basierte Ohmkontakte in [160] bestätigt werden. M. E. Lin et al. [123] berichtet, dass die Reduzierung von  $\rho_c$  nicht durch eine Reduzierung der Schottky-Barrierenhöhe verursacht wird. Vielmehr bildet sich aufgrund der N-Fehlstellen an der Metall-Halbleitergrenzfläche eine hoch n-leitende Schicht aus, welche die Ladungsträgerkonzentration erhöht und ein Fermi-Level-Pinning an der Oberfläche erzeugt. Dadurch wird die Potentialbarriere effektiv verringert und das Durchtunneln der Ladungsträger in die Barriere gefördert.

Das zweite betrachtete Konzept, welches zu den am häufigsten beschriebenen Mechanismen zur Kontaktbildung zählt, beschreibt die Ausbildung tief in den Halbleiter eindiffundierter TiN-Inseln. Diese ermöglichen einen direkten Metallkontakt zum 2DEG und führen zu einer Reduzierung des spezifischen Widerstandes. Der spezifische Widerstand von TiN befindet sich im Bereich  $10^{-5} - 10^{-2} \Omega\text{mm}$  [161] und hat eine 1,3 mal höhere Leitfähigkeit als Titan [162], so dass diese Schicht als guter elektrischer Leiter bezeichnet werden kann. In [125] wird die Ausbildung dieser TiN-Inseln für eine AlGaIn/GaN-Epitaxiestruktur folgendermaßen beschrieben: während des Legiervorganges wird die Barrierenschicht teilweise in eine Al+Ti+N-Schicht umgewandelt, wodurch die Bildung von N-Leerstellen gefördert wird. In den Bereichen, in denen TiN-Inseln bis in den GaN-Puffer reichen, wurde die Barrierenschicht vollständig umgewandelt. Durch die Ausdiffusion von Ga entstehen Ga-Leerstellen, welche durch Ti ersetzt werden und die Ausbildung von TiN fördern. Dieses Modell wird von den EDX-Analysen in Abbildung 52 gestützt. Somit stellen die TiN-Inseln mit ihrem direkten Metall/2DEG Kontakt einen sehr effizienten Pfad für die Ladungsträger dar und können

als vorherrschender Mechanismus zur Kontaktbildung bezeichnet werden [129]. Zudem wurde in [161], [125] und [163] beobachtet, dass TiN-Inseln entlang epitaktischer Defekte (Versetzungen) besonders weit in den Halbleiter vordringen. Dabei können Versetzungen als schnelle Diffusionskanäle für das Metall betrachtet werden, welche die Ausbildung von TiN-Inseln begünstigen [114]. Auch andere Defekte, wie V-Defekte, können als Metallbrücken für die Stromleitung fungieren und eine dominante Rolle für den Kontaktmechanismus übernehmen. Dieser Effekt wurde in [114] experimentell mittels einem leitfähigen Rasterkraftmikroskop (C-AFM „Conductive Atomic Force Microscope“) visualisiert, welches sowohl die Topographie des Materials, als auch den elektrischen Stromfluss am Kontaktpunkt der Spitze messen kann. Untersucht wurden dabei zwei Proben mit unterschiedlicher Defektdichte ( $12 \times 10^9 \text{ cm}^{-2}$  und  $4 \times 10^9 \text{ cm}^{-2}$ ). Dabei zeigt die Probe mit hoher Defektdichte leitfähige Spots, welche mit den im AFM detektierten Oberflächendefekten übereinstimmen. Die elektrische Charakterisierung Ti/Al-basierter Ohmkontakte auf diesen beiden Proben bestätigt einen unterschiedlichen Kontaktmechanismus, was mit der Defektdichte in Verbindung gebracht werden kann. Eine starke Abhängigkeit des spezifischen Kontaktwiderstandes von der Messtemperatur und eine Abnahme von  $\rho_c$  mit steigender Temperatur wird für die Probe mit geringer Defektdichte beobachtet. Demnach ist der Kontaktmechanismus durch die thermionische Feldemission bzw. der thermischen Emission dominiert. Die gleichen Beobachtungen werden bei Proben mit niedriger Annealtemperatur ( $750 \text{ }^\circ\text{C}$ ) [164] gemacht. Ein leichter Anstieg des spezifischen Kontaktwiderstandes mit der Messtemperatur wurde hingegen für die Probe mit hoher Defektdichte (bzw. hoher Annealtemperatur  $> 800 \text{ }^\circ\text{C}$ ) beobachtet. Findet der Stromfluss bevorzugt über metallische Verbindungen statt (wie z.B. über die leitfähigen Bereiche, welche durch das C-AFM detektiert wurden), nimmt der Kontaktwiderstand mit der Temperatur zu, was charakteristisch für die elektrische Leitfähigkeit metallischer Leiter ist [114]. Die Dichte tief eindiffundierter TiN-Inseln bei einer mit  $860 \text{ }^\circ\text{C}$  ausgeheilten AlInN-Probe beträgt ca.  $1,0 \times 10^8 \text{ cm}^{-2}$ . Diese ist um einiges geringer als die Dichte an Versetzungen im GaN oder der Barriere selbst (siehe Kapitel 4.4.5). Somit ist die Aussage, dass TiN-Inseln nur an Versetzungen ausgebildet werden durchaus denkbar.

### **5.5.1 Einfluss der Legiertemperatur auf einen tiefergelegten Kontaktwiderstand für AlInN und AlInGaN-basierten HEMT-Strukturen**

In Abbildung 49 wurde bereits der Einfluss der Legiertemperatur auf einen nicht-tiefergelegten Ohmkontakt graphisch dargestellt. Im Folgenden werden die Kontaktwiderstände der AlInN- und AlInGaN/AlN/GaN-Heterostrukturen in Abhängigkeit der Recess-Ätzzzeit bzw. Recess-Tiefe und der Legiertemperatur vergleichend gegenübergestellt und qualitativ untersucht. Zusätzlich wird mit Hilfe der Recess-Ätzung

und der dadurch verbundenen Reduzierung des Metall-zu-2DEG-Abstandes die Möglichkeit einer geringeren Legiertemperatur für eine verbesserte Kontaktmorphologie evaluiert. Der Kontaktwiderstand sollte jedoch in Bezug auf Steilheit und Verstärkung unter  $0,5 \Omega\text{mm}$  liegen. Die Abhängigkeit des Kontaktwiderstandes von der Recess-Tiefe bei unterschiedlichen Legiertemperaturen ( $750 \text{ }^\circ\text{C}$ ,  $800 \text{ }^\circ\text{C}$  und  $860 \text{ }^\circ\text{C}$ ) ist in Abbildung 56 und Abbildung 57 dargestellt. Da die Ausbildung einer TiN-Schicht bzw. von TiN-Inseln erst ab einer Temperatur von  $700 \text{ }^\circ\text{C}$  stattfindet, ist die Untersuchung des Kontaktwiderstandes für Ohm-Legiertemperaturen  $< 750 \text{ }^\circ\text{C}$  nicht zielführend und wird in dieser Arbeit nicht weiter untersucht.

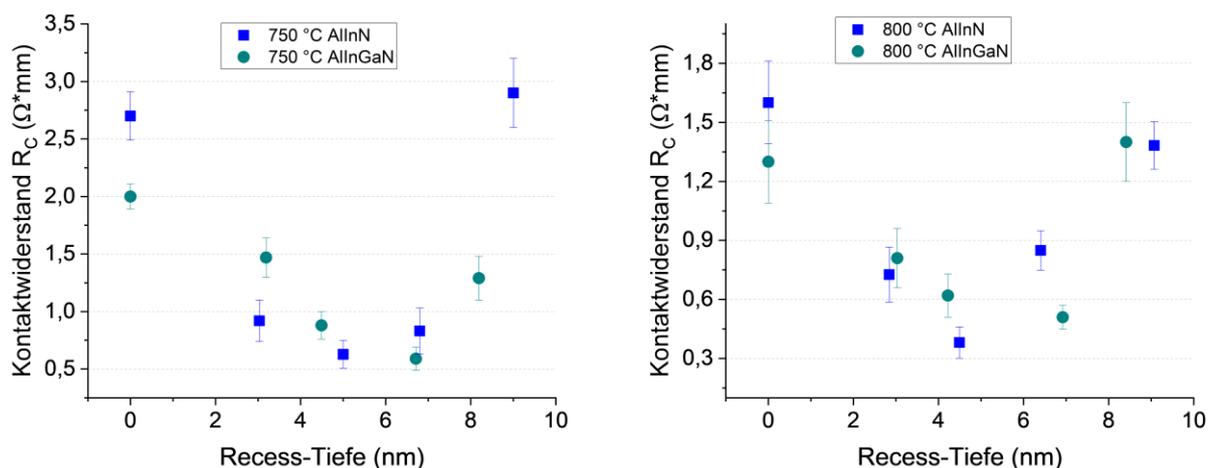


Abbildung 56 Kontaktwiderstand in Abhängigkeit der Recess-Tiefe und der Legiertemperatur für AlInN- und AlInGaN-basierte HEMT-Strukturen. Die Legierung des Ohmkontaktes fand bei a)  $750 \text{ }^\circ\text{C}$  und b)  $800 \text{ }^\circ\text{C}$  statt.

Wie bereits in den vorherigen Abschnitten beobachtet werden konnte, zeigt der Kontaktwiderstand eine starke Abhängigkeit von der Recess-Ätzzzeit und der dadurch verbleibenden Rest-Barrierendicke. Dabei kann sowohl für das ternäre als auch für das quaternäre Barrierenmaterial ein Minimum von  $R_C$  mit abnehmender Barrieren-Dicke bzw. zunehmender Recess-Tiefe gemessen werden. Anschließend erfolgt mit zunehmender Recess-Tiefe ein erneuter Anstieg des Kontaktwiderstandes. Dieses Phänomen verstärkt sich bei niedrigen Legier-Temperaturen, sodass  $R_C$  für eine AlInN-Probe, welche bei  $750 \text{ }^\circ\text{C}$  für 30 sec legiert wurde, von anfänglichen  $2,7 \Omega\cdot\text{mm}$  auf  $0,63 \Omega\cdot\text{mm}$  reduziert werden konnte. Somit kann  $R_C$  um 76 % bei einer AlInN- und 70 % bei einer AlInGaN-Heterostruktur erniedrigt werden. Trotz der Reduzierung des Kontaktwiderstandes einer bei  $750 \text{ }^\circ\text{C}$  legierten AlInN-Heterostruktur auf  $0,63 \Omega\cdot\text{mm}$  ist dieser Kontaktwiderstands-Wert dennoch zu hoch, um eine hohe Steilheit und eine verbesserte Zuverlässigkeit des Bauelementes zu erreichen. Eine Erhöhung der Legiertemperatur auf  $800 \text{ }^\circ\text{C}$  und gleicher Recess-Ätzzzeit (17 sec) führt bei einer AlInN-Heterostruktur zu einem  $R_C$  von  $0,38 \Omega\cdot\text{mm}$ . Wird die Legiertemperatur weiter auf  $860 \text{ }^\circ\text{C}$  erhöht, tritt wie zu erwarten eine Reduzierung des Kontaktwiderstandes auf. Zudem zeigt der Kontaktwiderstand nur noch eine geringe Abhängigkeit der Recess-Tiefe. Dieses Phänomen ist auf tief-ein-diffundierte

## Ohmsche Kontakte auf GaN-basierten HEMTs - Anforderung an den Ohmschen Kontakt und theoretische Hintergründe

TiN-Inseln zurückzuführen, wobei die Reduzierung des Metall-zu-Kanal-Abstandes nicht mehr benötigt wird. In diesem Fall wird das 2DEG direkt über tiefe Diffusionslöcher ankontaktiert. Unabhängig von der Legiertemperatur scheint die optimale Recess-Ätzeit für AlInN-basierte Barrieren bei 17 sec zu liegen, wodurch eine Rest-Barrierendicke von ca. 3 nm entsteht.

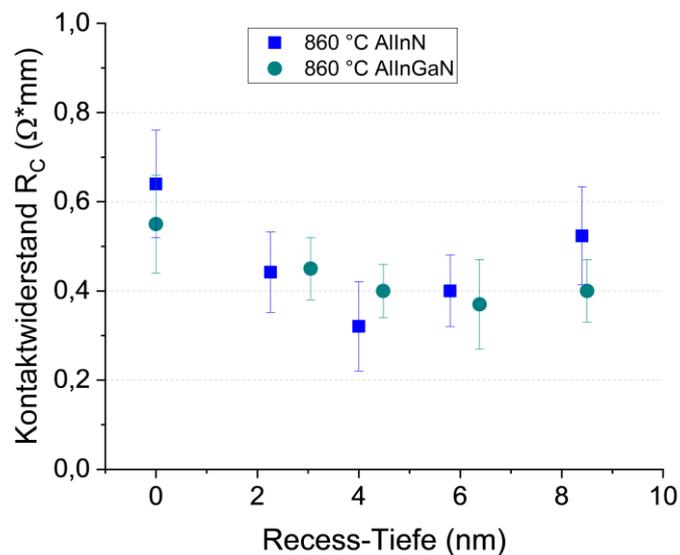


Abbildung 57: Kontaktwiderstand in Abhängigkeit der Recess-Ätzeit, welcher nach einer durchgeführten Legierung von 860 °C gemessen wurde.

Um die Abhängigkeit der Kontaktwiderstände für unterschiedliche Legiertemperaturen nochmals zu verdeutlichen, sind die in Abbildung 56 und Abbildung 57 erzielten Kontaktwiderstände für AlInN- und AlInGaN-basierte Heterostrukturen gemeinsam in Abbildung 58 aufgetragen.

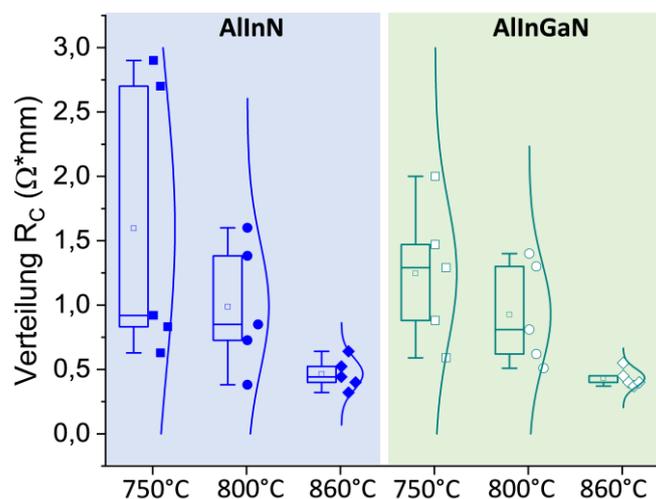


Abbildung 58: Verteilung der Kontaktwiderstandes bei unterschiedlichen Recess-Tiefen für eine ternäre und quaternäre Heterostruktur in Abhängigkeit unterschiedlicher Legiertemperaturen.

Die Auffächerung des Kontaktwiderstandes nimmt dabei mit zunehmender Legiertemperatur ab, so dass die bei 750 °C legierten Kontaktwiderstände noch eine sehr starke Abhängigkeit von der Recess-Tiefe aufweisen.

Aus den zuvor durchgeführten Versuchen an ternären AlInN-Heterostrukturen (siehe Abbildung 48) ging hervor, dass eine verbleibende Rest-Barrierendicke von 3-4 nm gewählt werden sollte, um eine ausreichende Menge an Ladungsträgern im Kanal zur Verfügung zu stellen und die Tunnelbarriere möglichst gering zu halten, so dass ein Minimum von  $R_C$  erreicht werden kann. Mit den hier verwendeten Plasmaparametern (Prozess B) sind für die AlInN-basierten Heterostrukturen eine Ätzdauer von 17 sec notwendig, um 4-5 nm Barrierenmaterial abzutragen. Betrachtet man die Graphen in Abbildung 56 jedoch genauer, ist ersichtlich, dass zum Erreichen eines minimalen  $R_C$  für quaternäre AlInGaN-basierte Heterostrukturen unter Verwendung der gleichen Prozessparameter eine längere Ätzzeit, nämlich ca. 25 sec, benötigt wird. Um eine langsamere Ätzrate AlInGaN-basierter Materialien oder eine verzögerte Ätzung durch ein verstärktes Oberflächenoxid als mögliche Ursache auszuschließen, wurden die Recess-Tiefen in Abhängigkeit der Ätzzeit aller ternären und quaternären Proben in Abbildung 59 aufgetragen. Dabei entsprechen die blau-schraffierten Balken den AlInN- und die grün-schraffierten Balken den AlInGaN-Heterostrukturen, welche bei unterschiedlichen Temperaturen legiert wurden.

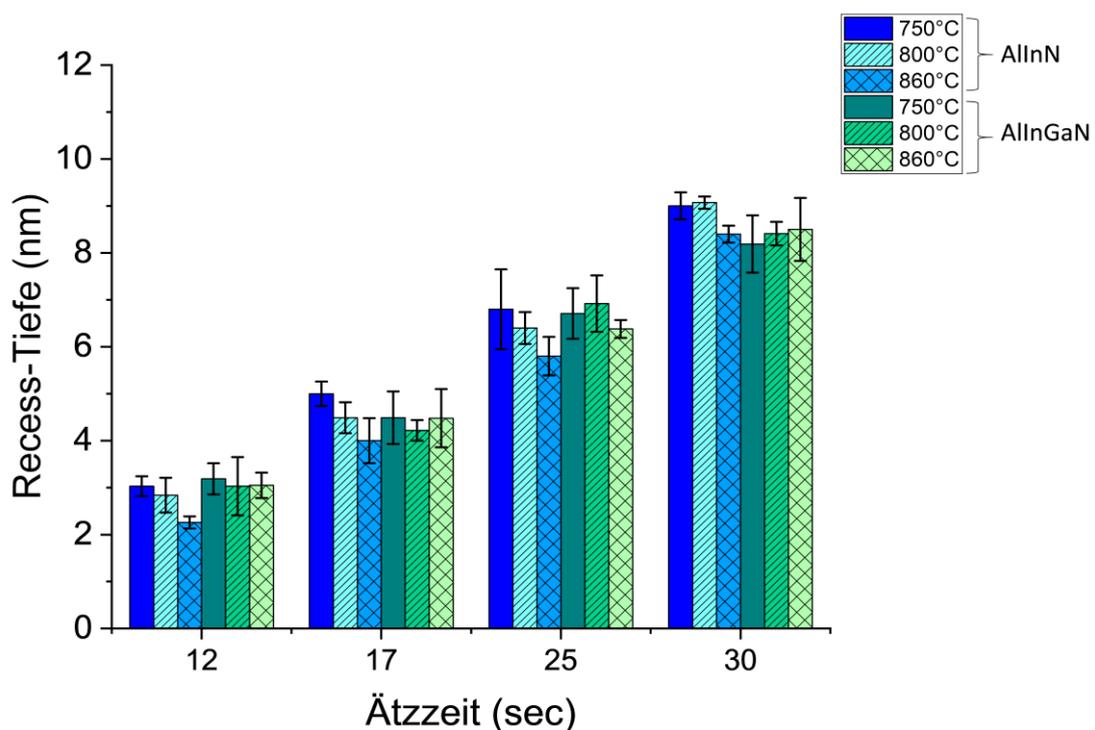


Abbildung 59: Recess-Tiefe in Abhängigkeit der Ätzdauer für AlInGaN (grün dargestellt) und AlInN (blau dargestellt). Zusätzlich ist der Einfluss der Legiertemperatur dargestellt.

Die Recess-Tiefe wurde nach dem Ohm-Lift-Off per AFM an Strukturen ermittelt, die während der Metallisierung abgeschattet waren. Zudem sind keine großen Unterschiede hinsichtlich der Ätzrate für die unterschiedlichen Barrierenmaterialien festzustellen, so dass

die längere Ätzzeit für quaternäre AlInGaN-Materialien zum Erreichen eines minimalen  $R_C$  nicht eindeutig erklärt werden kann.

### 5.5.2 Auswirkung der Legierdauer

Da die Ausdehnung der Diffusions- bzw. Reaktionsprozesse von der Temperatur und der Legierzeit abhängen [162] und das ohmsche Kontaktverhalten durch Ausbildung von TiN-Schichten beeinflusst wird, wird im nächsten Schritt die Legierzeit von 30 sec auf 300 sec erhöht. Die Legiertemperatur wird dabei konstant auf 800 °C belassen. Vor der Variation der Legierzeit, erfolgt die Recess-Ätzung für 17 sec einer ternären AlInN-Heterostruktur. Die Wahl der Legiertemperatur von 800 °C für die Durchführung dieser Experimente ist folgendermaßen begründet:

- Der Ohm-Legierschritt von 750 °C liefert  $R_C$ -Ausgangswerte  $> 2 \Omega\text{mm}$ , wobei auch mit Hilfe der Recess-Ätzung keine Werte  $< 0,6 \Omega\text{mm}$  erreicht werden konnten. Zwar kann dies zu dem jetzigen Zeitpunkt nicht sicher gesagt werden, allerdings gehen wir davon aus, auch unter Berücksichtigung der geringeren Oberflächenreaktionen bei 750 °C für 30 sec (siehe Abbildung 53), dass durch eine Verlängerung der Legierzeit keine  $R_C$ -Werte  $< 0,2 \Omega\text{mm}$  erzielt werden können.
- Bei einer Legiertemperatur von 860 °C für 30 sec wurden bereits erste TiN-Defekte detektiert, welche bis in den aktiven Bereich hineinragen. Zusätzlich wird durch diese Temperaturbehandlung ein extremer Anstieg im Leckstrom beobachtet [159].

Bei den hier untersuchten Proben wurde nach Aufbringen einer Lackmaske eine Recess-Ätzung durchgeführt, so dass eine Barrierendicke von ca. 4 nm erzielt wurde. Der aus TLM-Messungen extrahierte Kontakt- und Schichtwiderstand einer 800 °C legierten AlInN-Probe ist in Abhängigkeit der Legierdauer dargestellt (siehe Abbildung 60).

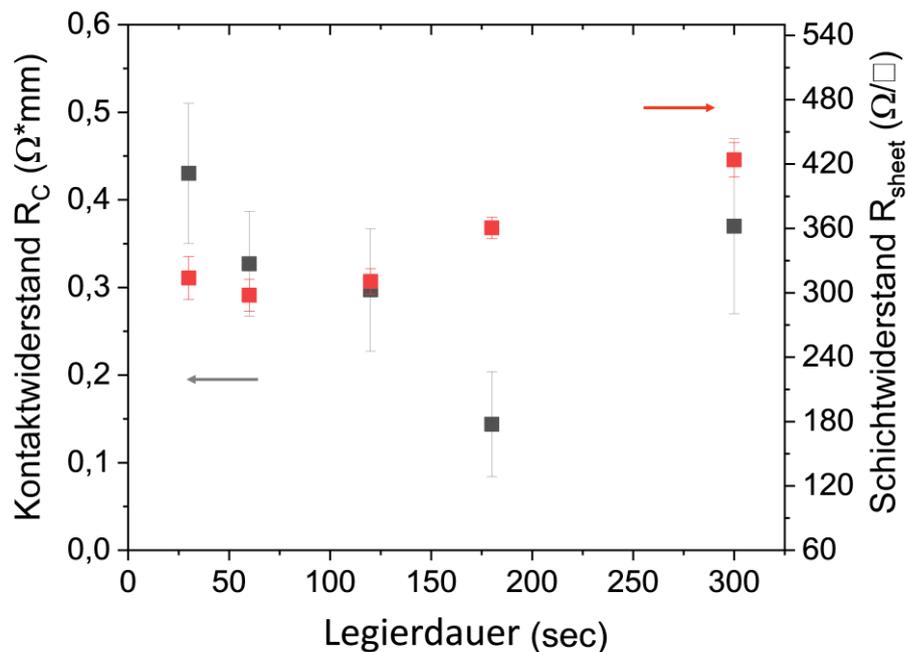


Abbildung 60: Kontaktwiderstand und Schichtwiderstand in Abhängigkeit der Legierdauer (30, 60, 120, 180 und 300 sec).

Durch Verlängerung der Legierzeit von 30 auf 180 sec kann der Ohmkontakt deutlich reduziert werden und erreicht einen Wert von  $0,14 \Omega \text{mm}$ . Eine weitere Verlängerung der Legierzeit auf 300 sec führt zu einem erneuten Anstieg des Kontaktwiderstandes. Der anfänglich konstante Schichtwiderstand erfährt bei einer Legierdauer von 300 sec einen Anstieg um ca. 35 %. Dies deutet bereits auf eine Degradation des 2DEGs hin. Bei einer Legierdauer von 600 sec konnte weder der Kontakt- noch der Schichtwiderstand gemessen werden.

Um die Halbleiteroberfläche bzw. die Reaktions-Grenzfläche zwischen Metall und Halbleiter genauer zu untersuchen, wurde auch bei diesen Proben die Ohm-Metallisierung mit 5 %-iger Flusssäure entfernt. Die REM-Analysen von der Halbleiteroberfläche nach einer Temperaturbehandlung bei  $800 \text{ }^\circ\text{C}$  für 30, 60 und 180 sec sind in Abbildung 61 dargestellt.

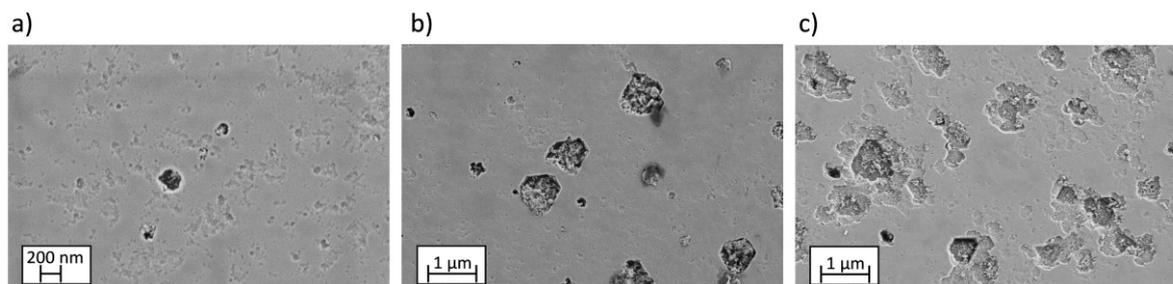


Abbildung 61: REM-Analysen der Halbleiteroberfläche nach Entfernung der Ohm-Metallisierung mit 5 % HF-Lösung nach a) 30 sec legierter Kontakt, b) 60 sec legierter Kontakt und c) 180 sec legierter Kontakt bei  $800 \text{ }^\circ\text{C}$ .

Bei kurzer Legierdauer von 30 sec sind erste oberflächennahe Reaktionen mit dem Halbleitermaterial erkennbar. Verlängert man die Legierzeit auf 60 sec, ist eine deutliche Zunahme tief eindiffundierter TiN-Inseln zu beobachten, welche bei einer Legierzeit von 180 sec so stark ausgeprägt sind, dass sie beinahe die komplette Halbleiteroberfläche bedecken. AFM-Messungen der Halbleiteroberfläche in Abbildung 62 verdeutlichen die Ausprägung tief eindiffundierter TiN-Inseln, wobei neben der Anzahl auch die Tiefe zunimmt. Diese haben bei einer Legierzeit von 60 sec eine Tiefe von ca. 25 nm und bei 180 sec eine Tiefe von ca. 50 nm. Die Defektdichte tief eindiffundierter Löcher bei einer Wärmebehandlung von 800 °C für 60 sec beträgt ca.  $4 \times 10^7 \text{ cm}^{-2}$ . Diese ist vergleichbar mit Beobachtungen in [163].

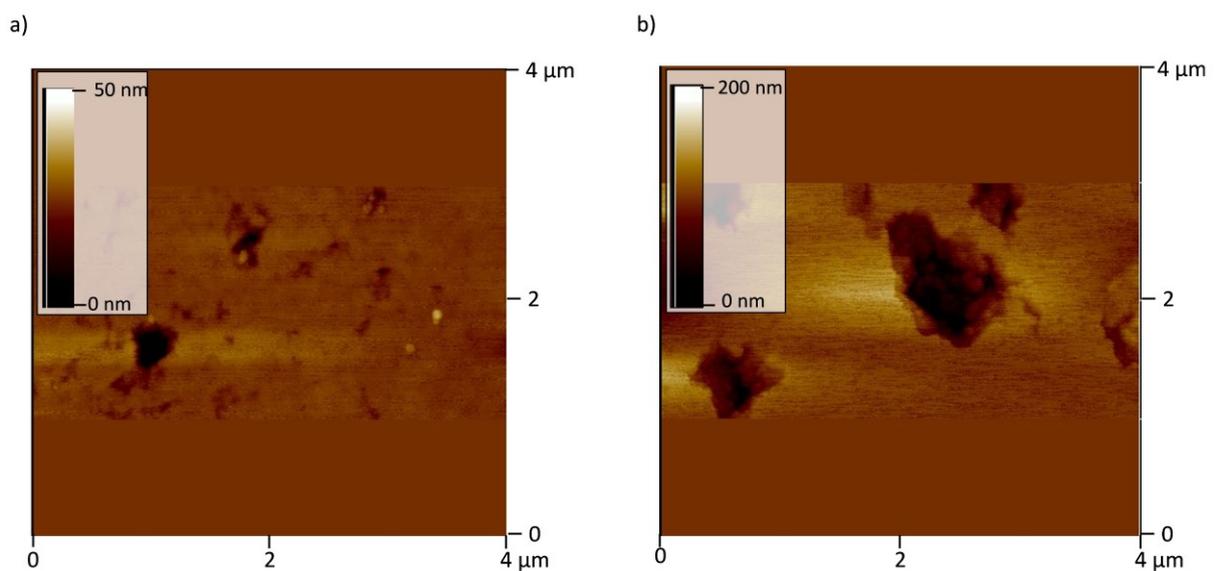


Abbildung 62: AFM-Messung der Halbleiteroberfläche nach einer durchgeführten Temperaturbehandlung bei 800 °C für a) 60 sec und b) 180 sec.

Eine Zunahme der TiN-Dichte fördert die Effizienz des Elektronentransports und führt zu einer Verringerung des Kontaktwiderstandes mit zunehmender Legierdauer. Die auftretenden Diffusionsvorgänge, welche sowohl eine Abhängigkeit der Legiertemperatur- als auch der Zeit zeigen, können phänomenologisch durch das 1. Ficksche Gesetz beschrieben werden:

$$J = \frac{1}{A} * \frac{dN}{dt} = -D * \partial c / \partial x \quad (72)$$

Dabei beschreibt  $N$  den Materialfluss, d.h. die Anzahl der Atome, die pro Zeiteinheit die Fläche  $A$  in einem Konzentrationsgradienten  $\partial c / \partial x$  durchwandern.  $D$  beschreibt den Diffusionskoeffizienten in  $[\text{cm}^2/\text{s}]$  und dient zur Berechnung des thermisch bedingten Transports eines Stoffes, welcher durch zufällige Bewegung von Teilchen geschieht. Das negative Vorzeichen gibt an, dass die Diffusion aus Bereichen hoher Konzentration in Bereiche niedriger Konzentration erfolgt. In einem Feststoff kann ein Fremdatom (hier

Titan) auf einem Gitterplatz eingebaut werden. Die Diffusion erfolgt, indem Titan unter Zuhilfenahme von Fehlstellen (hier Gallium) von einem Gitterplatz zum nächsten springt und eine Energiebarriere überwinden muss. Dieser Vorgang wird bei höheren Temperaturen begünstigt. Aus diesem Grund lässt sich der Zusammenhang zwischen dem Diffusionskoeffizienten und der Temperatur durch eine Arrhenius-Gleichung folgendermaßen ausdrücken:

$$D = D_0 * \exp\left(-\frac{H}{kT}\right) \quad (73)$$

Dabei bezeichnet  $H$  die Aktivierungsenthalpie, welche proportional zur Schmelztemperatur  $T_m$  ist [121].  $D_0$  ist eine für das System betrachtete Konstante.

Durch hohe Legiertemperaturen wird die Diffusion der einzelnen Metallschichten, die Reaktion mit dem umgebenden Barrierenmaterial und zuletzt die Ausbildung tiefer Diffusionszähne begünstigt. So kann die Verringerung des Kontaktwiderstandes mit zunehmender Legiertemperatur auf eine verstärkte Diffusion von Titan in die Halbleiteroberfläche und eine daraus resultierende Reduzierung des Tunnelabstandes zwischen Metall und 2DEG zurückgeführt werden. Dabei konnte beobachtet werden, dass die TiN-Inseln hauptsächlich an den Durchstoßversetzungen, welche vom GaN in die Barrierenschicht reichen, aufgetreten sind. Gegen eine weitere Erhöhung der Legiertemperatur spricht die starke Aufoxidation von Titan und Aluminium [118] ( $\text{TiO}_x$  und  $\text{AlO}_x$ -Verbindungen), welche eine Zunahme der Oberflächenrauheit der ohmschen Kontakte zur Folge hat. Zusätzlich kommt es bei weiterer Erhöhung der Legiertemperatur ( $> 860 \text{ }^\circ\text{C}$ ) zu einer Degradation des 2DEGs, wodurch eine Abnahme von  $\mu$  und ein Anstieg von  $R_{sheet}$  beobachtet werden kann [120]. Nach Prozessierung und finaler Charakterisierung der Wafer, welche eine Kontaktlegierung zur Ausbildung ohmscher Kontakte  $> 800 \text{ }^\circ\text{C}$  erhalten haben, hat sich ein massiver Anstieg des Gate-Leckstromes gezeigt. Dieser kann zum frühzeitigen Ausfall des Bauelementes führen.

## 5.6 Schlussfolgerungen

In den hier vorgestellten Experimenten wurden Ohmsche Kontakte auf AlIn(Ga)N/GaN-HEMTs mit einer AlN-Zwischenschicht untersucht. Ziel der Untersuchungen war es, den Kontaktwiderstand zwischen AlIn(Ga)N-Barriere und GaN-Puffer zu minimieren. Dabei wurde das Halbleitermaterial im Bereich der Ohmschen Kontakte mit Hilfe eines trockenchemischen Ätzprozesses teilweise abgetragen, um die Distanz zwischen Metallisierung und 2DEG zu verringern. Durch Untersuchungen unterschiedlicher Plasmaprozesse konnte gezeigt werden, dass chlorhaltige Gasgemische gut dafür geeignet sind, indiumhaltige Barrieren zu ätzen, so dass moderate Ätzraten mit den hier zur Verfügung stehenden Anlagen erzielt werden konnten. Jedoch eignen sich Cl-dominierte

Plasmaprozesse nicht dazu, Oberflächenoxide effizient von der Halbleiteroberfläche zu entfernen. Die Folge waren lange Ätzverzögerungen und Maskierung der Ätzrate. Durch den Einsatz von  $\text{BCl}_3$  konnten mehrere nutzbringende Effekte erzielt werden. Zum einen konnte durch die Beigabe von  $\text{BCl}_3$  in ein  $\text{Cl}_2$ :Ar-Gemisch die Anzahl an Cl-Radikalen erhöht werden, was eine vermehrte chemische Reaktion zur Folge hat. Zum anderen führte es dazu, den Plasmaprozess zu stabilisieren und eine einheitliche Ätzung zu gewährleisten. Zusätzlich konnte gezeigt werden, dass  $\text{BCl}_3$  eine deoxidierende Wirkung aufweist und somit eine deutliche Reduzierung des Ätzverzuges erreicht werden konnte. Bei Experimenten, bei denen eine Vorbehandlung mit  $\text{BCl}_3$  vor der eigentlichen  $\text{Cl}_2$ :Ar-Ätzung eingesetzt wurde, um Oberflächenoxide zu entfernen, zeigten sich vermehrt Dropletbildungen auf der Halbleiteroberfläche. Diese konnten mit Zunahme der Ätzzeit und des Gesamt- $\text{BCl}_3$ -Flusses vergrößert werden. Anhand von Literaturangaben liegt die Vermutung nahe, dass es sich bei diesen Droplets um  $\text{InCl}_3$ -Inseln handelt. Dies wurde allerdings nicht weiter durch physikalische Analysen bestätigt.

Nach Ermittlung der Ätzraten der einzelnen Plasmaprozesse wurden diese auf ganzen Wafern angewendet und der Kontaktwiderstand in Abhängigkeit der Recess-Tiefe gemessen. Die ersten Versuche an ternären AlInN-Proben mit einer Legiertemperatur von  $800\text{ }^\circ\text{C}$  und einer Legierzeit von 30 sec zeigten, dass der Kontaktwiderstand mit Hilfe der Recess-Ätzung von anfänglichen  $0,9\ \Omega\text{mm}$  auf  $0,2\ \Omega\text{mm}$  reduziert werden konnte, wobei das beste Ergebnis durch den Einsatz mit  $\text{BCl}_3$  erzielt werden konnte. Leider konnte dieses gute Ergebnis mit  $\text{BCl}_3$  nicht reproduziert werden. Durch weitere Versuche, sowohl mit  $\text{BCl}_3$ - als auch Cl:Ar-basierten Plasmaprozessen konnte gezeigt werden, dass zum Erreichen niedriger Ohmkontakte die verbleibende Barrierendicke eine sehr entscheidende Rolle spielt. Die Untersuchung des Kontaktwiderstandes in Abhängigkeit von der verbleibenden Barrierendicke ergab bei AlInN-basierte Barrieren eine optimale Dicke von 3 nm, welche mit der zuvor diskutierten Theorie übereinstimmt. Eine weitere wichtige Einflussgröße auf den Kontaktwiderstand war durch die Legiertemperatur und Legierdauer gegeben, wobei eine Verbesserung des Kontaktwiderstandes mit zunehmender Legiertemperatur (von  $750\text{ }^\circ\text{C}$  über  $800\text{ }^\circ\text{C}$  bis  $860\text{ }^\circ\text{C}$ ) beobachtet wurde. Zusätzlich konnte eine starke Abhängigkeit des Kontaktwiderstandes mit der Recess-Tiefe bei niedrigen Legiertemperaturen ( $750\text{ }^\circ\text{C}$  und  $800\text{ }^\circ\text{C}$ ) beobachtet werden, so dass eine Verbesserung von ca. 75 % erzielt werden konnte. Bei höheren Legiertemperaturen  $> 800\text{ }^\circ\text{C}$  ist die Recess-Ätzung nicht mehr der dominierende Faktor zum Erreichen niedriger Ohmkontakte. Ursächlich hierfür sind tiefe TiN-Inseln, welche ab einer Temperatur  $> 800\text{ }^\circ\text{C}$  ausgebildet werden und eine direkte Kontaktierung des 2DEG ermöglichen. Eine Zunahme dieser TiN-Inseln und ein daraus resultierendes  $R_C$  von  $0,14\ \Omega\text{mm}$  konnte bei einer niedrigen Legiertemperatur von  $800\text{ }^\circ\text{C}$  und einer Legierdauer von 180 sec erzielt werden. Eine weitere Verlängerung der Legierdauer führte zum Anstieg des Schichtwiderstandes, was auf eine Degradation des 2DEGs hindeutet, so dass ab einer Legierzeit von 600 sec kein ohmsches Verhalten mehr gemessen werden konnte.

## 6 Gate-Technologie

Eine der großen technologischen Herausforderungen bei HEMT-Transistoren ist die Realisierung kurzer Gatelängen. Sowohl der Gate-Widerstand  $R_g$  als auch die Gatelänge  $L_g$  sind für die HF-Eigenschaften des Transistors entscheidend. Wie bereits aus Gleichung (37), (40) und (43) deutlich hervorgeht, kann eine Verbesserung dieser Parameter durch eine Reduzierung der Gatelänge erreicht werden. Gleichzeitig wird die Querschnittsfläche des Gate-Kontaktes vermindert, wobei gemäß:

$$R_g \sim \frac{\rho W_g}{mhL_g} \quad (74)$$

der Gate-Widerstand ansteigt [28]. Dieser definiert den Gate-Strom, der zum Laden und Entladen des Gates erforderlich ist, und wird hauptsächlich durch die Breite und Dicke der Metallisierung definiert. Dabei ist  $\rho$  der spezifische Widerstand des Gate-Metalls,  $W_g$  die Gateweite,  $m$  die Anzahl der parallel zueinander liegenden Gatefinger und  $h$  die Höhe der Gate-Metallisierung. Die parallele Anordnung von mehreren Gatefingern hat Auswirkungen auf die HF-Eigenschaften des Transistors, so dass höhere MSG/MAG-Werte mit einer geringeren Anzahl an Gatefingern erreicht werden können. Dies kann anhand Gleichung (36) und (37) erklärt werden, wobei  $C_{gd}$  und  $L_s$  bei einer Mehrfinger-Anordnung beeinflusst werden [36]. Da der Gate-Widerstand als ein elektrischer Leiter angesehen werden kann, nimmt dieser mit größerer Gateweite zu und mit zunehmender Höhe, d.h. zunehmender Fläche, ab. Somit kann einer Erhöhung des Gatewiderstandes bei reduzierter Gatelänge durch eine erhöhte Anzahl an Gatefingern ( $m$ ), ein hoch-leitfähiges Metall (z.B. Cu) und durch Erhöhung der Gate-Metalldicke entgegengewirkt werden. Allerdings ist der letztgenannte Ansatz nicht sehr praktikabel, da das Aspektverhältnis des Gates, das als  $h/L_g$  definiert ist, sehr groß wird und die Prozessinstabilität erschwert wird. Ein gängiger Ansatz, geringe Gatewiderstände bei gleichzeitig reduzierten Gatelängen aufrecht zu erhalten, ist die Realisierung von T-Gates [165]. Dabei setzt sich das Gate aus einem schmalen,  $L_g$  definierenden „Fuß“, welcher den Schottky-Kontakt bildet, und einem darüberliegenden breiteren „Kopf“ zusammen. Eine bewährte Lithographietechnik, T-gates mit Gatelängen im Submikrometerbereich herzustellen, ist durch die Verwendung der Elektronenstrahlolithographie gegeben. Dabei wird zur gewünschten Strukturierung der mit Lack bedeckten Oberfläche ein Strahl mit hochenergetischen Elektronen verwendet. Der Elektronenstrahl kann mittels elektrischer Felder gezielt in x- und y-Richtung abgelenkt werden. Der für die Strukturierung verwendete elektronenempfindliche Lack besteht aus langen organischen Polymerketten, die aufgrund der Energie von sekundären und rückgestreuten Elektronen unterbrochen (positiver Lack) oder vernetzt (negativer Lack) werden. Durch die veränderte Lackstruktur in den belichteten Bereichen unterscheidet sich die Auflösungsrate beim Einbringen in einen Entwickler von der Lackstruktur in den unbelichteten Bereichen. Die minimal mögliche Auflösung („critical dimension“ = cd) wird

hauptsächlich durch den Strahldurchmesser des Elektronenstrahls, durch Vorwärtsstreuung der Elektronen im Lack und den Sekundärelektronen bestimmt. Die Vorwärtsstreuung und die dadurch entstehende Verbreiterung des injizierten Elektronenstrahls kann durch die Verwendung hoher Beschleunigungsenergien oder dünnen Lackstrukturen verringert werden [166]. Allerdings ist die Erzeugung von Sekundärelektronen unvermeidlich.

Zur Realisierung der gewünschten Gate-Strukturen können zwei Techniken angewendet werden:

1. **Nitrid-basierter Gate-Prozess** [167]: Bei dieser Technologie werden Gatefuß und –Kopf in zwei separaten Lithographieschritten realisiert. Die mittels Elektronenstrahl definierte Fußöffnung wird mit einem trockenchemischen Plasmaprozess in ein Nitrid übertragen. Die Definition des Gatekopfes erfolgt mit Hilfe einer optischen Stepperlithographie. Dabei ist ein ausreichender Unterschnitt (negative Seitenwandwinkel oder unterschrittenes Kantenprofil) für den anschließenden Lift-Off-Prozess notwendig. Die größte Schwierigkeit, die während dieser Prozessierungstechnik auftritt, ist die Fehljustage von Gatekopf- zu Fuß, welche durch unterschiedliche Lithographieschritte hervorgerufen wird.
2. **Mehrlagen-Lack-Technologie** [168]: Bei dieser Technologie werden mindestens zwei Lacke auf das Substrat aufgebracht und in einem Schritt mit Hilfe der Elektronenstrahlolithographie belichtet, um sowohl den Gatefuß als auch den –Kopf zu definieren. Um die Lift-Off-Qualität bei diesem Prozess zu verbessern, sollte eine dritte Lackschicht genutzt werden, welche einen einstellbaren Unterschnitt definiert. Im Zuge dieser Arbeit soll hauptsächlich die Mehrlagen-Lack-Technologie untersucht und bewertet werden.

Im nachfolgenden Abschnitt werden die einzelnen Prozessierungsmöglichkeiten, welche herkömmlich zur Erzeugung von Gate-Kontakten eingesetzt werden, erläutert sowie die Vor- und Nachteile der jeweiligen Technologie vorgestellt.

### 6.1 Das Nitrid-basierte Gate

Durch eine Nitrid-unterstützte Gate-Prozessierung ist die Möglichkeit gegeben, sowohl den Gatekopf– als auch den Fuß getrennt voneinander zu optimieren und dadurch eine vereinfachte Kontrollierbarkeit während der Prozessierung zu erhalten. Zusätzlich können alternative Gateformen, wie ein T- oder Gamma-Gate ( $\Gamma$ -Gate), bei dem eine Verschiebung des Gatekopfes Richtung Source- oder Drain zu einer Reduzierung parasitärer Eingangskapazitäten führt, realisiert werden. Eine weitere Möglichkeit, parasitäre Kapazitäten, wie die Gate-Drain-Kapazität zu reduzieren und das Durchbruchverhalten des Bauteils zu verbessern, ist durch die Verwendung der Feldplatten-Technologie (FP-

Technologie) gegeben. Zur Realisierung der Feldplatten-Technologie wird eine dicke (> 40 nm) Passivierungsschicht benötigt, welche zur Unterdrückung negativer Oberflächenzustände beiträgt und bereits eine gängige Vorgehensweise bei der Prozessierung von Hochleistungsbau-elementen darstellt. Die schematische Darstellung einer Gamma-Gate- und einer Feldplatten-Technologie ist in Abbildung 63 abgebildet.

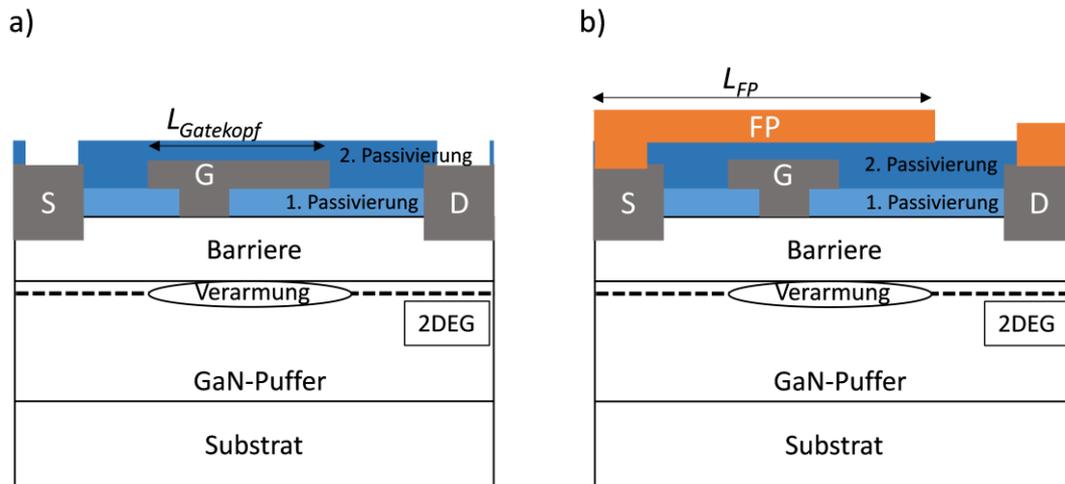


Abbildung 63: Schematische Darstellung eines HEMTs basierend auf a) einer Gamma-Gatestruktur und b) einer T-Gate-Struktur mit einer Source-Feldplatte.

Die Abscheidung der ersten Passivierungsschicht erfolgt vor der Prozessierung des Gatemoduls und bestimmt später die Höhe des Gatefußes. Zur Definition des Gatefußes wird ein elektronenempfindlicher Fotolack auf den Wafer aufgebracht und anschließend belichtet und entwickelt. Die dadurch entstandene Öffnung wird mit Hilfe eines trockenchemischen Ätzprozesses in das darunter liegende Nitrid bis zur Halbleiteroberfläche übertragen. Die T-Gate-Struktur (bzw. der Gatekopf) wird durch einen geeigneten Lift-Off-Prozess mit Hilfe der optischen Stepperlithographie umgesetzt. Nach dem Abscheiden der zweiten Passivierungsschicht und einer Öffnung für den Source-Metallkontakt, erfolgt die Strukturierung der zusätzlichen Metallebene als Feldplatte mit Anschluss zum Source-Kontakt („Source-terminierte Feldplatte“).

Das Durchbruchverhalten eines HEMTs wird meist durch die erhöhte Feldverteilung am drainseitigen Ende des Schottky-Kontaktes bestimmt. Dabei hat sich gezeigt, dass das Wesentliche zum Erreichen einer hohen Durchbruchspannung darin besteht, ein zunehmendes Verarmungsgebiet an der Oberfläche des Kanals zwischen Drain und Schottky-Kontakt zu generieren [169]. Durch die Implementierung einer Feldplatte wird der Spannungsabfall an der Gate-Kante Richtung Drain reduziert, wodurch die Verteilung des elektrischen Feldes verändert und die Feldspitze abgeschwächt wird [170]. Durch diesen Effekt kann eine Erhöhung der Durchbruchspannung erreicht und die Auswirkung von Oberflächentraps vermindert werden [171]. In [169] wurde erstmals das FP-Konzept auf einen AlGaIn/GaN-HFET angewendet, wobei die Durchbruchspannung um 20 % erhöht werden konnte. Bei diesem FP-Konzept ist die Feldplatte direkt mit dem Gatefinger

verbunden (siehe Abbildung 63 a), wobei die Feldplattenwirkung durch eine Nitridschicht unterstützt wird und die Ausdehnung des Verarmungsgebietes an der Kanaloberfläche vergrößert wird.

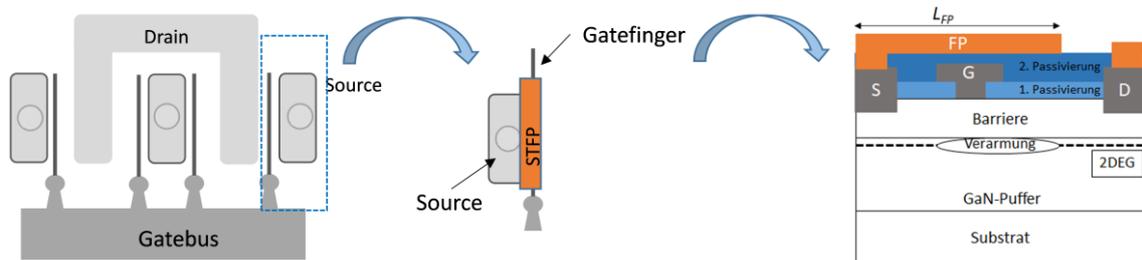


Abbildung 64: (Links) Darstellung eines Mehrfingertransistors (ohne FP), wobei die einzelnen Gatefinger mit Hilfe eines Gatebusses miteinander verbunden sind. (Mitte und Rechts) Zusätzlich ist der Aufbau der Source-terminierten-FP und die Verbindung mit dem Gatefinger genauer dargestellt.

Eine weitere Methode zur Implementierung einer Feldplatte wurde von A. Chini et al. [172] vorgestellt, wobei die Feldplatte durch eine dielektrische Schicht vom Gatefinger separiert und über einen Gatebus mit dem Gatefinger verbunden ist (siehe Abbildung 63 b) und Abbildung 64). Zum Erreichen der optimalen Feldplattenwirkung ist sowohl die Dicke der ersten Passivierungsschicht als auch die Länge der Feldplatte  $L_{FP}$  von entscheidender Bedeutung. Der Einfluss kritischer geometrischer Variablen auf die Durchbruchspannung wurde systematisch in [173] untersucht. Ist die Feldplatte Teil der Gate-Struktur oder mit dem Gate verbunden, wird die Kapazität, welche sich zwischen Feldplatte und Kanal ausbildet (Gate-Drain Feedback-Kapazität) erhöht und führt zu einer verminderten Leistungsverstärkung des Bauteils und zu einer Reduzierung der Grenzfrequenz (Vergleich Gleichung (43)). Zur Abschwächung dieses unerwünschten Nebeneffektes ist eine Reduzierung der Feldplattengeometrie (d.h.  $L_{Gatekopf}$ ) Richtung Drain bzw. eine Vergrößerung des Abstandes von Feldplatte zu Drain notwendig. Dies kann jedoch zu einer Verschlechterung der Durchbrucheigenschaften des Bauteils führen [174]. Eine weitere Möglichkeit, eine Erhöhung der parasitären Gate-Drain-Kapazität zu vermindern, kann durch eine mit Source verbundene Feldplatte erreicht werden [174]. In dieser Anordnung macht sich die Kapazität zwischen Feldplatte und Kanal durch eine Erhöhung der Ausgangskapazität bemerkbar, welche durch das Anpassnetzwerk wieder kompensiert werden kann.

Aufgrund des hohen Auflösungsvermögens eignet sich die Elektronenstrahlolithographie vorrangig zur Realisierung von Strukturen im Submikrometerbereich. Unkritische Strukturdimensionen, wie beispielsweise der Gatekopf mit einer Dimension von ca. 500 nm, können mittels der wesentlich schnelleren optischen Stepper-Lithographie hergestellt werden. Ein wesentlicher Einflussfaktor dieser Mix- und-Match-Lithographie ist durch die Ausrichtung (Alignment) der einzelnen Lithographie-Techniken gegeben. Die dadurch generierten Fehler in der Überdeckungsgenauigkeit von Strukturen (Overlay)

führen innerhalb der Prozessierung eines Wafers zu einem Kopf-zu-Fuß-Versatz. Dieser Versatz wird durch den Bedampfungswinkel während der Gate-Metall-Abscheidung verstärkt, wodurch eine kontrollierte Realisierung von T- und  $\Gamma$ -Gates erschwert wird. Untersuchungen der Gate-Struktur an unterschiedlichen Positionen (Mitte im Vergleich zum Rand) haben gezeigt, dass eine Verschiebung des Gatekopfes zum Gatefuß zu beobachten ist (siehe Abbildung 65).

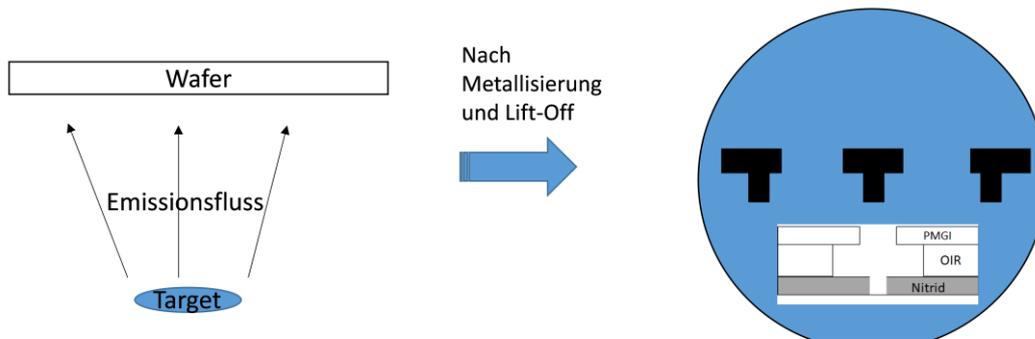


Abbildung 65: Einfluss des Bedampfungswinkel. Schematische Darstellung der Gate-Struktur nach dem Lift-Off an unterschiedlichen Positionen auf dem Wafer (Mitte und Rand).

Um den Effekt des Kopf- zu Fuß-Versatzes zu minimieren, ist deshalb ein selbstjustierender Prozess notwendig. Dies kann mit Hilfe eines Mehrlagen-Lack Prozesses realisiert werden. Bei diesem Prozess werden sowohl Gatefuß als auch -Kopf simultan definiert.

## 6.2 Die Mehrlagen-Lack-Technologie

Aufgrund der kleinen geometrischen Abmessungen werden die T-Gates mit Hilfe der Elektronenstrahlolithographie realisiert, wobei ein Dreilagelack-System - bestehend aus PMMA 950K, PMGI und PMMA 50K – verwendet wird. Zur Definition des Gatefußes wird der unterste Lack PMMA 950K, welcher ein hohes Molekulargewicht besitzt, aufgebracht. Dieser Lack besitzt die geringste Empfindlichkeit und wird nur bei vergleichsweise hohen Dosen bei der Belichtung in die für die Entwicklung lösliche Form umgewandelt. Um ein Lift-Off-geeignetes Profil zu erzeugen, wird als Zwischenschicht Polydimethylglutarimid (PMGI) verwendet. Diese Schicht ist ebenfalls fotosensitiv, besitzt jedoch einen deutlich geringeren Kontrast als der PMMA-Lack [175]. Die Kontrastkurve beschreibt dabei das Verhältnis der nach Entwickeln verbleibenden Lackschichtdicke zur ursprünglichen Schichtdicke in Abhängigkeit der Belichtungs-dosis. Daher weisen Fotolacke mit einem hohen Kontrast einen geringen Dunkelabtrag auf und sind erst ab einer bestimmten Belichtungs-dosis entwickelbar. PMMA 50K bildet die obere Lackschicht und besitzt gegenüber den anderen Fotolacken eine mittlere Sensitivität. Ein schmaler zentraler Strahl mit hoher Dosis belichtet alle drei Lackschichten, während

flankierende Seitenstrahlen mit geringerer Dosis nur die oberen beiden Lagen umwandeln können. Die belichtete Lackstruktur wird danach in drei separaten Entwicklerschritten gelöst. Dabei wird der oberste Lack mit einem hochkonzentrierten MIBK-Gemisch („Methylisobutylketon“) entwickelt. Die dadurch entstehende obere Öffnung bestimmt die Dimension des Gatekopfes. Nach einer kurzen Spülung mit Isopropanol und Trocknung des Wafers in einer Schleuderkammer, erfolgt die PMGI-Entwicklung mit AZ726. Aufgrund der hohen Selektivität AZ-basierter Entwickler gegenüber PMMA, kann die laterale Aufweitung und somit das „Undercut“-Profil bzw. der Unterschnitt des Lackes sehr gut durch die Entwicklerzeit des PMGI eingestellt werden. Um die unterste Lackstruktur zu entwickeln, wird ein schwach konzentriertes MIBK durch Verdünnung mit IPA verwendet. Die schematische Darstellung zur Realisierung eines T-Gates mit Hilfe der Elektronenstrahlolithographie im Dreilagelack-System ist in Abbildung 66 a) dargestellt. Abbildung 66 b) zeigt REM-Aufnahmen des Lackprofils eines T-Gates nach Belichtung und Entwicklung.

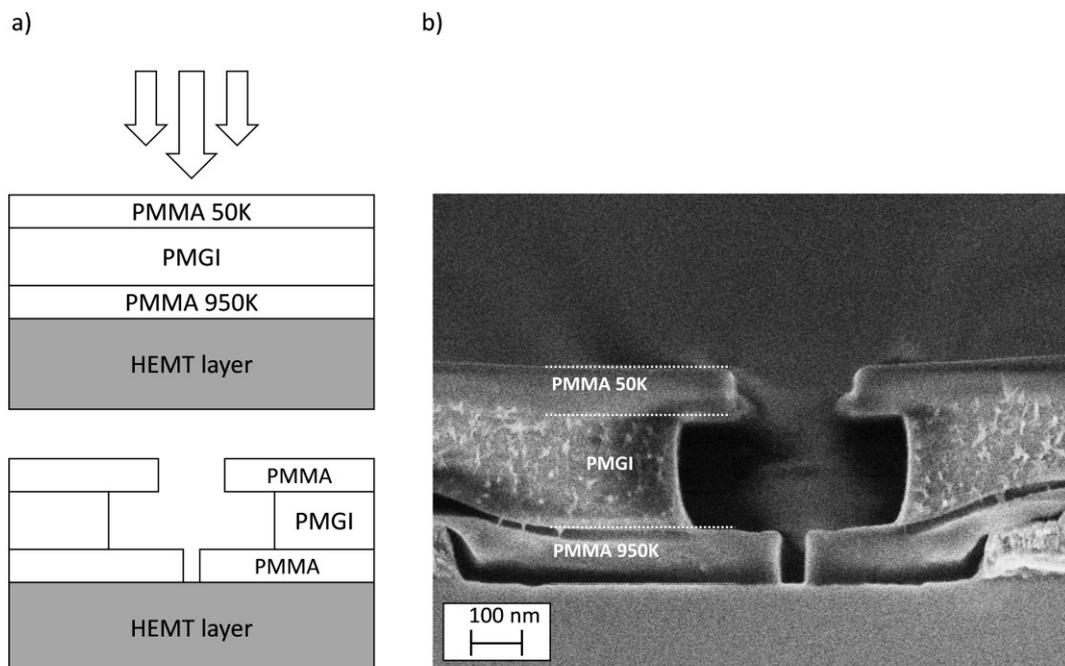


Abbildung 66: a) Schematische Darstellung zur Realisierung einer T-Gate Struktur mit Hilfe der Elektronenstrahlolithographie im Dreilagelack-System und b) REM Aufnahme des Dreilagelack-Systems im Querschnitt

Um die gewünschten Gate-Dimensionen zu erreichen, müssen verschiedene Parameter aufeinander abgestimmt werden: die einzelnen Strahlbreiten, die Strahldosen, die räumliche Separation zwischen Zentral- und Seitenstrahl und die Entwicklerzeit. Diese Parameter sind nicht unabhängig voneinander einstellbar. Wird z.B. bei gleicher Dosis die Breite des Seitenstrahles verändert, wird aufgrund von Streueffekten auch der belichtete Bereich des unteren Lackes verbreitert. Zudem wird die minimale Gatelänge in dicken Lacksystemen aufgrund von Vorwärtsstreuung, d.h. die Ablenkung der Elektronen, limitiert [168]. Um diesen Effekt zu minimieren, kann der Belichtungsvorgang bei höheren

Beschleunigungsspannungen durchgeführt werden. Eine weitere Optimierung hin zu kleineren Gatelängen kann durch die Reduzierung der Gesamtlackdicke erreicht werden. So wurde beispielsweise in [29] gezeigt, dass die Gatelänge von 100 nm bei 50 kV und 900 nm Gesamtlackdicke auf 58 nm bei 100 kV und 600 nm Lackdicke reduziert werden kann. Die Umstellung der Beschleunigungsspannung von 50 kV auf 100 kV erfordert verhältnismäßig lange Stabilisierungszeiten der Anlage, was den Fertigungsdurchsatz neben der etwa verdoppelten Schreibzeit bei 100 kV zusätzlich signifikant vermindert. Dem steht in einer Produktionsumgebung die Kosten-Nutzen-Rechnung zur Anschaffung einer möglicherweise nicht ausgelasteten separaten Anlage für 100 kV-Belichtungen gegenüber. Die Prozessentwicklung zur Realisierung von Gatelängen  $< 100$  nm wurde daher mit einer Beschleunigungsspannung von 50 kV durchgeführt. Zwar würde die Realisierung durch eine Reduzierung der Gesamtlackdicke vereinfacht werden, jedoch ist dies mit einer Erhöhung des Gatewiderstandes und Reduzierung von  $f_{max}$  verbunden.

### 6.2.1 Bestimmung der minimalen Grenzdosis $D_0$

Zur Bestimmung der minimalen Dosis  $D_0$ , welche zur Auflösung des unteren Lackes benötigt wird und letztendlich zur Gatefußdefinition beiträgt, wird ein Zentralstrahl mit unterschiedlichen Dosiswerten über den Wafer gescannt. Der Einfluss der Flügeldosis, die zur Aufweitung der Gatefußdimension beiträgt, wird vorerst nicht berücksichtigt. Um eine Aussage hinsichtlich der Gatelänge  $L_g$  und Prozessstabilität treffen zu können, ist eine direkte Beurteilung der Fußlacköffnung mittels REM ohne Deformation der elektronenempfindlichen Lackstruktur nicht möglich. Die Fußlacköffnung wird daher zunächst über einen trockenchemischen Plasmaprozess in die darunterliegende Nitridschicht übertragen, welche einer niederenergetischen REM-Inspektion standhält. In Abbildung 67 sind REM-Aufnahmen der im Nitrid definierten Gatefußöffnung für unterschiedliche Dosiswerte zu sehen. Dabei ist aus Abbildung 67 a) zu entnehmen, dass mit einer Zentralstrahl-Dosis von  $1000 \mu\text{C}/\text{cm}^2$  keine homogene und stabile Gatefußöffnung erzielt werden kann. Wird diese Dosis auf  $1200 \mu\text{C}/\text{cm}^2$  erhöht, kann eine stabile Gatefußöffnung von 95 nm beobachtet werden. Der Querschnitt des Lackprofils mit fehlender Flügelbelichtung ist in Abbildung 67 c) abgebildet. Durch die fehlende Flügelbelichtung ist die obere Lacköffnung nur minimal geöffnet, so dass der Gatekopf eine Dimension von ca. 170 nm besäße. Eine homogene Metalldeposition des Gatefußes ist bei diesem Aspektverhältnis nicht über den gesamten 4“ Wafer möglich. Um ein Zusammenwachsen der Gatestruktur zu verhindern, muss im Folgenden die obere Öffnung vergrößert werden. Dies kann durch flankierende Seitenstrahlen, die sogenannte Flügelbelichtung, erreicht werden.

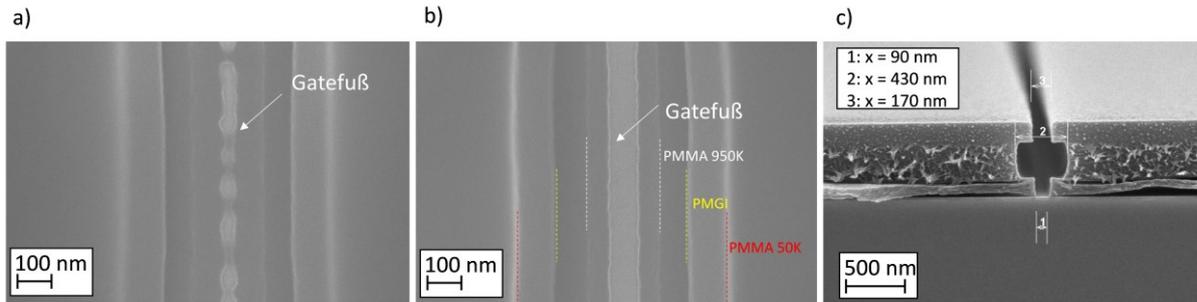


Abbildung 67: REM-Inspektion der Gatefußöffnung zur Bestimmung der minimalen Dosis  $D_0$  a) Gatefußunterbrechungen mit einer Dosis von  $1000 \mu\text{C}/\text{cm}^2$  und b) einer Dosis von  $1200 \mu\text{C}/\text{cm}^2$  mit sauberer Gatefußdefinition. Abbildung c) zeigt das Lackprofil im Querschnitt mit Zentralstrahl und ohne Flügelbelichtung.

## 6.2.2 Einfluss der Flügelbelichtung

Der Einfluss der Flügelbelichtung auf die obere Lacköffnung und auf die Aufweitung des Gatefußes wurde über drei unterschiedliche Flügeldosen evaluiert. In Abbildung 68 sind REM-Aufnahmen von Lackprofilen im Querschnitt dargestellt, wobei diese für a) mit  $100 \mu\text{C}/\text{cm}^2$ , b) mit  $150 \mu\text{C}/\text{cm}^2$  und bei c) mit  $200 \mu\text{C}/\text{cm}^2$  Flügeldosis belichtet wurden.

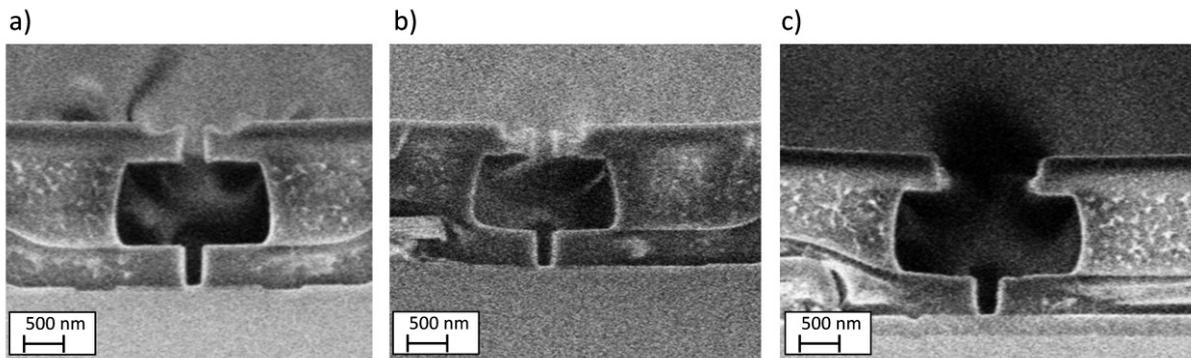


Abbildung 68: REM-Inspektionen von Lackprofilen im Querschnitt für unterschiedliche Flügel-Belichtungs Dosen a)  $100 \mu\text{C}/\text{cm}^2$ , b)  $150 \mu\text{C}/\text{cm}^2$  und c)  $200 \mu\text{C}/\text{cm}^2$ .

Gemäß Abbildung 68 ist eine Flügeldosis von  $100 \mu\text{C}/\text{cm}^2$  und  $150 \mu\text{C}/\text{cm}^2$  nicht ausreichend, um eine saubere Aufentwicklung der oberen Lacköffnung zu erreichen. Erst ab einer Dosis von  $200 \mu\text{C}/\text{cm}^2$  kann eine saubere und schön definierte obere Lacköffnung beobachtet werden. Wird die Flügeldosis noch weiter erhöht, ist bereits eine Übertragung der Flügeldosis in den unteren PMMA-Lack erkennbar, so dass es zu einer Aufweitung des Gatefußes (zwischen  $30 \text{ nm}$  und  $40 \text{ nm}$ ) kommen kann.

### 6.2.3 Prozess-Herausforderungen

Für den Schottky-Kontakt zwischen Gate-Metall und Halbleiter muss die als Passivierung dienende Nitridschicht unterhalb des Gatefußes zurückgeätzt werden. Um mögliche Anomalien nach der Ätzung zu detektieren, erfolgt eine optische Mikroskop-Inspektion der geätzten Lackstrukturen. Dabei ist eine vermehrte Anzahl an Gatefuß-Unterbrechungen aufgefallen.

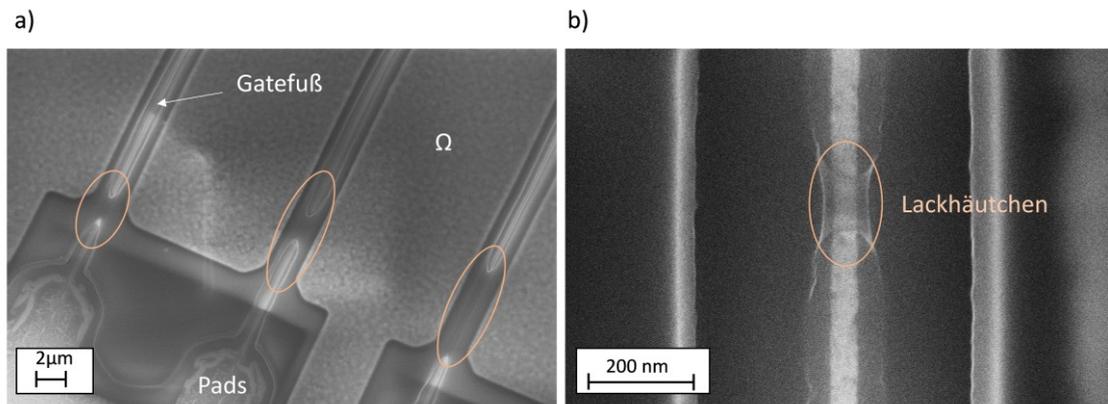


Abbildung 69: REM-Aufnahmen eines Mehrfingertransistors nach der Dreilagelack-Entwicklung und Nitridätzung (links), Vergrößerte Aufnahme einer Gateunterbrechung mit darüber liegenden Intermixingschicht (rechts).

Mit Hilfe einer REM-Inspektion nach der Entwicklung der Lackstruktur kann ein instabiler Plasmaprozess ausgeschlossen werden, so dass beispielsweise die in Abbildung 69 identifizierten Lackhäutchen eine saubere Definition des Gatefußes verhindern. Eine mögliche Ursache für die Lackhäutchen kann auf die Ausbildung einer schlecht entwickelbaren Intermixingschicht zwischen den einzelnen Lackschichten zurückgeführt werden. Insbesondere die Kontaktierungspads, welche mit einer viel geringeren Dosis belichtet werden, zeigen vermehrt Reste von ca. 30 nm Dicke (Abbildung 70).

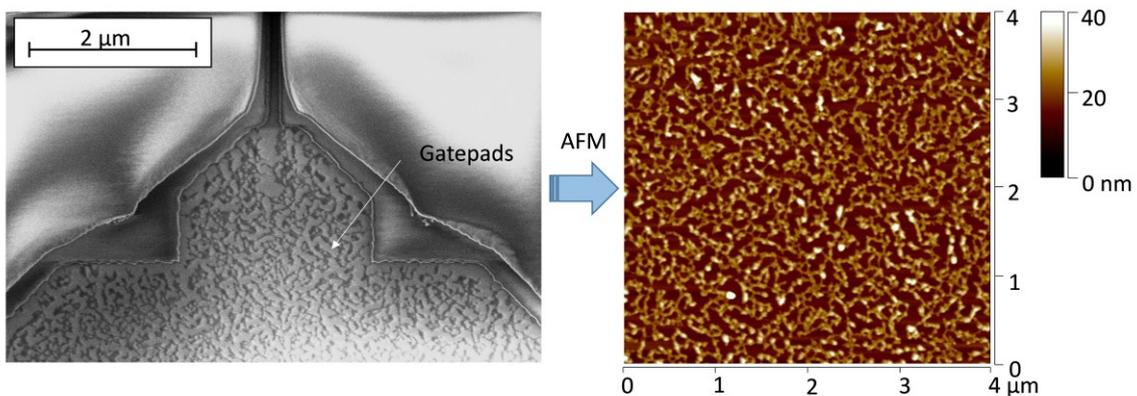


Abbildung 70: (Links) REM-Aufnahmen eines Kontaktierungspads, wobei vermehrt Reste auf den Kontaktierungsflächen zu sehen sind. (Rechts) AFM-Messung der Halbleiteroberfläche an den Kontaktierungsflächen nach Entwicklung der untersten Lackschicht.

In Mehrlagen-Lacksystemen kommt es aufgrund von Ausheizschritten der jeweiligen Lackschichten zur Diffusion von chemischen Komponenten und teilweise zur Durchmischung der einzelnen Lackschichten. Dabei kann eine verminderte Auflösungsrate dieser Intermixingschicht im Entwickler beobachtet werden [176]. Genauere Untersuchungen von dem hier verwendeten Lacksystem haben gezeigt, dass sich sowohl zwischen dem unteren PMMA und PMGI, als auch zwischen dem oberen PMMA und PMGI eine schwer entwickelbare Intermixingschicht ausbildet. Durch Entfernen des mittleren PMGI mit Hilfe einer alkalischen Lösung und anschließender Lackdickenmessung konnte gezeigt werden, dass die untere Intermixingschicht eine Dicke von ca. 10 nm aufweist. Vorversuche haben gezeigt, dass die Ausheiztemperatur des mittleren PMGI-Lackes einen großen Einfluss auf die Ausbildung dieser Intermixingschicht ausübt. So wurde der Prozess dahingehend optimiert, den PMGI-Ausbackschritt in zwei Stufen durchzuführen, um eine Diffusion in die untere PMMA-Schicht zu verhindern. Die Ausbildung der oberen Intermixingschicht ist kritischer anzusehen, da diese nicht verhindert werden kann und eine gleichmäßige Aufentwicklung der oberen Lackschichten, aber auch des Gatefußes erschwert. Mit einem Sauerstoffplasma nach der ersten Entwicklung kann die oberste Intermixingschicht entfernt werden. Jedoch führt diese Plasmavorbehandlung zu einer Aufweitung der oberen Lacköffnung und zur Vergrößerung der Gatekopfdimension.

### 6.2.4 Alternativer Mehrlagenlack-Prozess

Eine Ausbildung der Intermixingschicht kann vollständig durch die Verwendung von Lacken verhindert werden, die nicht miteinander oder mit dem Lösemittel der anderen Lacke reagieren. Eine solche Alternative bildet das Lacksystem bestehend aus PMMA 950K, PMMA MA und PMMA 50K. Da der Copolymer im PMMA-Lösemittel (Anisol) nicht löslich ist, findet bei der Herstellung der Lackstruktur keine Vermischung der Schichten statt [165]. Der Querschnitt einer aus Copolymer basierten Mehrlagenlack-Struktur ist in Abbildung 71 a) dargestellt. Für die Entwicklung wurde eine schwachkonzentrierte MIBK-Mischung verwendet. Sowohl die belichteten Bereiche des PMMA als auch des Copolymers sind mittels dieser Entwicklerzusammensetzung löslich. Aufgrund der 3 – 4 mal höheren Empfindlichkeit des Copolymers gegenüber den PMMA-Polymeren [177] gestaltet sich die Ausbildung eines Unterschnitts zwischen dem oberen PMMA und dem Copolymer als äußerst schwierig. Durch die Beimischung eines für den Copolymer empfindlichen und selektiven Entwicklers (XAR 600-50/2) in die MIBK:IPA-Lösung kann die Ausbildung eines für den Lift-Off geeigneten Unterschnitts erzeugt werden (siehe Abbildung 72 a)). Zusätzlich kann die Empfindlichkeit gut über die Dauer der Entwicklung gesteuert werden und der Dunkelabtrag ist auch bei längeren Entwicklungszeiten sehr gering.

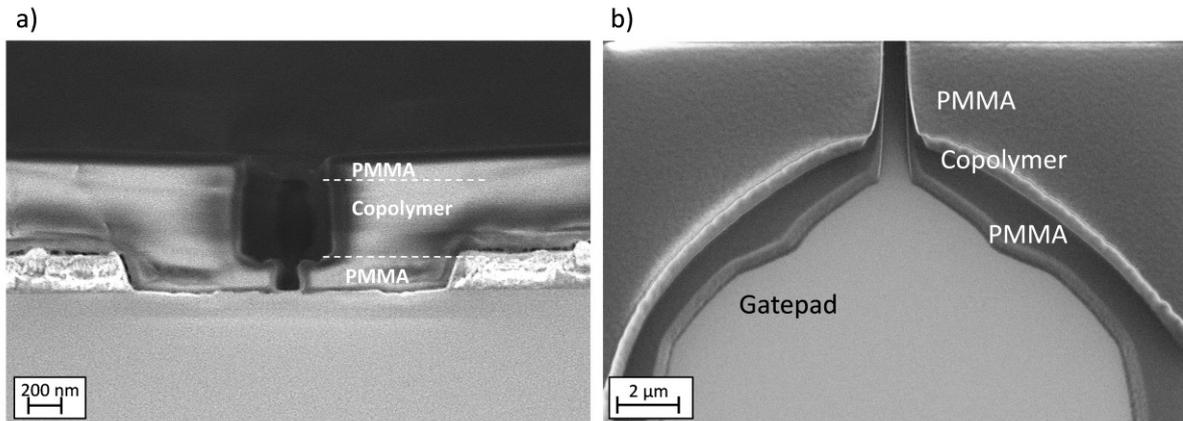


Abbildung 71: a) REM-Aufnahmen einer Mehrlagenlack-Struktur mittels PMMA 950K, PMMA MA und PMMA 50K und b) REM-Aufnahme eines sauber entwickelten Kontaktierungspads.

Die Verdünnung der MIBK:IPA-Mischung verlangsamt allerdings die Entwicklungsrate des PMMAs, was sich insbesondere durch eine nicht geöffnete untere PMMA-Lacköffnung bemerkbar macht. Für eine saubere Abbildung des Gatefußes im unteren Lack wird deshalb eine höhere Zentralstrahldosis bzw. eine längere Entwicklungszeit benötigt. Nach erfolgreicher Anpassung der Belichtungs-dosis für den Zentralstrahl, Abscheiden des Gatemetalls und Durchführung des Lift-Offs, wurden mittels einer optischen Inspektion Auffälligkeiten detektiert, welche sich als ungleichmäßige Metallisierung und Unterbrechungen in der Gatestruktur bemerkbar machten. Durch eine genaue Analyse der entwickelten Lackstrukturen im Querschnitt und einer REM-Aufnahme senkrecht zur Waferoberfläche konnten Inhomogenitäten der oberen PMMA-Lackschicht identifiziert werden. Bei diesen Inhomogenitäten handelt es sich um nicht frei-entwickelten Lack, welcher sich an die mittlere Copolymer-Schicht oder an die untere PMMA-Schicht anhaftet (siehe Abbildung 72) und Unterbrechungen der Gatestruktur zur Folge hat.

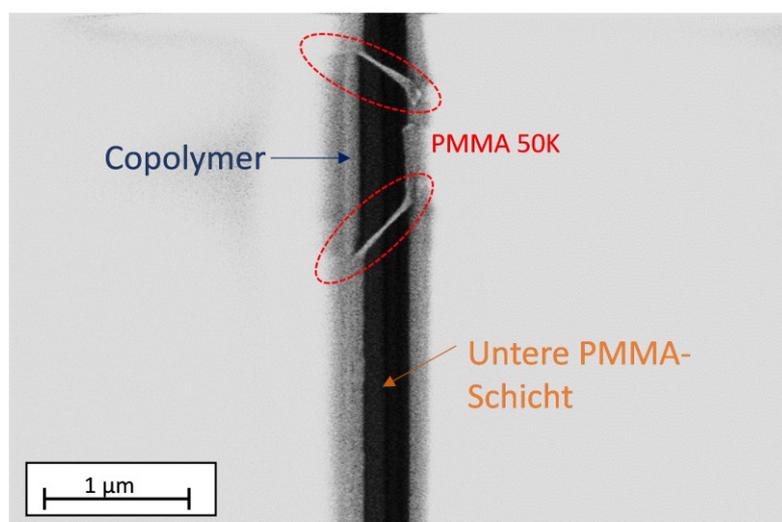


Abbildung 72: REM-Aufnahme senkrecht zur Waferoberfläche. Dabei sind Lackinhomogenitäten der oberen PMMA-Lackschicht erkennbar, welche sich an den Copolymer anhaftet und Unterbrechungen des Gates nach der Metallisierung und Lift-Off zur Folge.

Durch das hier verwendete Belichtungsprinzip, bei dem zwischen Zentralstrahl und Belichtung der Flügel ein unbelichteter Bereich entsteht, ist die Flügeldosis nicht ausreichend, um die obere PMMA-Lackschicht sauber zu öffnen. Um dieses Problem zu umgehen, müsste für die Flügelbelichtung eine höhere Dosis oder eine stärkere Entwicklungslösung gewählt werden. Allerdings führt dies dazu, dass die Dosis so hoch gewählt werden muss, dass die untere PMMA-Schicht mitbelichtet wird und Gatelängen kleiner 100 nm nicht realisierbar sind.

Zwar kann durch die Verwendung des alternativen Lacksystems (PMMA, PMMA MA und PMMA) die Ausbildung der Intermixingschicht und die resistente Polymerschicht unterdrückt werden, jedoch treten in Kombination mit der verdünnten Entwicklerlösung und des verwendeten Belichtungsprinzips einige Prozessschwierigkeiten auf, die ein funktionierendes Gate-Modul erschweren. Da zum Zeitpunkt der Waferfertigung dieser Arbeit der alternative Copolymer-basierte Gateprozess noch zeitintensive Optimierungen bedurfte, wurde der ausreichend kontrollierbare PMMA/PMGI/PMMA-Prozess trotz oben genannter Nachteile für die Herstellung des Gatemodules verwendet.

### 6.3 Schottky-Kontakt und Leckstromverhalten

Zur Realisierung eines Gatekontaktes auf der Halbleiteroberfläche und zur stromlosen Modulation der Ladungsträger im 2DEG-Kanal ist eine große Barriere  $\phi_B$  beim Übergang zwischen Metall und Halbleiter gewünscht. Die Schottky-Barrierrhöhe bildet sich entweder durch die Differenz der Elektronenaffinität des Halbleiters ( $\chi_{AlInN} = 2,5 \text{ eV}$  [22]) und der Austrittsarbeit des Metalls ( $\phi_{B, \text{Metall(Pt)}} = 5,65 \text{ eV}$ ) oder durch Fermi-Level-Pinning [178] aus. Die Definition der Schottky-Barrierrhöhe wurde bereits in Gleichung (65) dargestellt. Dabei können die Eigenschaften des Schottky-Kontaktes ausschlaggebend für das Leckstromverhalten im Bauteil sein. Bei einem Leckstrom handelt es sich um parasitäre Ströme, die häufig als laterale Ladungsinjektion vom Gate-Metallkontakt in die angrenzende Oberfläche der Driftregion auftreten und insbesondere für AlInN-basierte HEMTs stark ausgeprägt sind ( $> 1 \text{ mA/mm}$ ) [179]. Zusätzlich sollte die Metallzusammensetzung so gewählt werden, dass eine mögliche Eindiffusion von Gold in den Halbleiter unterbunden wird. Dies wird vor allem mit Metallen mit großer Austrittsarbeit  $\phi_M$  erreicht. Nach dem derzeitigen Stand der Technik werden Ni-basierte Gate-Metallisierungen als Schottky-Kontakt verwendet, da sich dieses Metall durch seine hohe Austrittsarbeit von 5,15 eV und seinen guten Haftungseigenschaften auf der Halbleiteroberfläche ausgezeichnet hat. Allerdings neigen Ni-haltige Metallverbindungen wie Ni/Pt/Au dazu, in Verbindung mit SiN<sub>x</sub>-Passivierungen an der Grenzfläche zwischen Ni und SiN<sub>x</sub> Nickelsilizide (NiSi) auszubilden. In [180] wurde dieser Effekt bereits bei Temperaturen von 250 °C beobachtet, welche weit unterhalb der Prozesstemperaturen der Gatelegierung oder Passivierung liegen. Zusätzlich können Ni-basierte Gate-

Metallisierungen große Bereiche im Schottky-Kontakt zeigen, in denen Nickel in der Gesamtmetallisierung fehlt und sogenannte „Voids“ ausgebildet werden. Sind große Bereiche unterhalb des Gates von diesem Phänomen betroffen, kann dies zu einem schlechten Abschnürverhalten und schlimmstenfalls zum Frühausfall des Transistors führen. Die ersten AlInN-basierten HEMT-Transistoren wurden für diese Arbeit mit einem Ni/Pt/Au-Schottky-Kontakt hergestellt. Zwar zeigten diese Bauelemente einen geringeren Leckstrom als Bauelemente mit einem Pt/Au-Schottky-Kontakt, jedoch bestätigten Ni-basierte Gates in Verbindung mit einer Gatelänge von 150 nm die Problematik der Frühausfälle. Die HRTEM-Aufnahme des Gate-Kontaktes in Abbildung 73 zeigt eine ungleichmäßige Schottky-Grenzfläche und „Voids“ in der Ni-Schicht, welche zu einer lokalen Verkürzung der Gatelänge führen.

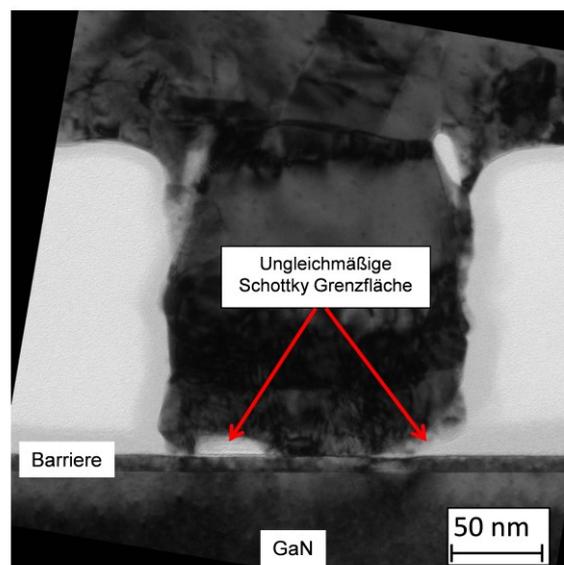


Abbildung 73: HRTEM-Aufnahme einer Gate-Struktur nach Ni/Pt/Au-Metallisierung, wobei Ni-Voids an der Schottky-Grenzfläche erkennbar sind. Diese Aufnahmen wurden von Michél Simon-Najasek vom Fraunhofer CAM in Halle durchgeführt (Abdruck mit Genehmigung der UMS GmbH).

Da sowohl die Ausbildung von Nickelsiliziden als auch die Bildung von Nickel-„Voids“ ungewollte und prozesstechnisch schwer zu kontrollierende Phänomene sind, wird im Folgenden trotz erhöhtem Leckstrom Pt/Au als Gatemetallisierung eingesetzt. Nachteilig bei dieser Metallzusammensetzung ist die starke Verspannung des aufgedampften Platins und die dadurch verschlechterte Haftungseigenschaft auf dem Halbleiter. Dies macht sich insbesondere bei schmalen und langen Flächen, wie sie beim Gate-Kontakt vorliegen, bemerkbar.

Dabei stellt der Leckstrom in Sperrrichtung ein ernst zu nehmendes Problem dar, da er die Betriebsspannung des Transistors limitiert. Der physikalische Ursprung parasitärer Gate-Leckströme ist Bestandteil zahlreicher Veröffentlichungen. So wird in [102] angenommen, dass durch V-förmige Defekte ein leitfähiger Kanal ausgebildet wird, welcher primär für die hohe Leckstromdichte in AlInN verantwortlich ist. Dabei werden diese Defekte stets an der Spitze von Schraubenversetzungen zu Beginn des AlInN-Wachstums ausgebildet

und deuten auf eine indiumreiche Region hin [102]. Allerdings werden diese Beobachtungen nicht genauer analysiert und durch ein Modell dargestellt. E. Arslan et al. [181] und W. Chikhaoui et al. [182] legen die Vermutung nahe, dass der Leckstrom in Sperrrichtung durch die Frenkel-Poole Emission durch eine thermisch-angeregte Emission von Ladungsträgern aus Trap-Zuständen in das Leitungsband dominiert wird. Diese befinden sich nahe der Metall-Halbleiter-Grenzfläche und werden durch Versetzungen im Materialsystem generiert. Dabei beträgt die Versetzungsdichte in AlInN  $6 \times 10^8 \text{ cm}^{-2}$  [181]. Da dieses Modell nur den Fall kleiner Gate-Spannungen abdeckt, wurde es von S. Ganguly et al. [183] mit Hilfe zweier unterschiedlicher Mechanismen für den Stromtransport erweitert. Für niedrige Spannungsbereiche wird ein modifiziertes Frenkel-Poole-Modell angewendet, wohingegen für hohe Spannungsbereiche eher das Fowler-Nordheim-Tunnel-Modell dominiert. Aufgrund des hohen elektrischen Feldes wird der Potentialwall so weit verkippt, dass er eine dreieckige Form ausbildet und die Ladungsträger die Barriere durchtunneln können. In Abbildung 74 ist eine Strom-Spannungscharakteristik einer Diodenmessung mit den zwei für den Leckstrom in Sperrrichtung dominierenden Mechanismen dargestellt.

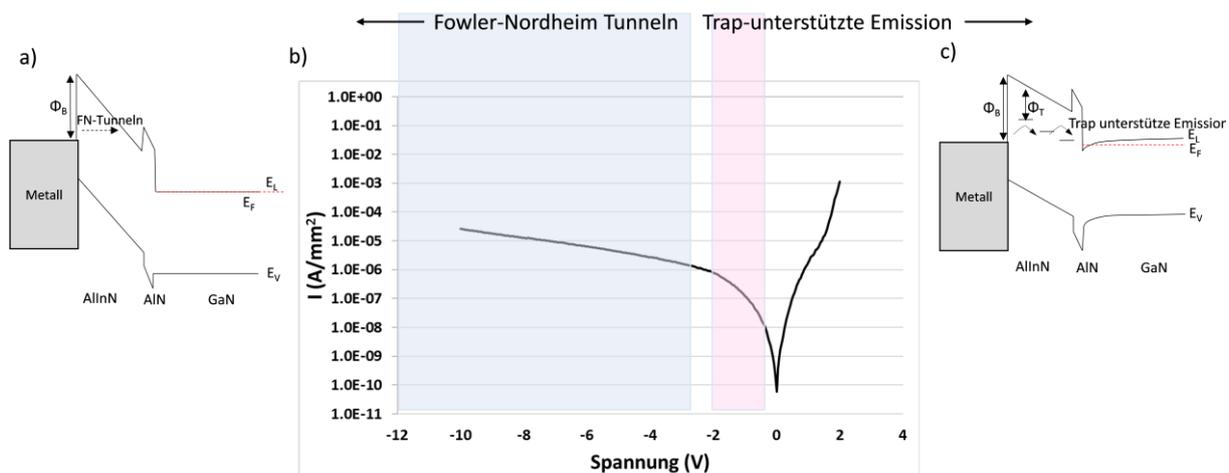


Abbildung 74: Strom-Spannungscharakteristik einer (Pt/Au) AlInN/AlN/GaN-Diode. Das Banddiagramm in a) zeigt den Fowler-Nordheim Tunnelmechanismus bei hohen negativen Gate-Spannungen, wobei in c) die Trap-unterstützte Emission bei niedrigen Gate-Spannungen dargestellt ist.

In [22] wurde das Verhalten des Leckstromes für unterschiedliche Barrierendicken mit Hilfe einer Strom-Spannungsmessung genauer analysiert. Dabei wurde gezeigt, dass die Temperatur nur einen geringen Einfluss auf den Strom in Sperrrichtung ausübt und sich zwischen 100 K und 300 K lediglich um den Faktor 3 verändert. Dies ist für einen thermisch angeregten Prozess, wie Frenkel-Poole oder TE, nicht ausreichend. Vielmehr deuten die Messungen darauf hin, dass sowohl für dünne als auch dicke Barrieren der Tunnelmechanismus eine dominierende Rolle spielt, um den Leitungsmechanismus in Sperrrichtung zu erklären. Allerdings sind die durch direktes Tunneln vorhergesagten Ströme um mehr als eine Größenordnung niedriger als für AlInN-Barrieren gemessenen Ströme. Aus diesem Grund müssen andere Tunnel-basierte Mechanismen wie das Trap-unterstützte Tunneln (TAT) in Betracht gezogen werden. Um das Modell auch für AlInN-

Barrieren bis 7 nm anzuwenden, wurde angenommen, dass hier höhere Trap-Konzentrationen vorliegen. Dabei kann die Erhöhung der Trap-Konzentration mit zunehmender AlInN-Barrierendicke als eine Verschlechterung der Materialqualität interpretiert werden. Somit war es möglich, die komplette Strom-Spannungscharakteristik allein durch die Betrachtung der Trap-Konzentration mit dem TAT-Modell zu erklären. Die extrahierte Schottky-Barriere liegt bei  $\phi_B = 1,8$  eV. Allerdings reicht auch dieses Modell für dicke Barrieren ( $> 7$  nm) nicht aus, um das Strom-Spannungsverhalten zu erklären. Vielmehr wurde in [22] eine Abweichung in der CV-Messung für dicke AlInN-Barrieren detektiert, die auf teilweise hoch-dotierten Bereiche in der AlInN-Barriere hinweisen. Es ist daher wahrscheinlich, dass das Auftreten dieser hoch-dotierten Bereiche auf Degradationen während des AlInN-Wachstums zurückzuführen sind. Nach ausführlicher Literaturrecherche scheint der dominierende Mechanismus, welcher für das hohe Leckstromniveau in AlInN-basierten Materialien verantwortlich ist, nicht klar definiert und verstanden zu sein. Allerdings können viele Faktoren die elektrischen Eigenschaften der AlIn(Ga)N/AlN/GaN-Heterostruktur beeinflussen und eine mögliche Erklärung für den deutlich erhöhten Leckstrom in Indium-basierten Epitaxie-Strukturen sein. Ein möglicher Einflussfaktor ist die Qualität der Grenzfläche zwischen Barriere und GaN-Puffer, welche durch die AlN-Zwischenschicht beeinflusst wird, oder Defekte, welche vermehrt in indiumhaltigen Barrieren auftreten und auf eine nicht ideale Materialqualität hindeuten. Diese oberflächennahen Defekte konnten bereits in Kapitel 4.4.5 mittels AFM-Messungen nachgewiesen werden. Jedoch können diese Defekte nicht allein für das hohe Leckstrom-Niveau vor allem bei quaternären-Barrierenschichten (um den Faktor 3 höher) verantwortlich sein, zumal die Oberflächenqualität der quaternären Heterostrukturen und die Stromdichte der einer AlGaIn/AlN/GaN-Schicht gleichen.

Eine prozesstechnische Realisierung zur Verringerung des Gate-Leckstromes besteht darin, eine Isolierschicht zwischen der AlIn(Ga)N-Barriere und dem Schottky-Kontakt abzuscheiden. Dafür eignen sich Oxide wie  $\text{Al}_2\text{O}_3$  [184],  $\text{ZrO}_2$  und  $\text{HfO}_2$  [68]. Eine weitere Methode wurde in [185] vorgestellt, wobei die Barriere selektiv in der Gate-Region bei 800 °C in reiner  $\text{O}_2$ -Atmosphäre aufoxidiert und ein dünnes Oxid ( $\text{Al}_x\text{O}_y$ ) mit 2 nm Dicke ausgebildet wird. Diese prozesstechnologischen Umsetzungen sollen in dieser Arbeit nicht weiter thematisiert werden, sondern dienen als Ausblick für weitere Technologieoptimierungen.

## 6.4 Optimierung des Gate-Prozesses

Wie aus Gleichung (40) und (43) ersichtlich ist, müssen zur Maximierung der Verstärkung sowohl die Gate-Source- als auch die Gate-Drain-Kapazität verringert und die extrinsische Steilheit vergrößert werden. Prozesstechnisch kann diese Optimierung mittels des Gateprofils, wie beispielsweise durch eine Minimierung der Gatelänge oder durch einen

reduzierten Kopfüberhang Richtung Drain realisiert werden. Zusätzlich bedarf es einer Betrachtung der Passivierungsnitride, welche maßgeblich zur Erhöhung der parasitären Kapazitäten beitragen.

## 6.4.1 Einfluss der Gate-Passivierung

Ein wesentlicher Grund für die Verwendung der Mehrlagen-Gate-Technologie besteht darin, dass zur Definition der Gatefußhöhe kein zusätzliches Nitrid, wie beispielsweise beim Nitrid-basierten Gateprozess üblich, abgeschieden werden muss und eine Erhöhung von  $C_{gd}$  zur Folge hat. Wie bereits in Kapitel 6.2 ausführlich dargestellt wurde, wird die Gatefußhöhe bei der Mehrlagen-Gate-Technologie mit Hilfe der unteren Lackschicht definiert. Durch die Verwendung dielektrischer Schichten mit einer hohen Dielektrizitätskonstante  $\epsilon_r$  kommt es zu einem Anstieg der parasitären Randkapazitäten ( $C_{gd,p}$  und  $C_{gs,p}$  siehe Abbildung 80), welche sich zwischen Gate und dem Zugangsbereich ausbilden. Nach erfolgreichem Lift-Off und Gate-Anneal wird eine dünne Schutzpassivierung mit einer Nitriddicke von ca. 20 nm um das Gate abgeschieden. Anschließend erfolgt eine Passivierung mit Benzocyclobuten (BCB). In Abbildung 75 ist die REM-Aufnahme des Gate-Passivierungs-Moduls sowie eine vergrößerte Aufnahme der T-Gate-Struktur mit der dünnen Schutzpassivierung dargestellt, welche das gesamte Gate umschließt.

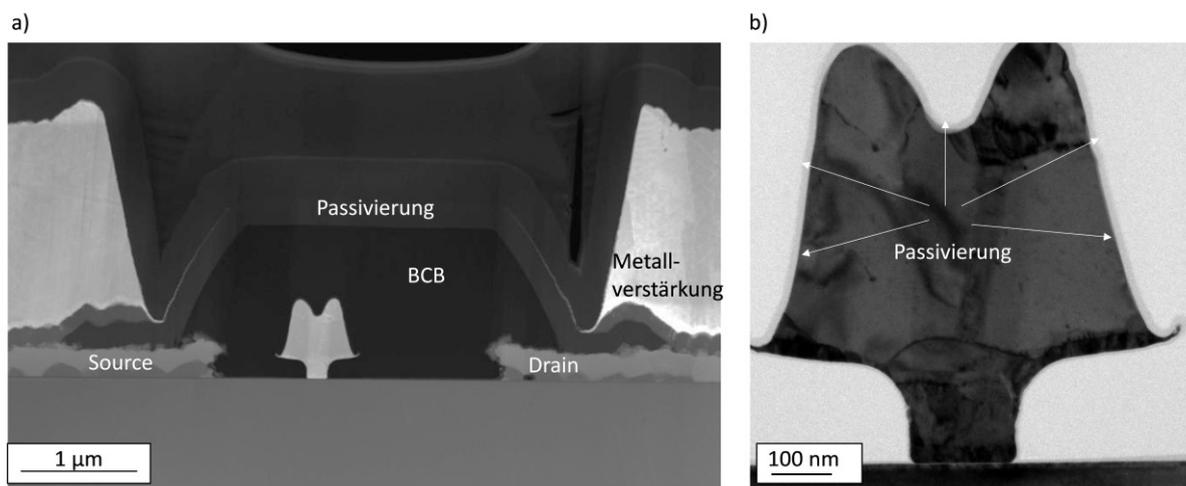


Abbildung 75: a) S(TEM)-Aufnahme des Gate-Passivierungs-Moduls und b) Schutzpassivierung von 20 nm, welches um das Gate abgeschieden wird. Diese Aufnahmen wurden von Andreas Graff vom Fraunhofer-Institut CAM in Halle durchgeführt (Abdruck mit Genehmigung der UMS GmbH).

Mit einer deutlich geringeren Dielektrizitätszahl von  $\epsilon_r = 2,7$  für BCB gegenüber der herkömmlichen  $\text{SiN}_x$ -Passivierung ( $\epsilon_r = 7$ ) ist eine signifikante Reduzierung der parasitären Kapazitäten für das Konzept des Gatekopf-Passivierungs-Moduls (GHP) zu erwarten. Vorversuche aus [186] haben gezeigt, dass eine Reduktion der parasitären Kapazitäten von

$C_{gs}$  und  $C_{gd}$  ab einer BCB-Dicke von 700 nm sättigt. Für die Realisierung der BCB-Passivierung ist daher eine Gesamtdicke von 1  $\mu\text{m}$  vorgesehen. Die Vernetzung des aufgeschleuderten BCBs erfolgt durch ein „Curing“ im Ofen oberhalb von 250  $^{\circ}\text{C}$ . Während dieses Vorgangs erfährt das BCB eine Polymerisierung, wobei eine stabile dielektrische Schicht ausgebildet wird. Um weitere Oberflächenpassivierungen mit  $\text{SiN}_x$  zu begünstigen, wird ein abgerundetes BCB-Profil bevorzugt. Zur Strukturierung dient ein Positivlack, welcher durch Tempern nach der Entwicklung verrundet wird. Anschließend wird das abgerundete Lackprofil durch einen anisotropen Plasmaprozess in das BCB transferiert. Die Entfernung der Lackmaske erfolgt nasschemisch mit dem Lösemittel NMP. Durch dieses Lösemittel wird lediglich der Positivlack, nicht aber das darunterliegende BCB angegriffen. Zuletzt wird die BCB-Passivierung mit  $\text{SiN}_x$  geschützt, um Oxidationen der BCB-Oberfläche zu verhindern.

Im Folgenden werden Transistoren, welche mit Hilfe des dielektrisch-unterstützten Gate-Prozesses und der Mehrlagen-Gate-Technologie hergestellt wurden, hinsichtlich der Gate-Drain-, Gate-Source- und Drain-Source-Kapazität charakterisiert und vergleichend gegenübergestellt. Zusätzlich wird der Einfluss des Gate-Passivierungsmoduls auf die RF-Kenngrößen untersucht. Der Einfluss der Feldplattentechnologie und der verschiedenen Gateformen auf RF-Parameter kann mittels des Nitrid-basierten Gates genauer betrachtet werden. Zusammenfassend sind die extrahierten Parameter der Kleinsignalcharakterisierung eines Mehrfinger-Transistors, welcher aus zwei Gates mit einer Gateweite von 40  $\mu\text{m}$  besteht (2 x 40  $\mu\text{m}$ ), in Abbildung 76 und Abbildung 77 dargestellt.

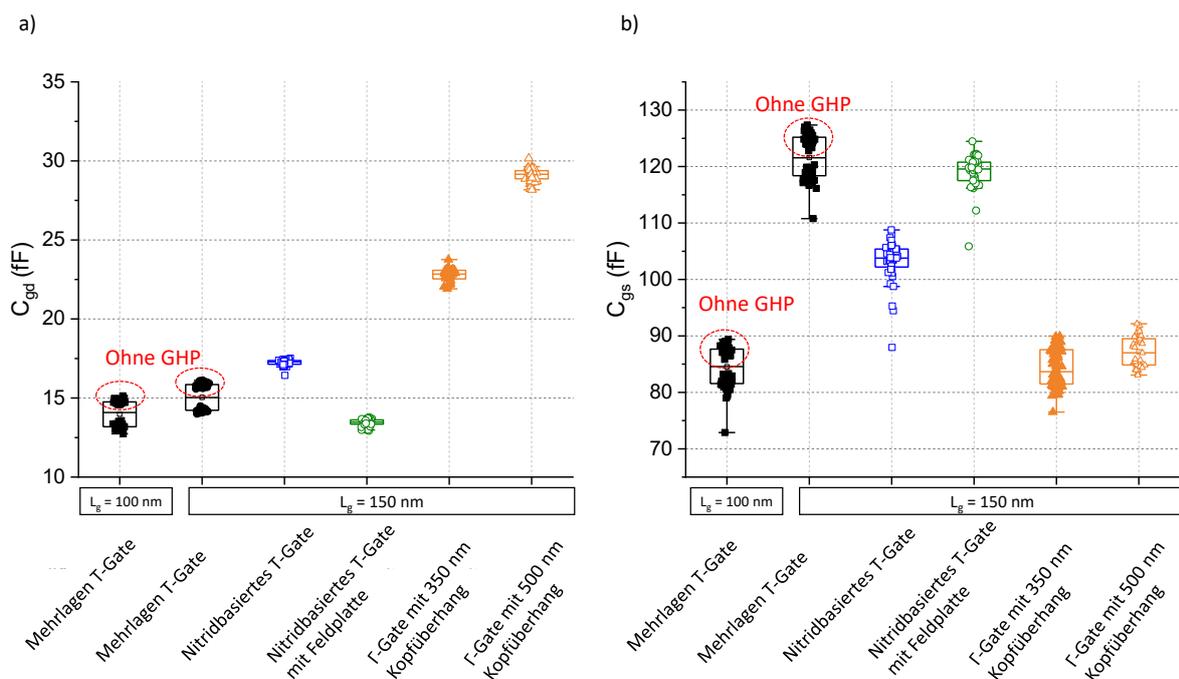


Abbildung 76: Einfluss der verschiedenen Transistortypen auf die Gate-Drain- ( $C_{gd}$ ) und Gate-Source- ( $C_{gs}$ ) Kapazität für  $U_{DS} = 7\text{V}$  und  $I_{DS} = 200 \text{ mA/mm}$ . Dabei ist das Mehrlagen-Gate mit und ohne Gate-Kopfpassivierung (schwarz), das nitridbasierte T-Gate (blau), nitridbasiertes T-Gate mit Feldplatte (grün), nitridbasiertes  $\Gamma$ -Gate mit Kopfüberhang von 350 nm und 500 nm Richtung Source dargestellt.

Der positive Einfluss der mit Source terminierten Feldplatte beim Nitrid-basierten Gate ist deutlich durch eine Reduzierung in  $C_{gd}$  erkennbar (grün dargestellt). Vergleicht man dies mit einem Bauteil ohne Feldplatte (blau), kann die invertierte Transducer-Verstärkung ( $S_{12}$ ) um ca. 28% reduziert werden. Diese Reduktion ist auf den Faradayschen Abschirmeffekt zurückzuführen [170], wobei die FP wie eine Art Schirm wirkt und zu einer Glättung der elektrischen Feldspitzen führt und somit eine Reduktion von  $C_{gd}$  bewirkt.

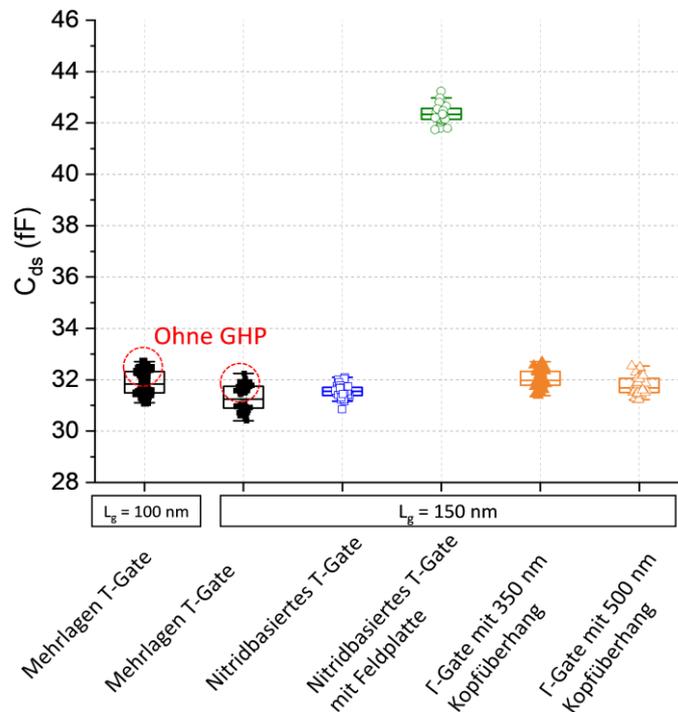


Abbildung 77: Einfluss der verschiedenen Transistortypen auf die Drain-Source-Kapazität bei einer Spannung  $U_{DS} = 7 \text{ V}$  und einem Strom  $I_{DS} = 200 \text{ mA/mm}$ . Dabei ist das Mehrlagen-Gate mit und ohne Gate-Kopfpassivierung (schwarz), das nitridbasierte T-Gate (blau), nitridbasiertes T-Gate mit Feldplatte (grün), nitridbasiertes Gamma-Gate mit Kopfüberhang von 350 nm und 500 nm Richtung Source dargestellt.

Der nachteilige Effekt bei dieser Feldplattentechnologie ist ein starker Anstieg der anderen parasitären Kapazitäten wie  $C_{gs}$  und  $C_{ds}$ . In dieser Zusammenstellung bildet die Feldplatte eine Kapazität mit dem leitenden Kanal aus, wobei sich eine Erhöhung der Drain-Source-Kapazität abzeichnet. Wird der Überlapp des Gatekopfes Richtung Drain vergrößert (Gamma-Gate mit 350 nm und 500 nm Gatekopf-Überlapp), kann durch den reduzierten Abstand zwischen Gate und Drain ein Anstieg in  $C_{gd}$  beobachtet werden. Betrachtet man hingegen die Gate-Strukturen, welche mittels der Mehrlagen-Technologie hergestellt wurden (in schwarz dargestellt), ist aufgrund des fehlenden Gate-Nitrides, welches beim dielektrischen Gate zur Definition des Gatefußes benötigt wird, eine geringere Gate-Drain-Kapazität abzulesen. Zusätzlich kann der Vorteil genutzt werden, dass die parasitären Kapazitäten durch die Verwendung der BCB-Kopfpassivierung (roter Kreis) reduziert werden können. Dabei kann eine Erniedrigung sowohl der Gate-Drain- als auch der Gate-Source-Kapazität um ca. 15 % erzielt werden. Wird die Gatelänge um ca. 50 nm erhöht, zeigt insbesondere das Mehrlagen-Gate einen starken Einfluss von  $L_g$  auf  $C_{gs}$ , wobei  $C_{gs}$  eine Zunahme von

45 % aufweist. In [33] wurde sowohl der Einfluss der Dicke als auch der dielektrischen Konstante der Passivierungsschicht auf die effektive Gatelänge ( $L_{eff}$ ) untersucht. Dabei kann eine Zunahme der effektiven Gatelänge durch die Ausbildung von Randkapazitäten, welche eine proportionale Abhängigkeit von  $\epsilon_r$  zeigen, beobachtet werden. Anhand von Simulationen wurde herausgefunden, dass sich mit einer SiN-Passivierungsdicke von 5 nm eine vergleichbare effektive Gatelänge wie für Luft ( $\epsilon_r = 1$ ) ergibt. Da die hier betrachteten Passivierungsnitride eine Dicke  $> 20$  nm haben, hat dies einen deutlichen Einfluss auf  $L_{eff}$ . Allerdings ist eine dünne Passivierungsschicht nicht ausreichend, um Oberflächen-Traps vollständig zu reduzieren. Aus diesem Grund sind alternative Materialien wie  $Al_2O_3$  für die Passivierung notwendig, welche mittels einer ALD-Anlage („Atomic-Layer-Deposition“) homogen und mit einer geringen Dicke um das Gate abgeschieden werden können.

### 6.4.2 Einfluss des Gate-Profiles auf die RF-Eigenschaften des Transistors

In Zusammenarbeit mit einem französischen Forschungsinstitut (III/V Lab) soll mit Hilfe physikalisch basierter 2D-Simulationen der S-Parameter das Gateprofil der Mehrlagen-Gate-Technologie optimiert werden. Der Fokus liegt hierbei auf den parasitären Kapazitäten  $C_{gs}$  und  $C_{gd}$ , welche die Hochfrequenzverstärkung eines Bauelementes beeinflussen und stark von der Geometrie des Gates abhängen. Betrachtet werden hierbei T- und  $\Gamma$ -förmige Gatestrukturen, wobei bei letzterem der  $\Gamma$ -Überhang Richtung Drain und Source variiert wird. Die ersten Ergebnisse wurden in [187] diskutiert und vorgestellt.

Das Simulationsprogramm ATLAS von Silvaco beruht auf einer zweidimensionalen, selbstkonsistenten Lösung der Poissongleichung, der Kontinuitätsgleichungen und der Transportgleichungen. Eine detaillierte Funktionsbeschreibung ist in der Referenz [188] zu finden. Als Basis dieses Simulationsprogramms, welches das nicht-lineare Kleinsignalmodell verwendet, werden Gate- und Drain-Trappingeffekte berücksichtigt. Dabei werden die unterschiedlichen Bereiche der HEMT-Struktur (AlInN-Barriere, GaN-Puffer usw.) in Abschnitte mit unterschiedlichen Material- und physikalischen Parametern unterteilt. Zur Bestimmung des Stromflusses wird das Drift-Diffusionsmodell zugrunde gelegt. Hierbei werden sowohl Drift- als auch Diffusionsströme berücksichtigt. Die Charakterisierung des Kleinsignalverhaltens wird auf einem Mehrfinger-Transistor, bestehend aus 8-Gatefingern mit einer Gateweite von  $50 \mu\text{m}$  ( $8 \times 50 \mu\text{m}$ ) in einem Frequenzbereich zwischen 1 GHz und 70 GHz bei einer Source-Drain-Spannung  $U_{DS} = 10 \text{ V}$  und einem Drainstrom von  $I_{DS} = 200 \text{ mA/mm}$  durchgeführt. Die extrinsischen Parameter sind wie folgt definiert:  $R_s = R_d = 2,5 \Omega$  ( $R_c = 0,5 \Omega\text{mm}$ ),  $L_s = 16 \text{ pH}$ ,  $R_g = 0,67 \Omega$ . Für die Simulation wird eine auf GaN gitterangepasste AlInN/AlN/GaN-HEMT-Struktur mit einer 8 nm dicken Barriere verwendet, welche einen In-Gehalt von 17 % besitzt. Die Eisendotierkonzentration im Puffer beträgt  $2 \times 10^{18} \text{ cm}^{-3}$ . Zusätzlich wird eine 2DEG-Ladungsträgerdichte von  $2,1 \times 10^{13} \text{ cm}^{-2}$  angenommen. Um

den Einfluss des Gatekopf-Überhanges Richtung Drain auf die RF-Kenngrößen beurteilen zu können, werden sowohl die Gatekopf- als auch die Gatefußdimension konstant gelassen ( $G_H = 500 \text{ nm}$ ,  $L_G = 150 \text{ nm}$ ). Die Gatestruktur als auch die dielektrische Konstante des Passivierungsnitrids haben einen Einfluss auf die Gesamtkapazität  $C$ . Um die Simulation so nah wie möglich an die tatsächlichen Gegebenheiten anzupassen, wird eine 20 nm dünne Passivierungsschicht mit  $\epsilon_r = 7$  um das Gate berücksichtigt. Die schematische Zeichnung in Abbildung 78 verdeutlicht Gatestrukturen mit a) einem Standard-T-Gate mit symmetrischem Kopfüberhang  $H_S = H_D$ , b) einem  $\Gamma$ -Gate mit Kopfüberhang Richtung Source ( $H_S = 250 \text{ nm}$ ,  $H_D = 100 \text{ nm}$ ) und c) einem  $\Gamma$ -Gate mit komplettem Kopfüberhang Richtung Drain ( $H_S = 0 \text{ nm}$ ,  $H_D = 350 \text{ nm}$ ).

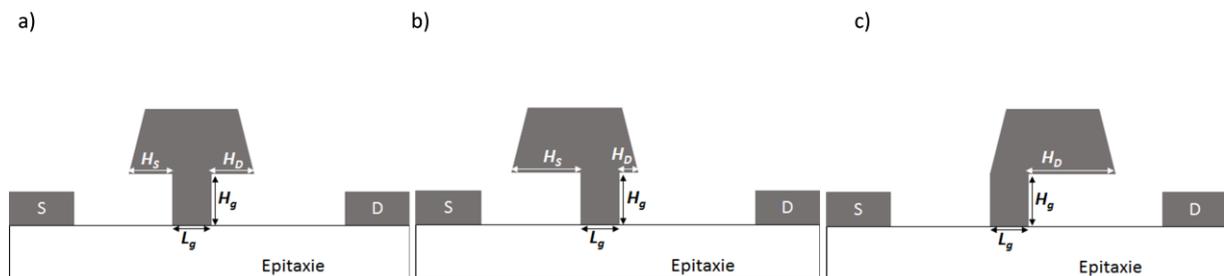


Abbildung 78: Schematische Darstellung der simulierten  $\Gamma$ -Gate-HEMT-Struktur mit verschiedenen Kopf- zu Fußabständen Richtung Drain  $H_D = 100 - 350 \text{ nm}$ .

Die aus der Simulation extrahierten Größen für  $C_{gd}$ ,  $C_{gs}$  und  $f_{max}$  sind in Abhängigkeit des Gatekopf-Überhanges Richtung Drain  $H_D$  in Abbildung 79 dargestellt. Ausgangspunkt der Simulation ist ein T-Gate mit symmetrischem Gatekopf-Überhang Richtung Source und Drain mit  $H_S = H_D = 175 \text{ nm}$ .

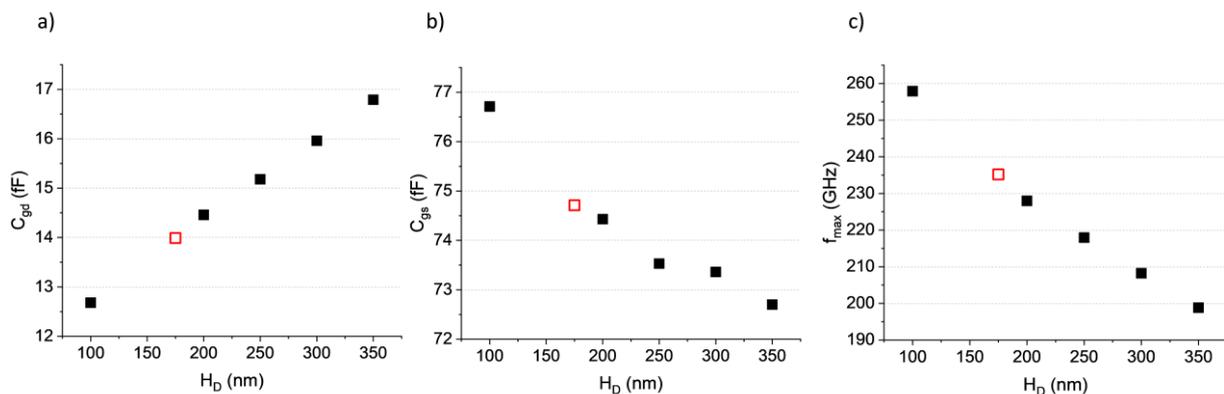


Abbildung 79: Aus Simulation extrahierte Daten für  $C_{gd}$ ,  $C_{gs}$  und  $f_{max}$  in Abhängigkeit des Gatekopf-Überhanges  $H_D$  Richtung Drain.  $H_D$  variiert dabei von  $H_D = 350 \text{ nm}$  bis  $H_D = 100 \text{ nm}$ . Ausgangspunkt dieser Simulation ist ein T-Gate mit  $H_D = H_S = 175 \text{ nm}$  (rot eingezeichnetes Quadrat).

Ein deutlicher Anstieg der Gate-Drain-Kapazität wird für die Gatestruktur aus Abbildung 78 c) beobachtet, wobei der Kopfüberhang Richtung Drain dominiert. Insbesondere durch einen reduzierten Abstand zwischen Gate und Drain und durch die Verwendung von Passivierungsnitriden mit hohem  $\epsilon$  wird der Effekt dieser Kapazität

verstärkt. Eine Verlängerung des Gatekopfes Richtung Source ( $H_D = 100$  nm) führt zu einer Reduzierung der Gate-Drain-Kapazität um 25 %. Mittels dieser geometrischen Veränderung der Gatestruktur kann der Feldplatten-Effekt Richtung Drain minimiert und die Randkapazität  $C_{gd,p}$  stark reduziert werden [189]. Gleichzeitig wird die Gate-Source-Kapazität um ca. 6 % erhöht. Die maximale Grenzfrequenz kann für ein  $\Gamma$ -Gate Richtung Source im Vergleich zu einem herkömmlichen T-Gate aufgrund der reduzierten parasitären Kapazität von  $C_{gd}$  um 9 % erhöht werden (siehe Abbildung 79 c). Voraussetzung für eine hohe maximale Frequenz  $f_{max}$  ist ein großes Verhältnis von  $C_{gs}$  zu  $C_{gd}$ .

Der Einfluss der einzelnen Kapazitäts-Komponenten auf die Gesamtkapazität soll mit Hilfe der schematischen Darstellung in Abbildung 80 veranschaulicht werden.

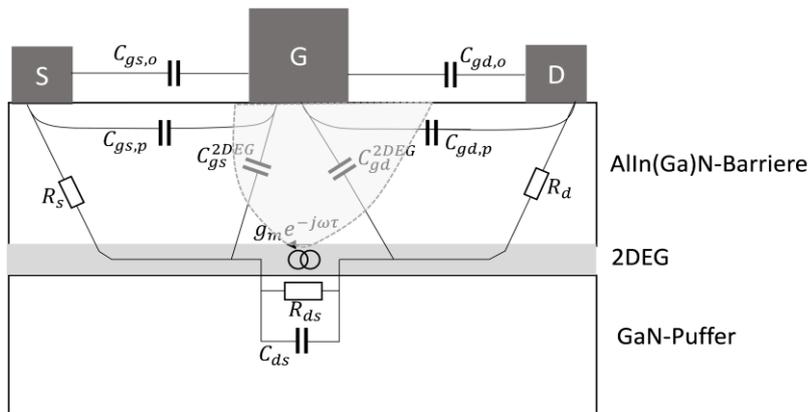


Abbildung 80: Schematische Darstellung der einzelnen Kapazitäts-Komponenten. Mit Hilfe des Kleinsignal-Ersatzschaltbildes soll das Kapazitäts-Modell verdeutlicht werden.

Die Gate-Source- und die Gate-Drain-Kapazität sind in Gleichung (75) und (76) dargestellt.

$$C_{gs} = C_{gs}^{2DEG} + C_{gs,p} + C_{gs,o} \quad (75)$$

$$C_{gd} = C_{gd}^{2DEG} + C_{gd,p} + C_{gd,o} \quad (76)$$

Sowohl  $C_{gs}$  als auch  $C_{gd}$  setzen sich aus der Summe verschiedener Kapazitäts-Komponenten zusammen. Dabei zeigen die intrinsischen Kapazitäts-Komponenten ( $C_{gs}^{2DEG}$  und  $C_{gd}^{2DEG}$ ) eine Abhängigkeit von der Kanalladungsträgerdichte unterhalb des Gates. Die mit einem T-Gate in Verbindung gebrachte extrinsische Kapazität kann in zwei Komponenten unterteilt werden [190]. Zum Einen bildet sich zwischen dem Gate und den umgebenden Elektroden eine parallele Plattenkapazität ( $C_{gs,o}$  und  $C_{gd,o}$ ) aus, die mittels einem reduzierten Gate-zu-Elektroden-Abstand und durch Passivierungsnitride mit großer Dielektrizitätszahl vergrößert werden kann. Zum Anderen entsteht zwischen Gate und dem Zugangsbereich eine Randkapazität ( $C_{gs,p}$  und  $C_{gd,p}$ ), wobei  $C_{gd,p}$  durch eine Ausdehnung des drainseitigen Verarmungsgebietes eine Reduzierung erfährt [33]. Somit wird durch

Verlängerung des Gatekopfes Richtung Drain sowohl  $C_{gd,o}$  als auch  $C_{gd,p}$  stark beeinflusst. Gleichzeitig wird durch den fehlenden Kopfüberhang Richtung Source  $C_{gs,o}$  reduziert.

## 6.5 Prozessierung und Charakterisierung von $\Gamma$ -Gates

Ziel dieses Abschnittes ist es, die unterschiedlichen  $\Gamma$ -Gate Strukturen prozesstechnisch zu realisieren und die zuvor durchgeführten Simulationsergebnisse experimentell zu verifizieren. Anschließend erfolgt der Vergleich der RF-Charakterisierungsergebnisse mit den Simulationsdaten.

Zur Herstellung unterschiedlicher  $\Gamma$ -Gate-Strukturen wird wie oben bereits diskutiert ein Mehrlagen-Lacksystem verwendet. Der einzige Unterschied zum herkömmlichen T-Gate besteht im Belichtungsprozess. Neben dem zentralen Strahl für die Fußbelichtung wird je nach gewünschter  $\Gamma$ -Gate-Form eine flankierende Flügelbelichtung weggelassen. Zusätzlich kann die Ausdehnung des Kopfüberlapps Richtung Source oder Drain durch eine Verlängerung des Seitenflügels ( $W_{Flügel}$ ) erreicht werden. Die schematische Darstellung in Abbildung 81 a) verdeutlicht das Belichtungsprinzip zur Realisierung einer  $\Gamma$ -Gate-Struktur. REM-Aufnahmen des Lackprofils einer  $\Gamma$ -Gate-Struktur mit kleiner Flügelbreite  $W_{Flügel} = 100$  nm sind in Abbildung 81 b) dargestellt, wohingegen die Flügelbreite in Abbildung 81 c) auf 150 nm erhöht wurde.

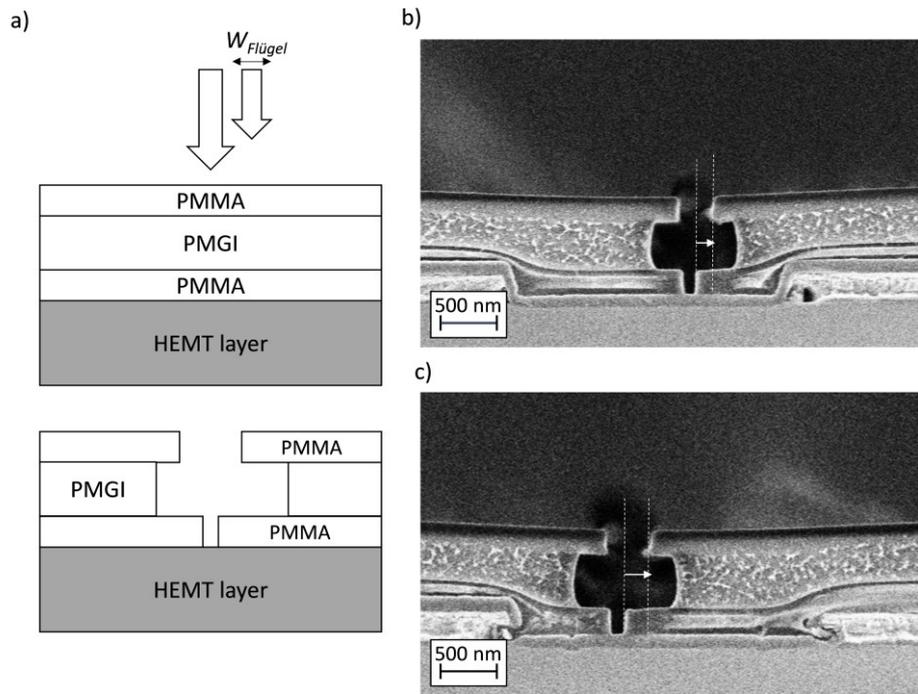


Abbildung 81: a) Schematische Darstellung des Belichtungsprinzips für ein  $\Gamma$ -Gate, b) REM Aufnahme des Lackprofils für ein  $\Gamma$ -Gate mit kleiner Flügelbreite  $W_{Flügel} = 100$  nm und c) Lackprofil eines  $\Gamma$ -Gates mit großer Flügelbreite  $W_{Flügel} = 150$  nm.

Durch das Weglassen einer flankierenden Flügelbelichtung wird die obere Öffnung im PMMA verkleinert, wodurch die Gatekopfdimension nach der Metallisierung im Vergleich

zu einem herkömmlichen T-Gate deutlich verringert wird. Abbildung 82 zeigt den Querschnitt der realisierten T- und  $\Gamma$ -Gate Strukturen nach der Metallisierung. Aufgrund der hohen Sensitivität des oberen Lackes bildet sich trotz weggelassener Flügelbelichtung auf der rechten Seite des Gates in Abbildung 82 b) ein kleiner Überhang des metallisierten Gatekopfes aus, der sich mit der Mehrlagenlack-Gatetechnologie nicht vermeiden lässt.

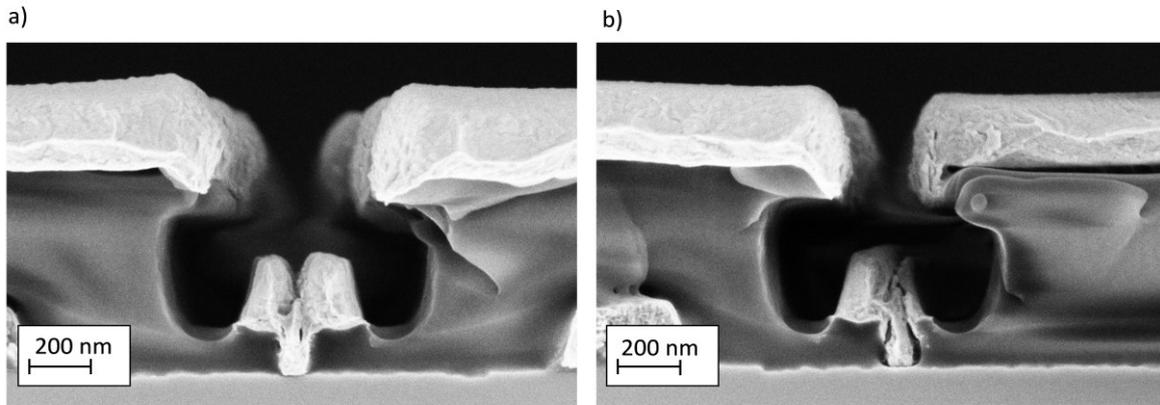


Abbildung 82: REM-Aufnahmen nach der Metallisierung a) für ein T-Gate und b) für ein  $\Gamma$ -Gate mit  $W_{\text{Flügel}} = 150 \text{ nm}$ .

Nach Abscheiden der Gate-Metallisierung erfolgt ein nasschemischer Lift-Off, nach dessen Anwendung nur dort Gate-Metall liegen bleibt, wo sich kein Fotolack befand. Im letzten Schritt des Gateprozesses wird die Metallisierung bei  $370 \text{ }^\circ\text{C}$  getempert.

Im Folgenden soll der Einfluss unterschiedlicher Gatestrukturen auf die RF-Eigenschaften des Bauteils untersucht werden, welche sich hinsichtlich des Kopfüberlapps Richtung Source und Drain unterscheiden. Die jeweiligen Abkürzungen der hier betrachteten Gatestrukturen, deren Bedeutung und deren Belichtungsprinzip sind in Tabelle 12 aufgelistet. Durch die fehlende Flügelbelichtung bei den  $\Gamma$ -Gate-Strukturen wird nicht nur die obere Öffnung, sondern auch die Gatefußdimension beeinflusst, so dass diese verkleinert wird. Zur Kompensation und Realisierung einer vergleichbaren Gatelänge, wird die Dosis des Zentralstrahls bei  $\Gamma$ -Gates um  $100 \mu\text{C}/\text{cm}^2$  erhöht, so dass eine Gatelänge zwischen  $80 \text{ nm}$  und  $100 \text{ nm}$  erreicht werden konnte.

Tabelle 12: Die hier untersuchten Gatestrukturen mit deren Abkürzungen und Bedeutungen.

Abkürzungen für Gatestruktur	Bedeutung	Belichtungsprinzip
T150	Standard T-Gate	Zentrallinie und Flügelbelichtung ( $W_{\text{Flügel}} = 150 \text{ nm}$ )
G100S	Kleine $\Gamma$ -Gate Struktur mit Kopfüberlapp nach Source	Zentrallinie und eine Flügelbelichtung Richtung Source ( $W_{\text{Flügel}} = 100 \text{ nm}$ )
G100D	Kleine $\Gamma$ -Gate Struktur mit Kopfüberlapp nach Drain	Zentrallinie und eine Flügelbelichtung Richtung Drain ( $W_{\text{Flügel}} = 100 \text{ nm}$ )

G150S	Γ-Gate Struktur mit Kopfüberlapp nach Source	Zentrallinie und Flügelbelichtung Richtung Source ( $W_{\text{Flügel}} = 150 \text{ nm}$ )
G150D	Γ-Gate Struktur mit Kopfüberlapp nach Drain	Zentrallinie und Flügelbelichtung Richtung Drain ( $W_{\text{Flügel}} = 150 \text{ nm}$ )

Zur Bestimmung der Kleinsignal-Ersatzschaltbild-Elemente wurden auf einem Zweifinger-Transistor mit einer Gateweite von  $40 \mu\text{m}$  ( $2 \times 40 \mu\text{m}$ ), S-Parameter-Messungen einer Drain-Source-Spannung  $U_{DS} = 7 \text{ V}$  und einem Drainstrom  $I_{DS} = 200 \text{ mA/mm}$  durchgeführt. Dabei wurden sowohl die bei 4 GHz extrahierten Gate-Drain- als auch die Gate-Source-Kapazitäten der unterschiedlichen Gateformen gegenübergestellt und mit den Simulationsergebnissen verglichen (siehe Abbildung 83).

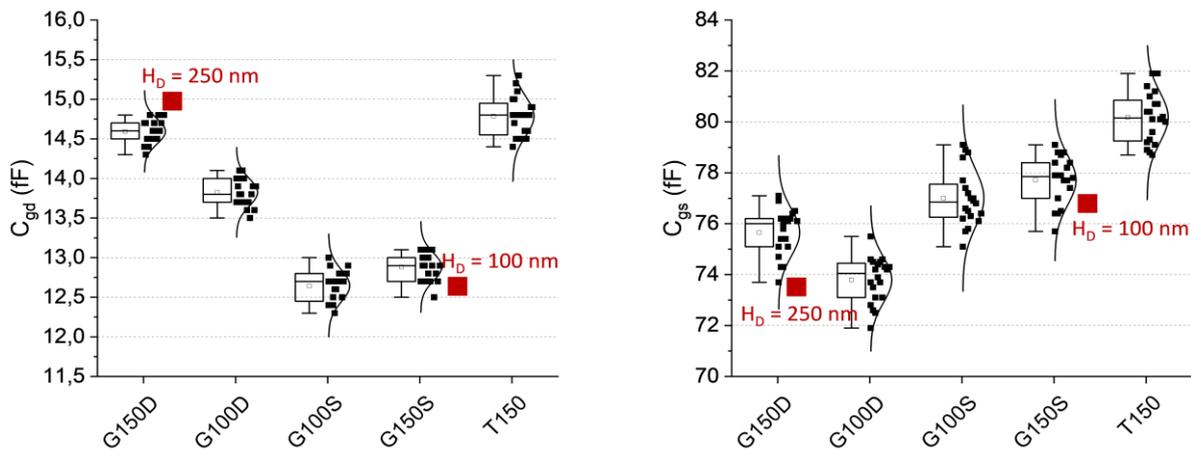


Abbildung 83: (Links) Gate-Drain-Kapazität  $C_{gd}$  und (rechts) Gate-Source-Kapazität  $C_{gs}$  für unterschiedliche  $\Gamma$ -Gate Strukturen mit aufsteigendem Kopfüberhang Richtung Source (G150D, G100D, G100S und G150S) Zusätzlich wird das T-Profil betrachtet (T150).

Die Variation des Kopfüberlapps Richtung Source und Drain ist deutlich in  $C_{gd}$  erkennbar [187]. Die gemessenen Gatestrukturen mit einem Kopfüberlapp Richtung Source (G100S und G150S) besitzen im Vergleich zu den Gatestrukturen mit Kopfüberlapp Richtung Drain eine reduzierte Gate-Drain-Kapazität. Eine Erhöhung des Kopfüberlapps Richtung Drain hat eine Erhöhung der Gate-Drain-Kapazität zur Folge (siehe G100D und G150D). Die Beobachtung der Messergebnisse zeigt eine gute Übereinstimmung mit den zuvor durchgeführten 2D-Simulationen. Aufgrund derselben Flügelbelichtungsbreite mit  $W_{\text{Flügel}} = 150 \text{ nm}$  Richtung Drain, zeigen sowohl G150D als auch T150 annähernd gleiche Gate-Drain-Kapazitäten. Dies wird mit dem gleichen Kopfüberhang Richtung Drain begründet. Die leicht vergrößerte Gatelänge und größere Gatekopfdimension für T150 bewirken einen Anstieg der Gate-Source-Kapazität.

Trotz der für die Simulation als konstant angenommenen Gatedimensionen für T- und  $\Gamma$ -Gate kann ein Vergleich aus den HF-Messungen und den daraus extrahierten Werten für  $C_{gd}$  und  $C_{gs}$  durchgeführt werden. Wird hauptsächlich der Einfluss des Kopfüberhangs Richtung Drain bzw. Source betrachtet, eignen sich aufgrund der geometrischen

Abmessungen vor allem die Strukturen G150D bzw. G150S, um vergleichend mit den Simulationsdaten für  $H_D = 250$  nm bzw.  $H_D = 100$  nm gegenübergestellt zu werden. REM-Untersuchungen an diesen Gatestrukturen ergaben einen Kopfüberhang der belichteten Flügelseite von ca. 210 nm und 60 nm Kopfüberhang der nicht belichteten Flügelseite. Die simulierten Werte sind in Abbildung 83 als rote Rechtecke zu der jeweiligen  $\Gamma$ -Gate-Struktur eingezeichnet. Aus dieser Abbildung ist ersichtlich, dass die simulierten  $C_{gd}$ - und  $C_{gs}$ -Daten sehr gut mit den hier untersuchten Strukturen mit Kopfüberhang Richtung Drain übereinstimmen.

### 6.6 Schlussfolgerungen

In diesem Abschnitt wurden zwei unterschiedliche Prozessierungsmöglichkeiten – der Nitrid-basierte und der Mehrlagen-Lack-Ansatz - zur Realisierung von T-Gate-Strukturen thematisiert sowie die Vor- und Nachteile der jeweiligen Technologie erläutert. Anschließend wurden die aus Kleinsignalmessungen extrahierten Daten wie Gate-Drain-, Gate-Source- und Drain-Source-Kapazität für die unterschiedlichen Technologien vergleichend gegenübergestellt. Dabei konnte für die Transistoren, welche mittels der Mehrlagen-Lack-Technologie und des Kopfpassivierungsnitrides hergestellt wurden, eine deutliche Reduzierung der Gate-Drain-Kapazität beobachtet werden. Um den Einfluss der Gateformen auf die parasitären Kapazitäten weiter zu untersuchen und diese zu optimieren, wurden Simulationen der S-Parameter durchgeführt. Dabei war besonders der Einfluss des Gatekopfes Richtung Source und Drain von Interesse. Ein deutlicher Anstieg der Gate-Drain-Kapazität, eine Verringerung der Gate-Source-Kapazität und eine deutliche Abnahme der maximalen Frequenz ist für einen zunehmenden Kopfüberhang Richtung Drain zu erwarten. Dies wurde experimentell mit einer guten Übereinstimmung zur Simulation bestätigt.

## 7 Elektrische Charakterisierung GaN-basierter HEMTs

Ausgehend von den Materialeigenschaften in Kapitel 4.4 und den Fertigungsschritten aus Kapitel 5 und 6 werden die wichtigsten elektrischen Kenngrößen wie Schicht ( $R_{sheet}$ ) - und Kontaktwiderstand ( $R_C$ ), maximaler Drainstrom ( $I_{DS}$ ) und Steilheit ( $G_{max}$ ) sowie Gateleckstrom ( $I_{g,Leckstrom}$ ) der unterschiedlichen Barrieren-Materialien analysiert und vergleichend gegenübergestellt [191]. Die beiden Wafer mit ternärer bzw. quaternärer Barriere wurden mit dem gleichen Prozess gefertigt. In Abbildung 84 ist der Schichtwiderstand und der Kontaktwiderstand für das ternäre AlInN- (in blau) und das quaternäre AlInGaN-Barrierenmaterial (grün) dargestellt. Die deutlich größere Ladungsträgerdichte für AlInN von ca. 31 % gegenüber der von AlInGaN spiegelt sich in einem verringerten Schichtwiderstand wider. Die Tendenz hin zu geringeren Schichtwiderständen lässt sich auch mit Gleichung (71) und den Werten aus Tabelle 13 verdeutlichen.

*Tabelle 13: Ladungsträgerdichte und Beweglichkeit einer AlIn(Ga)N/AlN/GaN-Heterostruktur, welche vor Prozessierung der Heterostrukturen mittels Hall-Messung gewonnen wurden.*

Materialien	Ladungsträgerdichte ( $10^{13} \text{ cm}^{-2}$ )	Beweglichkeit ( $\text{cm}^2/\text{Vs}$ )
$\text{Al}_{0,83}\text{In}_{0,15}\text{N}$	2,03	1265
$\text{Al}_{0,72}\text{In}_{0,18}\text{Ga}_{0,1}\text{N}$	1,40	1408

Mit Hilfe der aus Hall-Messungen erhaltenen Ladungsträgerdichte beträgt der kalkulierte Schichtwiderstand für das ternäre Barrieren-Material  $243 \Omega/\square$  und  $317 \Omega/\square$  für das quaternäre Barrieren-Material. Die aus TLM-Messungen extrahierten Werte zeigen nur eine minimale Abweichung, welche mit dem Fertigungsprozess zusammenhängen kann. Zusätzlich zeigt das ternäre Barrierenmaterial im Vergleich zum quaternären Barrierenmaterial einen um ca. 30 % reduzierten Kontaktwiderstand. Anhand von mehreren durchgeführten elektrischen Messungen ternärer und quaternärer Epitaxie-Strukturen kann die Aussage getroffen werden, dass das quaternäre Barrieren-Material tendenziell höhere Kontaktwiderstände aufweist als AlInN. Dies wurde ausführlich in Kapitel 5.5.1 diskutiert.

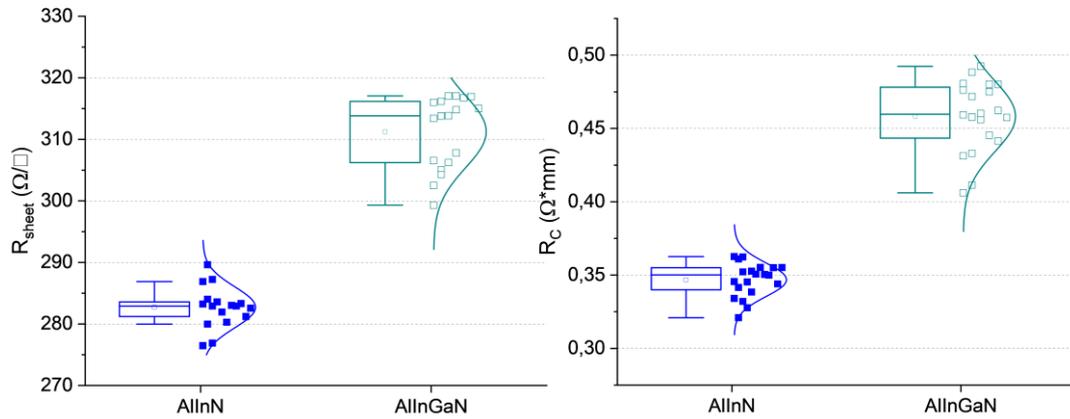


Abbildung 84: (Links) Schichtwiderstand einer AlInN/AlN/GaN- (blau) und einer AlInGaN/AlN/GaN-Heterostruktur und (Rechts) Kontaktwiderstand beider Barrieren-Materialien mit gleicher Recess-Tiefe.

Die Reduzierung des Ausgangsstromes und eine positive Verschiebung der Schwellspannung der AlInGaN-Probe ist durch die reduzierte spontane Polarisierung (siehe Tabelle 9) und der daraus resultierenden Abnahme von  $n_s$  begründet. Die maximale extrinsische Steilheit korreliert gemäß Gleichung (24) mit dem Sourcewiderstand, welcher sich aus dem Kontakt- und Schichtwiderstand zusammensetzt. Aus diesem Grund zeigt das quaternäre Barrieren-Material eine verminderte Steilheit von ca. 10 %.

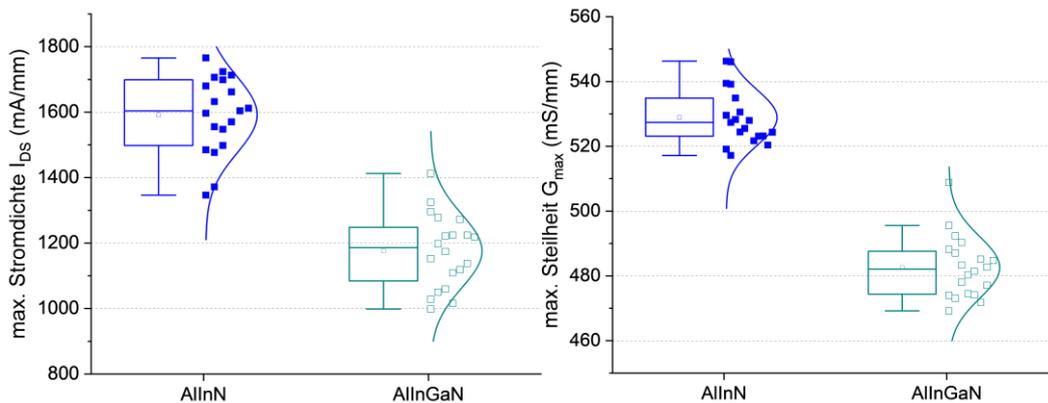


Abbildung 85: Maximale Drainstrom ( $I_{DS,max}$ ) und maximale Steilheit ( $G_{max}$ ) bei einer Drain-Source Spannung  $U_{DS} = 7$  V.

Das Gate-Leckstrom-Niveau, welches bei einer Drain-Source Spannung von  $U_{DS} = 7$  V gemessen wurde, ist bei beiden AlIn(Ga)N-Heterostrukturen sehr hoch und übersteigt einen Wert  $> 2$  mA/mm (Abbildung 86). Zusätzlich ist das Leckstrom-Niveau bei den

hier untersuchten AlInGaN-Proben im Vergleich zu AlInN um den Faktor 3 erhöht.

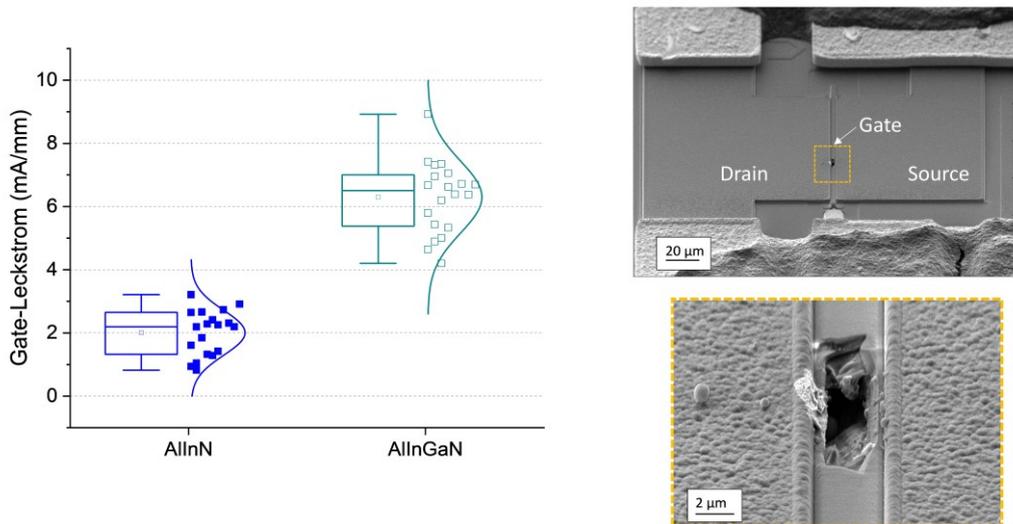


Abbildung 86: (Links) Gate-Leckstrom bei einer Drain-Source-Spannung  $U_{DS} = 7V$ . (Rechts) REM-Inspektion eines gestressten Bauteils bei höheren Drain-Source-Spannungen ( $U_{DS} > 40V$ ) und vergrößerter Bereich, wobei die völlige Zerstörung der Gatestruktur sichtbar ist.

Dies kann vor allem bei Hochfrequenztransistoren aus mehreren Gründen nachteilig sein und zu einem frühzeitigen Ausfall führen:

- Eine Reduzierung der Durchbruchspannung des Transistors.
- Degradation im Betrieb und eine verkürzte Lebensdauer des Bauteils.
- Spontaner katastrophaler Ausfall des Bauteils durch weitere Erhöhung des Leckstromes mit steigendem  $U_{DS}$  (siehe Abbildung 86).

Das höhere Gate-Leckstrom-Niveau quaternärer AlInGaN-Proben im Vergleich zu AlInN konnte in anderen Forschungsgruppen jedoch nicht beobachtet werden [86], [192]. So wurde in [86] der Einfluss der Ga-Konzentration in quaternären AlInGaN-Systemen auf die elektrischen Eigenschaften wie Leckstrom, maximaler Drainstrom und Steilheit untersucht. Dabei wurde eine Zunahme des Gates-Leckstromes mit Annäherung an das gitterangepasste AlInN-Material ( $Al_{0,83}In_{0,17}N$ ) beobachtet, so dass das Leckstrom-Niveau im Vergleich zu einer AlInGaN-Struktur (mit 10 % Ga) um eine Größenordnung erhöht ist. Der Vergleich der Materialien mit unterschiedlichen Ga-Konzentrationen (10, 15 und 20 %) zeigte eine Abnahme der Schottky-Barrierenhöhe (1,09, 1,05 und 0,99 eV) mit zunehmender Ga-Konzentration, gleichzeitig wird eine Abnahme des Gate-Leckstromes in Vorwärtsrichtung beobachtet [86]. Die Korrelation der Schottky-Barrierenhöhe mit dem Bandabstand entspricht den Erwartungen [193] und wurde auch durch die Simulationen in Abschnitt 4.5 gezeigt. Einzig die Abnahme des Leckstromes mit abnehmender Barrierenhöhe entspricht nicht der gängigen Theorie [86]. Die Diodencharakteristik der in dieser Arbeit untersuchten AlInN- und AlInGaN/AlN/GaN-Heterostrukturen in Vorwärtsrichtung ist in Abbildung 87 dargestellt.

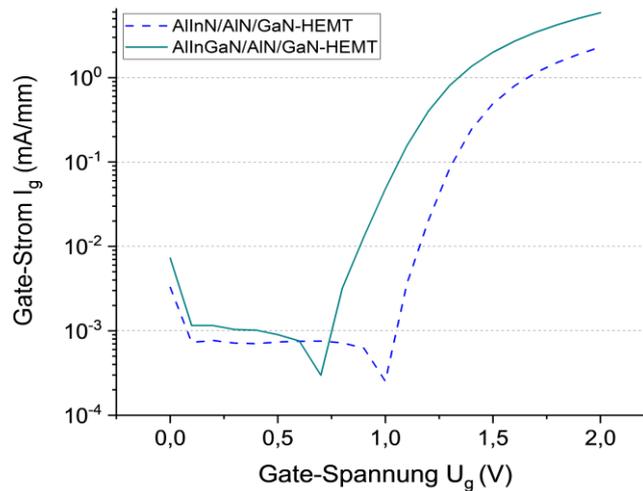


Abbildung 87: Diodencharakteristik eines AlIn(Ga)N/AlN/GaN-HEMTs in Vorwärtsrichtung. Gemessen wurde an einem 8-Fingertransistor mit  $60 \mu\text{m}$  Gateweite.

Man erkennt eine Abnahme der Schottky-Barrierenhöhe für die AlInGaN-basierte Heterostruktur, so dass die gezeigten Diodenmessungen unsere Annahme bestätigen, dass ein geringerer Bandabstand folglich in einem höheren Leckstrom-Niveau resultiert.

## 7.1 Elektrolumineszenz-Messungen einer AlInN/AlN/HEMT-Struktur

Um die Zuverlässigkeit des Bauteils weiter zu optimieren, ist es wichtig, die Mechanismen, welche für die Degradation des Bauteils verantwortlich sind, besser zu verstehen. Ein häufig auftretendes Phänomen ist dabei die Abnahme der Schottky-Barrierenhöhe und ein daraus resultierender Anstieg des Gate-Leckstromes für ein gestresstes Bauteil im abgeschnürten Zustand. Mit Hilfe eines „Wafer-Level-Reliability“-Tests ist es möglich, die Zuverlässigkeit des Bauteils wesentlich schneller zu beurteilen. Dabei erfolgt die Charakterisierung der Gate-Drain-Diode vor Beginn des Tests. Anschließend wird der Transistor abgeschnürt ( $U_{gs} = -7 \text{ V}$ ) und bei einer Drain-Source-Spannung  $U_{ds} = 15 \text{ V}$  bei  $150 \text{ }^\circ\text{C}$  für 70 Stunden getestet. Nach Beendigung des Tests wird die Diodencharakterisierung wiederholt. Die Diodencharakterisierung ist in Abbildung 88 dargestellt. Man erkennt eine Verschiebung der Diodenkennlinie in Vorwärtsrichtung und eine Erniedrigung der Schottky-Barrierenhöhe des gestressten Bauteils, wodurch eine Erhöhung des Gate-Leckstromes in Sperrichtung erfolgt.

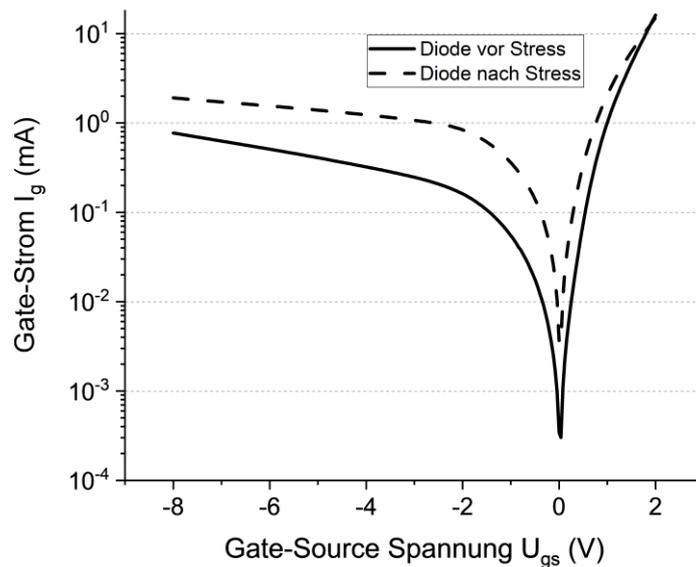


Abbildung 88: Charakterisierung der Gate-Drain-Diode vor und nach Verwendung des „Wafer-Level-Reliability“-Testes.

In [194] wurde berichtet, dass die Belastung des Bauteils im abgeschnürten Zustand ( $U_{gs} = 7$  V) durch das Auftreten von Elektrolumineszenz (EL)-Spots sichtbar gemacht werden kann, welche vorwiegend am drainseitigen Ende des Gates auftreten. Dabei wurde eine Korrelation der emittierten EL-Intensität mit dem Leckstrom, welcher durch das Gate fließt, festgestellt [195]. Durch die Untersuchung von AlGaIn/GaN-Strukturen konnte die Erkenntnis gewonnen werden, dass das Auftreten von EL-Spots mit der fortschreitenden Bildung von Pits auf der Halbleiteroberfläche zusammenhängen, welche als Leckstrompfade dienen. Auch die Qualität der Schottky-Barriere bzw. das dafür verwendete Metall spielt eine große Rolle für den Leckstrom des Transistors, so dass ein weiterer Fehlermechanismus durch die Diffusion von Metall in die Halbleiterschicht verursacht werden kann [196]. Die Verwendung von Ni-basierten Gates und deren Auswirkung auf den Leckstrom wurde bereits in Abschnitt 6.3 erläutert. Um den Mechanismus eines erhöhten Leckstromes nach Stressen des Bauteils zu analysieren, werden im Folgenden die Leckstrompfade entlang der Gatestruktur mit Hilfe eines Photoemissions-Mikroskops (PEL) visualisiert. Die durchgeführte Elektrolumineszenz-Messung an einer Gatestruktur mit zwei Gatefingern und einer Gateweite von  $500 \mu\text{m}$  ( $2 \times 500 \mu\text{m}$ ) ist in Abbildung 89 dargestellt. Für die EL-Messung befindet sich der Transistor im abgeschnürten Bereich ( $U_{gs} = -7$  V). Dabei zeigt ein Gate-Finger (Gate 1) eine besonders hohe EL-Emissionsintensität.

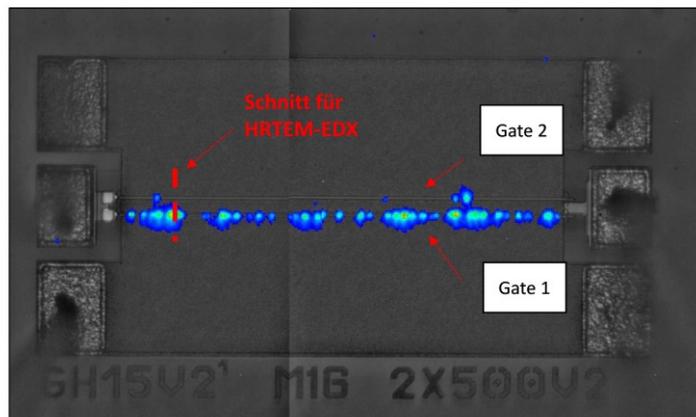


Abbildung 89: Elektrolumineszenz-Messung einer 2 x 500 µm Gatestruktur im abgeschnürten Zustand ( $U_{gs} = -7 \text{ V}$ ).

Um strukturelle Defekte am Gate oder in der Epitaxie-Struktur, welche ursächlich für die EL-Spots sein können, zu charakterisieren, werden an einem Bereich mit hoher und niedriger EL-Emission TEM-Analysen durchgeführt. Die hier gezeigten EL-Messungen wurden beim Fraunhofer-Institut CAM (Kompetenzcenter für Mikrostrukturdiagnostik und Materialcharakterisierung innerhalb des Fraunhofer Instituts IMWS (Institut für Mikrostruktur von Werkstoffen und Systemen)) in Halle von Andreas Graff durchgeführt.

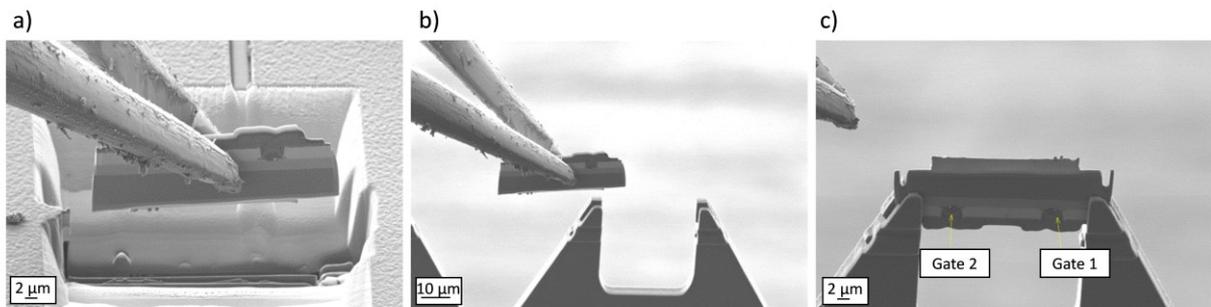


Abbildung 90 a) FIB-Präparation und Separierung einer TEM-Lamella. b) und c) Übertragung der TEM-Lamella mit der Oberseite nach unten in den Probenhalter. Anschließend wird die Probe poliert. Diese Aufnahmen wurden von Andreas Graff vom Fraunhofer-Institut CAM in Halle angefertigt (Abdruck mit Genehmigung der UMS GmbH).

Die Herstellung elektronen-transparenter Proben werden durch den Einsatz von Focused-Ion-Beam (FIB)-Systemen ermöglicht. Abbildung 90 zeigt den Vorgang der für die TEM-Analyse notwendigen Probenpräparation. Durch einen Gallium-Ionenstrahl wird an dem interessanten Bereich der Probe eine Lamelle herausgeschnitten und auf einen Probenhalter aufgebracht („Lift-out“). Im letzten Schritt wird die Probe so weit ausgedünnt, bis sie elektronendurchlässig ist. Anschließend wird die Probe mit Hilfe von Ionen poliert, um Präparationsartefakte zu entfernen.

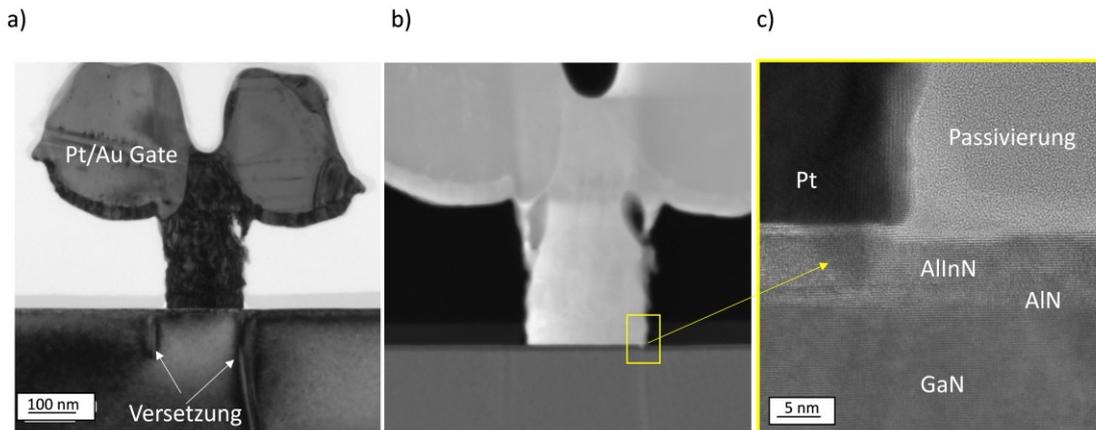


Abbildung 91: a) TEM-Analysen der Gatestruktur mit hoher Emissions-Intensität, b) Eindiffusion von Pt in die Halbleiterschicht und c) vergrößerte Darstellung der Pt-Eindiffusion in die Epitaxie-Schicht. Diese Aufnahmen wurden von Andreas Graff vom Fraunhofer-Institut CAM in Halle angefertigt (Abdruck mit Genehmigung der UMS GmbH).

HR-TEM-Aufnahmen der Gate- und Epitaxiestruktur im Bereich hoher EL-Intensität sind in Abbildung 91 abgebildet. Es sind Versetzungen aus dem GaN-Puffer sichtbar, welche sich bis an die Halbleiteroberfläche ausdehnen und an der äußeren Kante des Gatefußes enden. Eine vergrößerte Ansicht der äußeren Gate-Kante lässt erkennen, dass eine Diffusion des Gate-Metalls in die Barriere stattgefunden hat (Abbildung 91 c)).

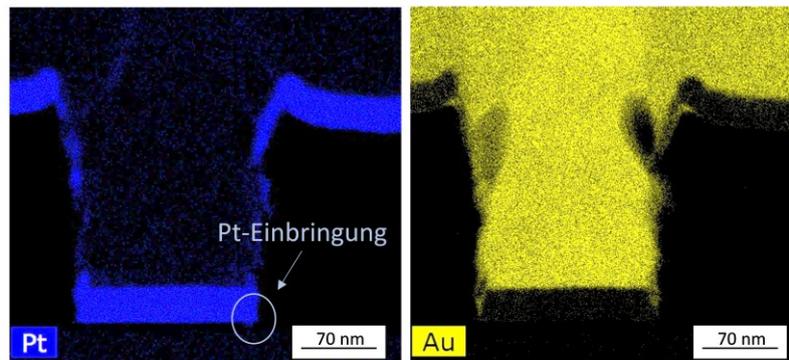


Abbildung 92: STEM-EDX-Aufnahmen der einzelnen Elemente der Gate-Metallisierung. Diese Aufnahmen wurden von Andreas Graff vom Fraunhofer-Institut CAM in Halle angefertigt (Abdruck mit Genehmigung der UMS GmbH).

Durch STEM-EDX-Aufnahmen der einzelnen Elemente der Gate-Metallisierung, bestehend aus Pt/Au, kann eine leichte Eindiffusion von Pt in die Halbleiterschicht detektiert werden (Abbildung 92). Untersucht man die Gate- und Epitaxiestruktur im Bereich geringer EL-Intensität, so kann dieses Fehlerbild nicht entdeckt werden. Wie bereits bei der Charakterisierung ternärer AlInN-Schichten in Kapitel 4.4.5 gezeigt wurde, weist die AlInN-Halbleiteroberfläche eine vermehrte Anzahl an Oberflächendefekten auf. Dies könnte möglicherweise die Eindiffusion von Pt in die Halbleiteroberfläche begünstigen und ursächlich für die hohe EL-Intensität sein. In [197] wurde gezeigt, dass sich unter Einwirkung äußerer Kräfte, wie elektrischer Stress in Sperrrichtung, Versetzungen innerhalb des Kristalls in Richtung Gate-Kante bewegen können. An

AlGaN/GaN-HEMTs wurde durch derartigen Stress eine Erhöhung der Versetzungsdichte von 50 % beobachtet [197].

Die Detektion von EL-Spots hängt mit dem Effekt von heißen Elektronen zusammen, welche die Barriere durch thermionische Feldemission oder Tunneln überwinden können und durch das hohe elektrische Feld in x-Richtung zur Stoßionisation beitragen. Durch diesen Effekt werden Löcher generiert, welche direkt unterhalb des Gates im Valenzbandmaximum akkumulieren und zur Rekombination beitragen können [198]. Jeder Rekombinationsprozess heißer Elektronen erzeugt darüber hinaus ein einzelnes Photon, welches die Intensität des EL-Spots verändert. Somit kann mit Hilfe der EL-Messung deutlich die Degradationsstelle im Material festgestellt werden, so dass sich diese Messmethodik sehr bewährt hat.

### **7.2 Reduzierung der Barrierendicke - Einfluss auf den Gate- und Drain-Leckstrom**

Wie im vorherigen Abschnitt erläutert wurde, zeigen die Transistoren mit quaternären Barrieren-Materialien im Vergleich zu AlInN-basierten HEMTs ein erhöhtes Leckstrom-Niveau (Faktor 3) und eine geringere Leistungsperformance. Der Fokus liegt daher im Folgenden auf ternären AlInN-Systemen. Allerdings ist auch bei den hier untersuchten 8 nm dicken AlInN-Barrieren der Leckstrom  $> 1$  mA/mm. Um ein zuverlässiges und stabiles Bauelement zu generieren, welches auch für den Betrieb bei hohen Drain-Source-Spannungen geeignet ist, ist es wichtig, das Leckstrom-Niveau zu reduzieren. Eine hohe 2DEG-Dichte führt zu einer ausgeprägten elektrischen Feldspitze am drainseitigen Ende der Gate-Elektrode und somit zu einer Limitierung der Durchbruchspannung, welche eine Erhöhung der Ausgangsleistung mit größerer Betriebsspannung verhindert. Um eine verbesserte Verteilung des elektrischen Feldes am drainseitigen Ende zu erhalten, wird im Folgenden die Ladungsträgerdichte verringert, indem die AlInN-Barrierendicke von 8 nm auf 6 nm reduziert wird. Die Reduzierung der Barrierendicke resultiert in einer Zunahme der Beweglichkeit um 16 %. Die elektrischen Größen, wie maximale Stromdichte und Gate-Leckstrom sind in Abbildung 93 dargestellt. Die verminderte Ladungsträgerdichte im Kanal resultiert in einem um 21 % reduzierten Drainsättigungsstrom und einem Gate-Leckstrom-Niveau unter 1 mA/mm [191].

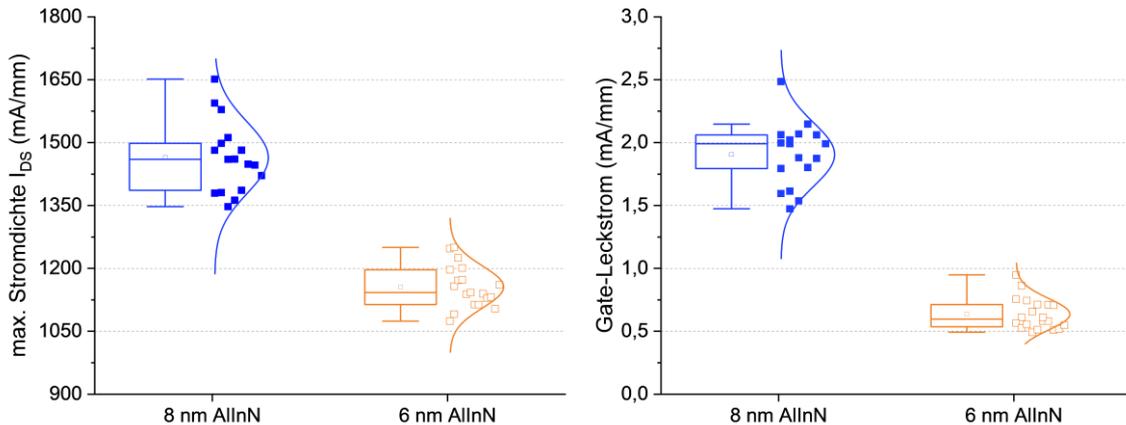


Abbildung 93: Maximale Stromdichte ( $I_{DS}$ ) und Gate-Leckstrom bei  $U_{DS} = 7\text{ V}$  und  $U_{GS} = 1\text{ V}$  für eine 8 nm und 6 nm dicke  $Al_{0,83}In_{0,15}N$ -Barrierenschicht.

Im Folgenden soll der Einfluss der Drain-Source-Spannung auf die Steuereigenschaften des Transistors untersucht werden. Die Kurvenschar wurde für unterschiedliche Drain-Source-Spannungen von 5 V, 15 V und 25 V aufgenommen und in Abbildung 94 dargestellt. Zusätzlich wird der Einfluss der Barrierendicke (Abbildung 94 a) und der Abstand der Eisendotierung zum Kanal (Abbildung 94 b) berücksichtigt werden.

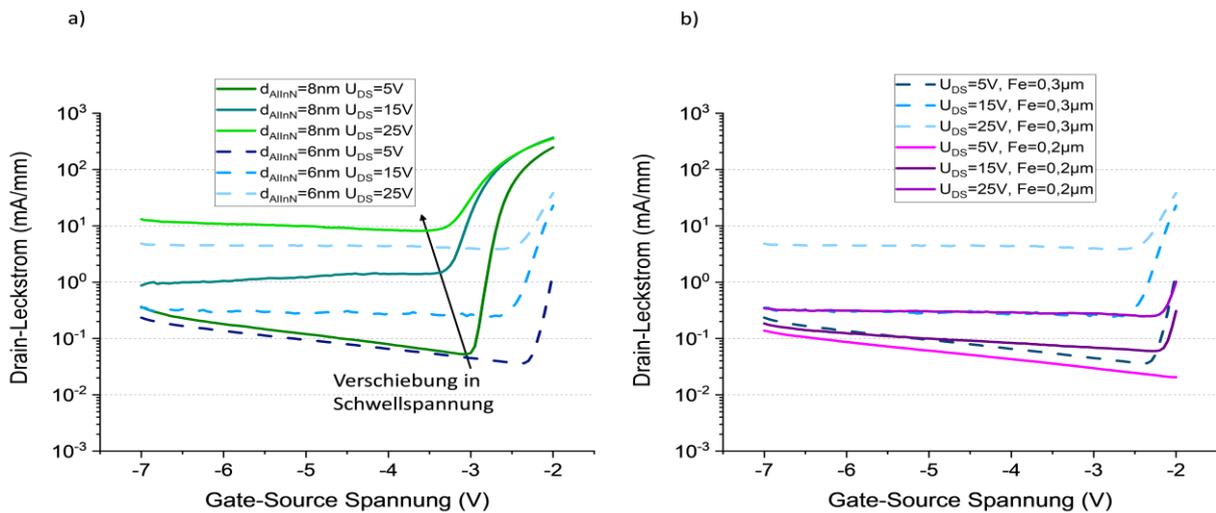


Abbildung 94: Messung des Drain-Leckstromes in Abhängigkeit von  $U_{GS}$  für unterschiedliche Drain-Source-Spannungen (von 5 V bis 25 V) für a) 8 nm (grün) und 6 nm (blau) dicke AlInN-Barriere und b) 6 nm dicke AlInN-Barriere mit unterschiedlichem Eisendotierabstand ( $0,3\ \mu\text{m}$  und  $0,2\ \mu\text{m}$ ) zum Kanal.

Betrachtet man die elektrischen Messungen für unterschiedliche Barrierendicken (Abbildung 94 a), erkennt man bei Erhöhung der Drain-Source-Spannung eine Verschiebung der Schwellspannung hin zu negativeren  $U_{GS}$ -Werten sowie einen Anstieg des Leckstromes (Gate- und Drain-Leckstrom). Allerdings ist der Degradationseffekt bei verringerter Barrierendicke und reduzierter Ladungsträgerdichte im Kanal weniger stark ausgeprägt. Bei einer geringen Drain-Source-Spannung (5 V) ist der Leckstrom, unabhängig von der Barrierendicke, auf demselben Niveau. Erst bei Erhöhung von  $U_{DS}$  wird die Auffächerung und der Unterschied im Leckstrom deutlich sichtbar. Im Allgemeinen wird

die Auffächerung der Steuerkennlinie als Barrierendegradationseffekt (DIBL = „drain induced barrier lowering“) bezeichnet. Der DIBL-Effekt bewirkt in Abhängigkeit der Drainspannung eine Erniedrigung der sourceseitigen Potentialbarriere, wodurch ein Anstieg des Leckstromes beobachtet werden kann. Das Ausmaß dieses Effektes kann durch eine bessere Führung der Elektronen im Kanal abgeschwächt werden. Dies wird in der Darstellung in Abbildung 94 b) verdeutlicht. Wie bereits in Kapitel 4 erwähnt wurde, bildet die Eisendotierung im GaN-Puffer einen tiefen Akzeptorzustand aus, welcher als effizienter Rekombinationskanal für Elektronen aus dem Leitungsband dient. Verringert man den Eisendotierabstand und bringt diesen näher an den 2DEG-Kanal, wird die Eisenkonzentration an der Grenzfläche erhöht. Zusätzlich führt dies zu einer Absenkung des Fermi-niveaus, wodurch eine Verringerung von  $n_s$  und eine Reduzierung des Leckstromes eintritt. Allerdings besteht die epitaktische Schwierigkeit darin, die Dotierung kontrolliert möglichst nahe an den Kanal einzubringen, ohne die Beweglichkeit im Kanal zu beeinträchtigen.

Unter Zuhilfenahme physikalisch-basierter 2D-Simulationen einer AlInN/AlN/GaN-Heterostruktur, welche in Zusammenarbeit mit einem französischen Forschungsinstitut (III/V-Lab) durchgeführt wurden, soll der Einfluss des elektrischen Feldes in Abhängigkeit der Ladungsträgerdichte besser beurteilt werden. Dabei ist vor allem das elektrische Feld in x-Richtung (von Gate zu Drain) im Kanal bei angelegter Spannung von Interesse. Die Simulationen sollen Aufschluss darüber geben, wo sich das Potential zwischen Gate ( $U_{gs} = -9 \text{ V}$ ) und Drain ( $U_{ds} = 30 \text{ V}$ ) ändert. Zusätzlich ist die Ausprägung der Feldspitze in Abhängigkeit von der Barrierendicke (8 nm und 6 nm) von Interesse. Dabei besitzt die Polarisationsladung in der Barriere einen Einfluss auf das  $n_s$ , wobei ein hohes  $n_s$  in einem hohen Feldpeak resultiert. Die Ladungsträgerdichte für eine 8 nm dicke Barriere beträgt  $2,1 \times 10^{13} \text{ cm}^{-2}$  bzw.  $1,5 \times 10^{13} \text{ cm}^{-2}$  für eine 6 nm dicke Barriere. Die Simulationen wurden wie zuvor mit dem Programm ATLAS von Silvaco durchgeführt [188]. Die unterschiedlichen Bereiche der HEMT-Struktur (AlInN-Barriere, AlN-Zwischenschicht und GaN-Puffer) werden in Abschnitte mit unterschiedlichen Materialparametern und deren physikalischen Eigenschaften unterteilt. Zur Bestimmung des Stromflusses wird das Drift-Diffusionsmodell zugrunde gelegt. Hierbei werden sowohl Drift- als auch Diffusionsströme berücksichtigt. Die schematische Darstellung der simulierten AlInN/AlN/GaN-Heterostruktur ist in Abbildung 95 dargestellt. Zusätzlich werden die Passivierungsschichten der Halbleiteroberfläche (1. Passivierung) und der Gate-Kopf-Passivierung (2. Passivierung) berücksichtigt. Eine vergrößerte Aufnahme zeigt den Übergang des Gatefußes zur Halbleiterstruktur und zu den Passivierungsschichten.

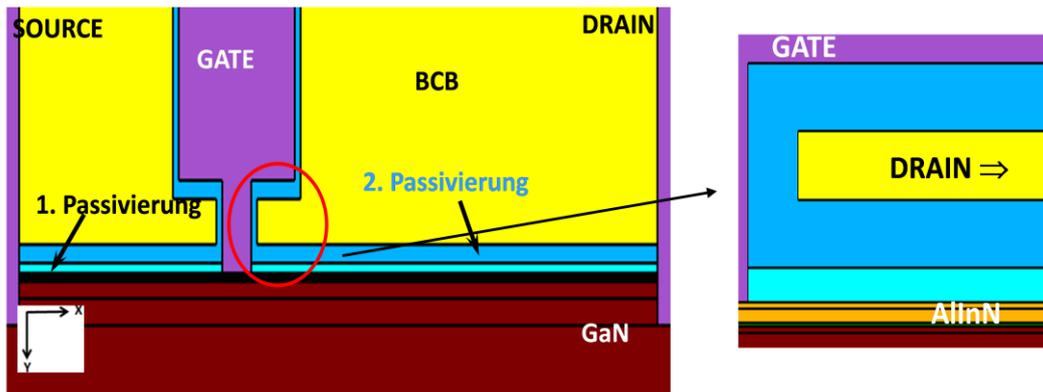


Abbildung 95: (Links) Schematische Darstellung der simulierten AlInN/AIN/GaN-Heterostruktur. Zusätzlich ist die Passivierung der Halbleiteroberfläche (1. Passivierung) und die Gate-Kopf-Passivierung (2. Passivierung) dargestellt. (Rechts) Vergrößerter Bereich des Gatefußes mit Übergang zur Passivierung und der Halbleiterstruktur.

Die Simulation des elektrischen Feldes im GaN-Kanal entlang der x-Richtung für unterschiedliche Gate-Fußhöhen (von 20 nm bis 100 nm) ist in Abbildung 96 dargestellt. Zusätzlich ist die Verteilung des elektrischen Feldes im Kanal für eine AlInN/AIN/GaN-Heterostruktur mit einer 8 nm und einer 6 nm dicken AlInN-Barriere abgebildet.

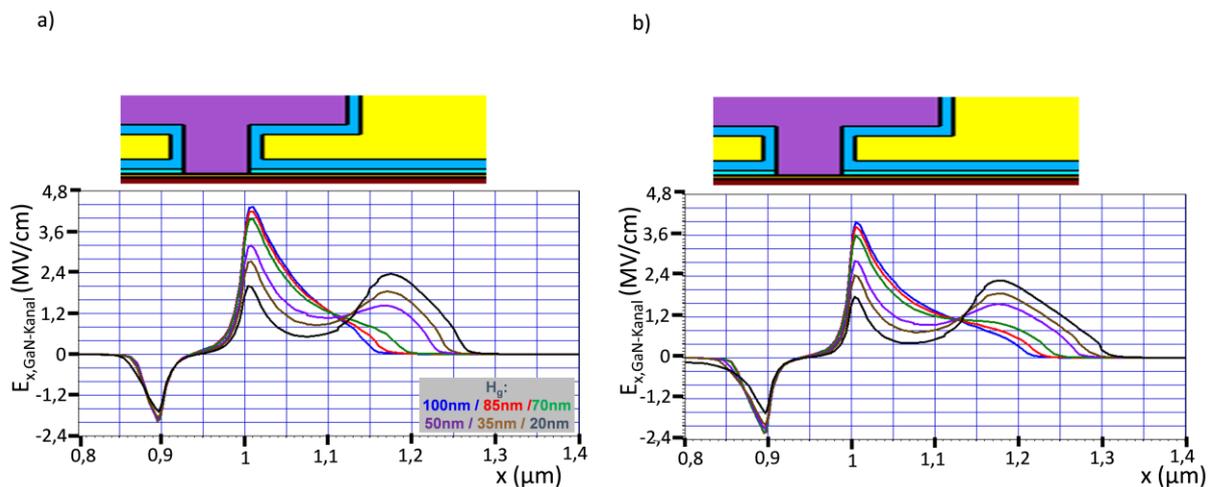


Abbildung 96: Simulation des elektrischen Feldes im GaN-Kanal entlang der x-Richtung für unterschiedliche Gate-Fußhöhen ( $H_g$  von 20 nm bis 100 nm). a) für eine 8 nm dicke AlInN-Barriere und b) eine 6 nm dicke AlInN-Barriere.

Die Größe des elektrischen Feldes ist nahe des Gatefußes in Richtung Drain am stärksten ausgeprägt und führt zu einer hohen Feldspitze. Mit Reduzierung der Gatefußhöhe von 100 nm auf 20 nm ist eine zweite Feldspitze am Ende des Gatekopfes sichtbar. Zusätzlich nimmt die Intensität der Feldspitze am Gatefuß ab, so dass im Falle einer 6 nm Barriere die Feldspitze von anfänglichen 3,9 MV/cm auf 1,7 MV/cm gedrückt werden kann, was einer Verbesserung von 57 % entspricht. Durch die Reduzierung der Gatefußhöhe wird der Feldplatteneffekt verstärkt, was eine Abschwächung der Feldspitze zur Folge hat. Aufgrund der größeren Ladungsträgerdichte ist bei der AlInN/AIN/GaN-Heterostruktur mit 8 nm Barrierenschicht die Feldspitze am Gatefuß stärker ausgeprägt, so dass sich im Vergleich

zur 6 nm dicken Barrierenschicht ein Unterschied von 0,4 MV/cm ergibt. Da die Reduzierung der Gatefußhöhe einen stärkeren Effekt auf die Erniedrigung des elektrischen Feldes ausübt, als die Reduzierung der Barrierendicke, könnte der Gateprozess im Folgenden dahingehend optimiert werden, einen 20 nm hohen Gatefuß auf einer 6 nm dicken AlInN/AlN/GaN-Heterostruktur zu realisieren.

### 7.3 Hochfrequenzcharakterisierung ternärer und quaternärer Barrierenmaterialien

In diesem Abschnitt werden die Großsignalparameter, wie Ausgangsleistung, Verstärkung und Effizienz ternärer und quaternärer Barrieren-Materialien bei Hochfrequenz-Signalen verglichen. Zusätzlich wird der Einfluss einer reduzierten AlInN-Barrierendicke auf die Großsignalparameter untersucht. Die Leistungsmessung wurde an einem Mehrfinger-Transistor, bestehend aus 8-Gatefingern mit einer Gateweite von 75  $\mu\text{m}$  ( $8 \times 75 \mu\text{m}$ ) bei einer Frequenz von 9 GHz durchgeführt. Die gemessene Ausgangsleistung  $P_{out}$  und die Verstärkung  $G_t$  sind in Abbildung 97 dargestellt. Für die durchgeführten Leistungsmessungen wurde ein passiver Load-Pull-Messplatz verwendet, bei dem die Impedanz-Anpassung am Ein- und Ausgang des Transistors mittels passiver, mechanisch verstellbarer Anpassnetzwerke sichergestellt werden kann. Der eingestellte Arbeitspunkt für die Leistungsmessung liegt bei  $U_{DS} = 15 \text{ V}$  und  $I_D = 200 \text{ mA/mm}$ .

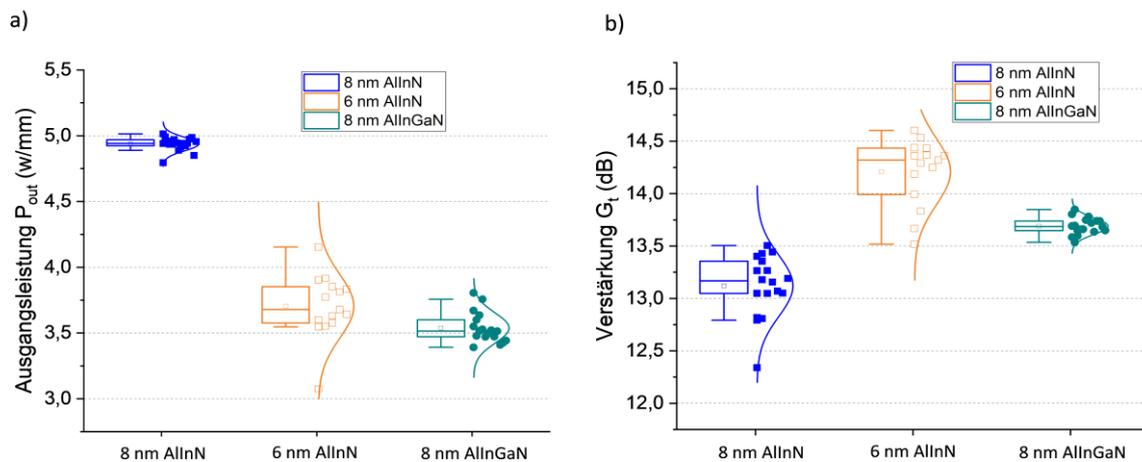


Abbildung 97: a) Ausgangsleistung  $P_{out}$  und b) Verstärkung  $G_t$ , welche an einem Mehrfinger-Transistor ( $8 \times 75 \mu\text{m}$ ) für ternäre und quaternäre Barrieren-Materialien gemessen wurde. Zusätzlich ist der Einfluss einer reduzierten AlInN-Barrierendicke aufgezeigt.

Die maximale Leistung beträgt 4,94 W/mm für die 8 nm dicke AlInN-Barriere und 3,7 W/mm für die 6 nm dicke AlInN-Barriere. Da die Ausgangsleistung durch die maximale Durchbruchspannung und den maximalen Sättigungsstrom im Bauelement definiert ist, kann die reduzierte Ausgangsleistung der Heterostruktur mit 6 nm AlInN-Barriere (um ca. 25 %) auf die verringerte Ladungsträgerdichte (ca. 33 %) und die dadurch

verringerte Stromdichte zurückgeführt werden. Die Ladungsträgerdichte der 6 nm AlInN-Schicht unterscheidet sich nur minimal von der Ladungsträgerdichte der 8 nm dicken AlInGaN-Schicht (ca. 3 %), wodurch die Ausgangsleistung vergleichbar ist. Die Verstärkung beträgt zwischen 13 dB für die 8 nm AlInN-Schicht und 14,2 dB für die 6 nm AlInN-Schicht. Die Effizienz (PAE) des Transistors für die unterschiedlichen Barrierenmaterialien und -dicken ist in Abbildung 98 abgebildet.

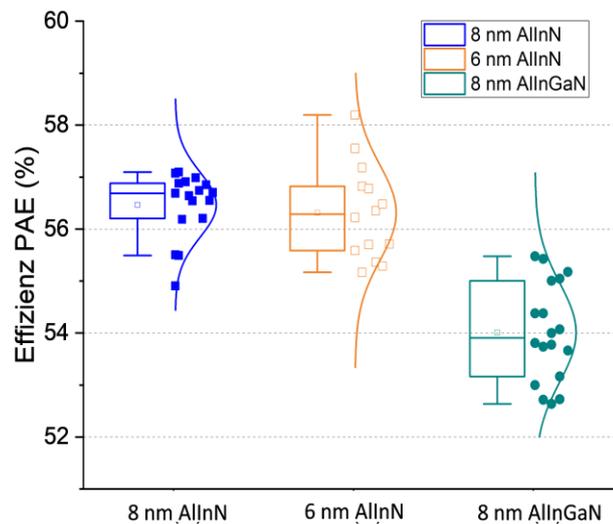


Abbildung 98: Effizienz (PAE) eines  $8 \times 75 \mu\text{m}$  Mehrfinger-Transistor bei einer Drain-Source-Spannung  $U_{DS} = 15 \text{ V}$ , einem Drain-Strom  $I_{DS} = 200 \text{ mA}$  und einer Frequenz von 9 GHz.

Bezieht man die Messungenauigkeit des Loadpulls mit ein, befindet sich die PAE für alle drei Proben in derselben Größenordnung. Die zusammengefassten Median-Werte für Ausgangsleistung, Verstärkung und Effizienz sind in Tabelle 14 aufgelistet.

Tabelle 14 Medianwerte der Ausgangsleistung, der Verstärkung und der Effizienz für unterschiedliche Barrierenmaterialien und -Dicken.

Material und Barrierendicke	Ausgangsleistung $P_{\text{out}}$ (W/mm)	Verstärkung $G_t$ (dB)	Effizienz PAE (%)
AlInN 8 nm Barriere	4,94	13,1	56,2
AlInN 6 nm Barriere	3,6	14,1	56,1
AlInGaN 8 nm Barriere	3,5	13,7	54

Aufgrund hoher Leckströme ( $> 6 \text{ mA/mm}$ ), der geringen Ausgangsleistung von  $3,5 \text{ W/mm}$  und der niedrigen Effizienz von 54 %, wird das quaternäre Materialsystem für weitere Untersuchungen nicht mehr in Betracht gezogen. Die folgenden elektrischen Charakterisierungen beziehen sich daher ausschließlich auf das ternäre Barrierenmaterial.

### 7.3.1 Leistungsmessung bei 45 GHz einer AlInN/AlN/GaN-Heterostruktur mit 6 nm Barriere

In diesem Abschnitt werden die Hochfrequenzeigenschaften der Transistoren mit ternärem Barrierenmaterial in ihrem Anwendungsbereich oberhalb 45 GHz mittels Klein- und Großsignalmessungen betrachtet. Zusätzlich wird der Einfluss der unterschiedlichen Transistortypen, wie T- und  $\Gamma$ -Gate vergleichend gegenübergestellt. Die aus Großsignalmessungen extrahierte Ausgangsleistung von Mehrfinger-Transistoren ( $6 \times 50 \mu\text{m}$ ) mit unterschiedlicher Gatekopfkonfiguration und die dazugehörige Verstärkung und der Wirkungsgrad bei 45 GHz sind in Abbildung 99 und Abbildung 101 dargestellt. Der Transistor wurde in einem Arbeitspunkt  $U_{DS} = 15 \text{ V}$  und  $I_{DS} = 150 \text{ mA/mm}$  betrieben. Die unterschiedlichen Transistortypen (T- und  $\Gamma$ -Gate) zeigen nur einen minimalen Einfluss auf das Verhalten der Ausgangsleistung in Abhängigkeit der Eingangsleistung (siehe Abbildung 99 a), so dass im gewählten Arbeitspunkt eine gemittelte maximale Ausgangsleistung von  $27,2 \text{ dBm}$  gemessen wurde. Dies entspricht einer auf die Gateweite normierten Ausgangsleistung von  $1,75 \text{ W/mm}$ .

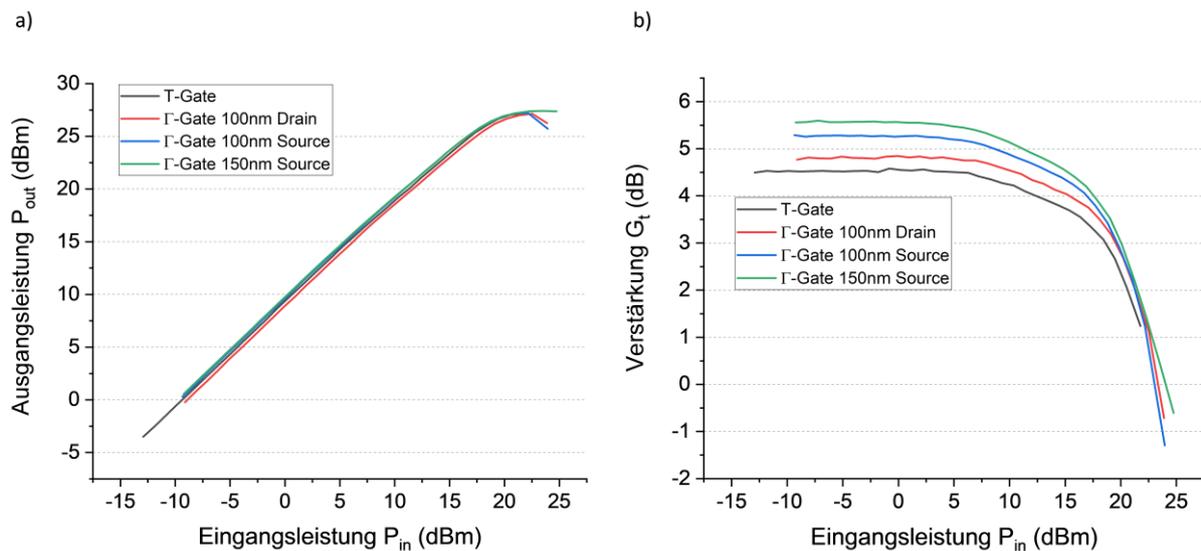


Abbildung 99: Leistungsverhalten eines Mehrfingertransistors, bestehend aus zwei Gatefinger mit einer Gateweite von  $40 \mu\text{m}$  ( $2 \times 40 \mu\text{m}$ ) für unterschiedliche Gateformen (T- und  $\Gamma$ -Gate). Die Leistungsmessung erfolgte bei einer Frequenz von 30 GHz, einer Drain-Source-Spannung von 15 V und einem Drainstrom von 150 mA/mm. Links: Darstellung der Ausgangsleistung in Abhängigkeit der Eingangsleistung. Rechts: Verstärkung in Abhängigkeit der Eingangsleistung.

Der maximale Strom, welchen der Transistor führt, beträgt  $1,2 \text{ A/mm}$ . Da der Gateleckstrom während der Leistungscharakterisierung im Betrag kleiner als  $4 \text{ mA}$  beträgt ( $I_{min} \approx 0$ ), kann der Maximalstrom als Stromhub angesetzt werden ( $\Delta I = I_{max}$ ). Ausgehend von einer Kniespannung  $U_{knee} = 5 \text{ V}$  und einer Versorgungsspannung  $U_{DS} = 15 \text{ V}$  erhält man einen Spannungshub  $\Delta U = 20 \text{ V}$ . Die Abschätzung für den Spannungshub ( $\Delta U = (U_{DS} - U_{knee}) \cdot 2$ ) stammt aus einem Klasse A-Betrieb, bei welchem das Bauelement entlang der Last symmetrisch um die Ruhespannung  $U_{DS}$  angesteuert wird. Mit der positiven Halbwelle am Gate wird das angesteuerte Bauelement von der Kniespannung

begrenzt, so dass der Hub  $U_{DS} - U_{knee}$  beträgt. Für die negative Halbwelle am Gate ergibt sich unter Annahme einer symmetrischen Aussteuerung an einer Last die Spannung  $U_{DS} + (U_{DS} - U_{knee})$  als obere Grenze, bei welcher der Drainstrom zu 0 wird. Der Spannungshub ergibt sich somit zu  $\Delta U = U_{DS} + (U_{DS} - U_{knee}) - (U_{DS} - U_{knee})$ . Unter Berücksichtigung dieser Parameter und Formel (44) ergibt sich eine zu erwartende Ausgangsleistung von 3,0 W/mm. Dieser Wert weicht von der gemessenen Ausgangsleistung (1,75 W/mm) ab. Allerdings wird diese Leistung erst erreicht, wenn der Transistor 3 dB in Kompression betrieben wird. Ausgehend von einer linearen Leistungsverstärkung  $G_p$  (bei kleiner Eingangsleistung) wird die Eingangsleistung soweit erhöht bis die Leistungsverstärkung um 3 dB abnimmt. Dies soll in Abbildung 100 verdeutlicht werden.

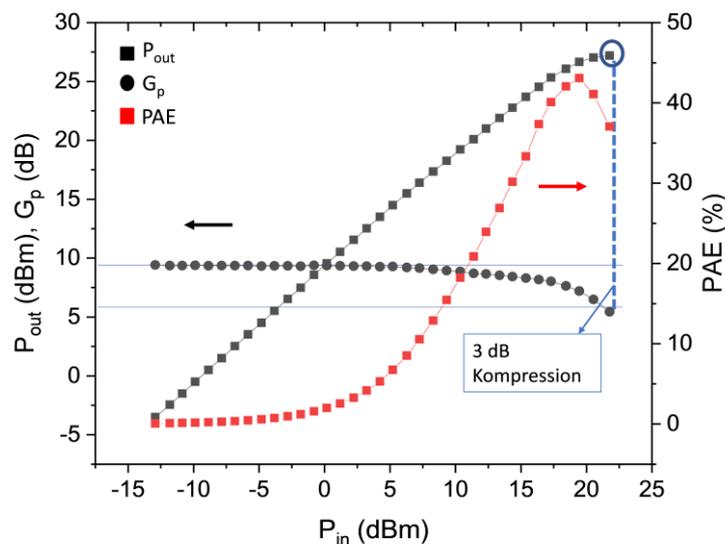


Abbildung 100: Die Ausgangsleistung  $P_{out}$ , die Leistungsverstärkung  $G_p$  und die Effizienz PAE eines Mehrfingertransistors (T-Gate-Struktur) in Abhängigkeit der Eingangsleistung  $P_{in}$ . Das Schaubild dient zur Verdeutlichung des Leistungsverhalten bei einer Leistungs-Kompression von 3 dB.

Aus diesem Grund muss gemäß Gleichung (45) die errechnete Ausgangsleistung um den Faktor 1,62 multipliziert werden, wodurch eine maximale Ausgangsleistung von 4,8 W/mm entsteht. Somit liefert der hier gemessene Transistor eine um 3 W/mm geringere Ausgangsleistung. Eine mögliche Ursache für diesen Leistungsverlust ist durch oberflächenbezogene Dispersionseffekten gegeben. Diese werden vor allem durch das Passivierungsnitrid hervorgerufen. Allerdings soll in dieser Arbeit nicht weiter darauf eingegangen werden. Bei Betrachtung der Verstärkung aus Abbildung 99 b) ist der Einfluss der unterschiedlichen Gatestrukturen deutlich sichtbar. Die größte lineare Verstärkung von 5,57 dB wird mit einem  $\Gamma$ -Gate mit 150 nm Kopfüberhang Richtung Source gemessen. Diese 1 dB größere Verstärkung kann auf die reduzierte Gate-Drain-Kapazität zurückgeführt werden.

Die Effizienz (PAE) des Transistors ist in Abbildung 101 dargestellt. Diese ermittelt sich aus der vom Transistor abgegebenen RF-Leistung, normiert auf sämtliche ihm zugeführte Leistungen. Auch bei dieser Messung ist der Einfluss der unterschiedlichen

Transistorstrukturen nicht zu erkennen, so dass im Mittel eine Effizienz von 43 % erreicht wird.

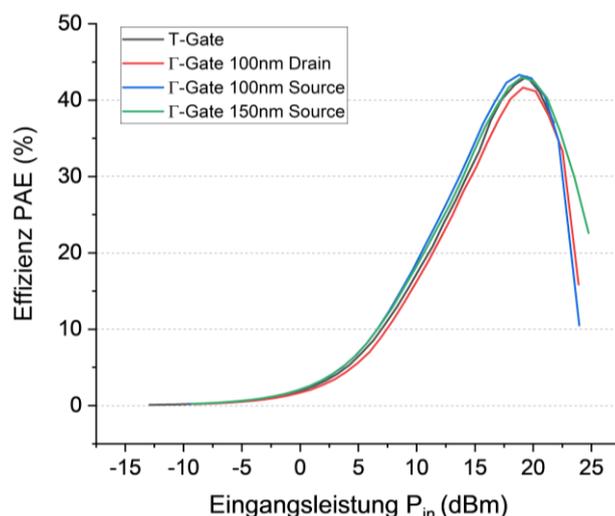


Abbildung 101: Effizienz-Messung eines Mehrfinger-Transistors ( $4 \times 30 \mu\text{m}$ ) bei einer Frequenz von 45 GHz, einer Drain-Source-Spannung von 15 V und einem Drainstrom von 150 mA/mm.

In Tabelle 15 sind die maximalen Werte für Ausgangsleistung, Verstärkung und Effizienz der unterschiedlichen Transistor-Gate-Strukturen zusammengefasst aufgelistet.

Tabelle 15: maximale Werte für Ausgangsleistung, Verstärkung und Effizienz. Gemessen wurden diese Werte bei einer Frequenz von 45 GHz an einem  $6 \times 50 \mu\text{m}$  Mehrfinger-Transistor.

Gate-Struktur	Ausgangsleistung $P_{out}$ (W/mm)	Verstärkung $G_t$ (dB)	Effizienz PAE (%)
T-Gate	1,75	4,58	43
$\Gamma$ -Gate 100 nm Drain	1,71	4,83	42
$\Gamma$ -Gate 100 nm Source	1,75	5,28	43,3
$\Gamma$ -Gate 150 nm Source	1,83	5,57	43

Zusammengefasst lässt sich aussagen, dass durch die unterschiedlichen Gate-Strukturen kein Unterschied hinsichtlich der Ausgangsleistung oder der Effizienz festgestellt werden kann. Ursächlich hierfür ist das DC-Verhalten wie Stromdichte, Steilheit und Leckstrom, welches keine Abhängigkeit von der jeweiligen Gate-Struktur gezeigt hat. Eine deutliche Steigerung der Verstärkung (ca. 21 %) im Vergleich zur herkömmlichen T-Gate-Struktur kann mit einem  $\Gamma$ -Gate, bei welchem der Kopfüberhang Richtung Source angeordnet ist, erreicht werden.

### 7.3.2 Kleinsignalmessungen bis 50 GHz einer AlInN/AlN/GaN-Heterostruktur mit 6 nm Barriere

Die Kleinsignalmessung bis 50 GHz eines AlInN/AlN/GaN-HEMTs mit einer Barrierendicke von 6 nm wurde an einem Mehrfinger-Transistor, bestehend aus 2-

Gatefingern mit einer Gateweite von  $40\ \mu\text{m}$  ( $2 \times 40\ \mu\text{m}$ ) durchgeführt. Die Stromverstärkung  $H_{21}$  und der maximal verfügbare unilaterale Gewinn  $MUG$  sind in Abhängigkeit unterschiedlicher Transistorstrukturen (T- und  $\Gamma$ -Gates) in Abbildung 102 dargestellt. Zusätzlich ist der theoretische Abfall der Verstärkung in Form eines Tiefpasses erster Ordnung (20 dB/Dekade) eingezeichnet.

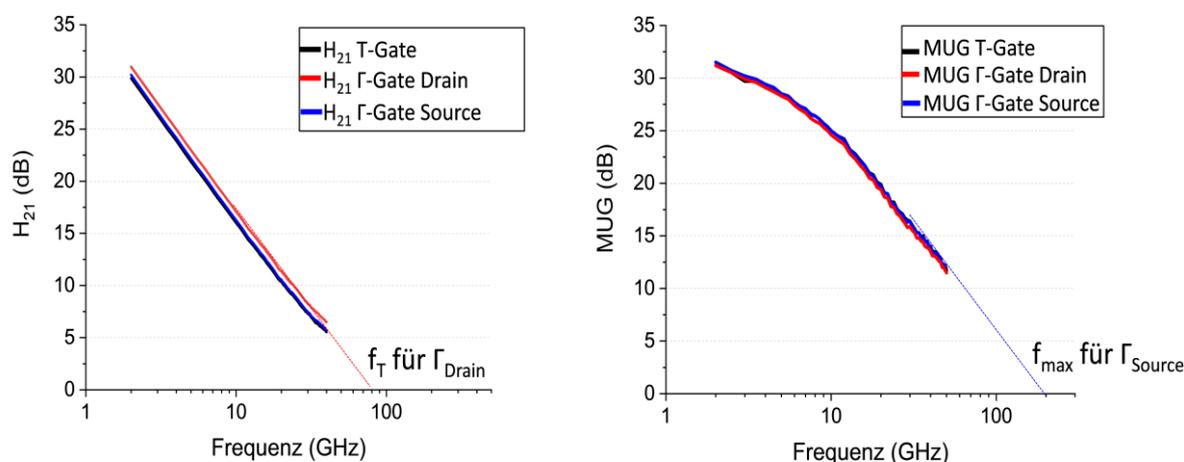


Abbildung 102: Kleinsignalmessung eines AlInN/AlN/GaN-HEMTs bis 40 GHz. Dargestellt ist die Stromverstärkung  $H_{21}$  und der maximal stabile Gewinn (MSG).

Die aus den Kleinsignalmessungen extrahierten Werte für die Transitfrequenz  $f_T$  und die maximale Frequenz  $f_{max}$  sind in Tabelle 16 aufgelistet. Während  $f_T$  hauptsächlich durch die Gate-Source-Kapazität dominiert wird, erfordert eine Erhöhung von  $f_{max}$  ein geeignetes Bauelementdesign, bei welchem die Gate-Drain-Kapazität ( $C_{gd}$ ), der Gate-Widerstand ( $R_g$ ) und der Ausgangsleitwert ( $g_{ds}$ ) minimiert werden. Aus den hier untersuchten Kleinsignalparametern wird für das  $\Gamma$ -Gate mit einem 100 nm Kopfüberhang Richtung Drain die größte Transitfrequenz von 90 GHz extrapoliert. Ursächlich hierfür ist die um 8 % reduzierte Gate-Source-Kapazität (siehe Abbildung 83). Das  $\Gamma$ -Gate mit Kopfüberhang Richtung Source zeigte aufgrund des geringen  $C_{gd}$ -Wertes die höchste maximale Frequenz. Die geringsten  $f_T$ - und  $f_{max}$ -Werte konnten für das T-Gate extrahiert werden. Die extrapolierten Daten sind in Tabelle 16 aufgelistet.

Tabelle 16 Transitfrequenz und maximale Frequenz für die unterschiedlichen Gate-Strukturen, welche aus Kleinsignalmessungen extrapoliert wurden.

Gatestruktur	$f_T$ (GHz)	$f_{max,MUG}$ (GHz)	$f_{max,MSG}$ (GHz)
T-Gate	68	190	146
$\Gamma$ -Gate 100 nm Drain	90	192	147
$\Gamma$ -Gate 100 nm Source	68	210	160

Um den Einfluss der AlInN-Barrierendicken (6 nm und 8 nm) auf die Kleinsignalmessungen zu verdeutlichen, dient die Darstellung von  $|H_{21}|^2$ , MUG und MSG in Abbildung 103.

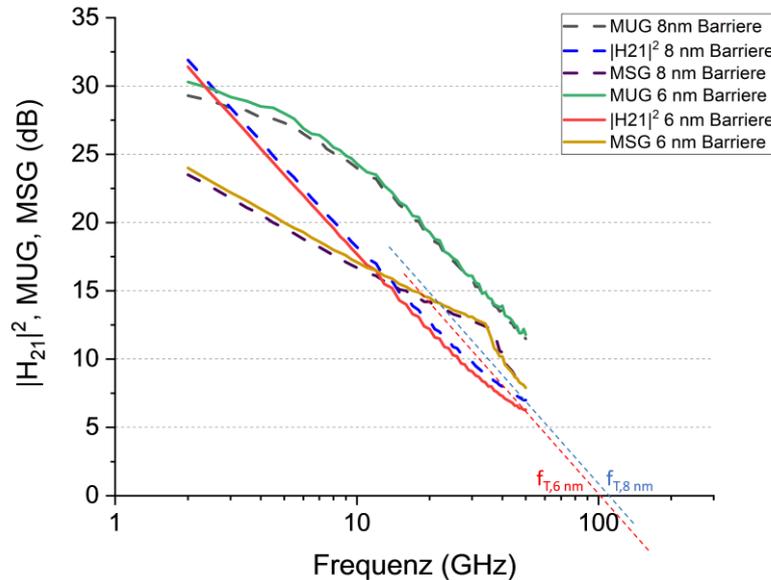


Abbildung 103: Vergleich der Kleinsignalmessung, wie Stromverstärkung  $H_{21}$ , maximaler Gewinn (MSG) und unilateraler Leistungsgewinn (MUG), für eine 6 nm und eine 8 nm dicke AlInN-Barriere. In dieser Abbildung wurde die T-Gate-Struktur vergleichend gegenübergestellt.

Bis auf ein leicht geringeres  $f_T$  für die 6 nm dicke AlInN-Struktur ist kein merklicher Unterschied in  $f_T$  und  $f_{max}$  feststellbar (siehe eingezeichnetes  $f_T$  für 6 nm und 8 nm).

Abschließend soll ein Vergleich aus den in dieser Arbeit extrahierten  $f_T$ - und  $f_{max}$ -Werten am Beispiel eines  $\Gamma$ -Gates (mit 100 nm Kopfüberhang Richtung Drain) mit einer Gatelänge  $L_g = 80\text{--}90$  nm zu Frequenzwerten, welche von anderen Forschungsgruppen gemessen wurden, angestellt werden. Zusätzlich soll der Einfluss des Substrates (Si (roter Punkt) und SiC (blaues Dreieck)) auf die Frequenzeigenschaften AlInN/AlN/GaN-HEMTs dargestellt werden. Gemäß Gleichung (40) besitzt die Gatelänge einen entscheidenden Einfluss auf  $f_T$ , was durch den Graphen in Abbildung 104 verdeutlicht wird. Dabei sind aktuelle  $f_T$ -Werte von unterschiedlichen Forschungsgruppen für AlInN-basierte HEMTs mit einer Barrierendicke zwischen 4,5 nm und 10 nm in Abhängigkeit der Gatelänge abgebildet. Zur Definition der Ni/Au-basierten T-Gates oder eines rechteckigen Gates [45], [199] wurde die Elektronenstrahlolithographie mit einem Mehrlagen-Lack-Ansatz verwendet. Besonderheiten wie „Regrowth-Technik“ zur Realisierung von Ohmschen Kontakten [45] oder einer zusätzlichen „Back-Barrier“ aus InGaN [53], welche zwischen GaN-Puffer und AlN-Zwischenschicht abgeschieden wird, sind zur technischen Optimierung des HEMT-Fertigungsprozesses zum Einsatz gekommen. Zum Vergleich ist das in dieser Arbeit erzielte  $f_T$  (90 GHz) für ein  $\Gamma$ -Gate mit einem Kopfüberhang Richtung Drain und einer Gatelänge zwischen 80 und 90 nm eingezeichnet (violettes Kreuz).

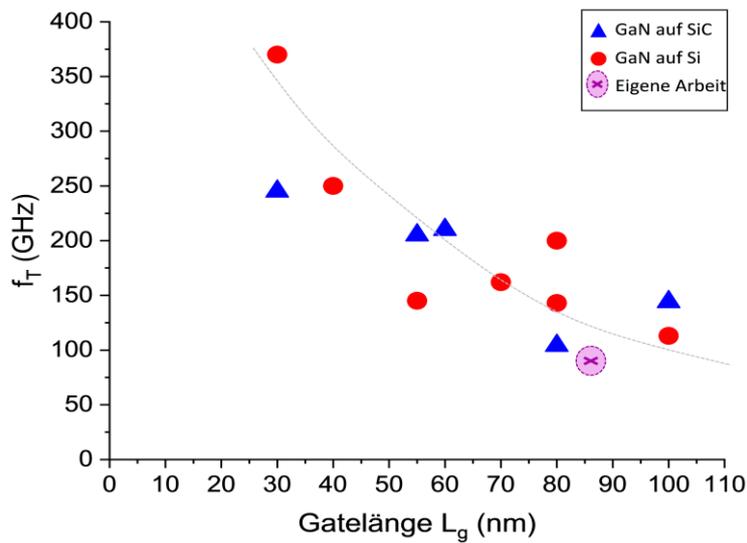


Abbildung 104: Vergleich der Transitfrequenz  $f_T$  von GaN-HEMTs auf Si und SiC, welche von unterschiedlichen Forschungsgruppen in Abhängigkeit der Gatelänge extrahiert wurden ([46], [47], [53], [72], [199], [200], [201], [202]). Zusätzlich ist der  $f_T$ -Wert für ein  $\Gamma$ -Gate Richtung Drain eingezeichnet.

In Abbildung 104 ist eine eindeutige Abhängigkeit der Transitfrequenz von der Gatelänge erkennbar, sodass zum Erreichen von  $f_T > 300$  GHz eine Gatelänge im Bereich zwischen 35 und 30 nm notwendig ist. Um mit anderen Forschungsgruppen konkurrenzfähig zu bleiben, ist zur Optimierung und Maximierung der hier untersuchten AlInN/AlN/GaN-HEMT-Technologie eine Reduzierung der Gatelänge ( $L_g < 70$  nm) notwendig.

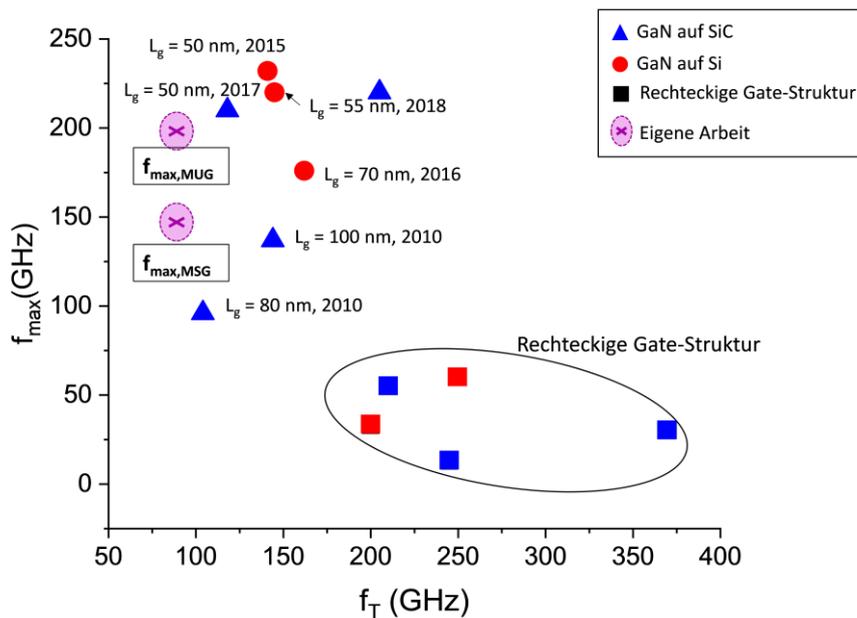


Abbildung 105 Vergleich gemessener  $f_T$  und  $f_{max}$ -Werte von unterschiedlichen Forschungsgruppen ([4], [5], [6], [46], [53], [72], [47], [199], [200], [201], [202] und [203]). Diese Frequenz-Werte stammen von AlInN/AlN/GaN-HEMTs, welche auf Si- und SiC-Substraten (roter Punkt bzw. blaues Rechteck) abgelesen wurden.

Bei genauerer Betrachtung des Diagramms in Abbildung 105 sind zwei Gruppierungen von  $f_T$ - und  $f_{max}$ -Werten erkennbar. Im rechten unteren Bereich des Diagramms sind Ergebnisse von AlInN/AlN/GaN-HEMTs auf Si- und SiC-Substraten (siehe rote und blaue Rechtecke) aufgezeigt, welche hohe  $f_T$ -Werte  $> 200$  GHz aufweisen, während  $f_{max}$  Werte  $< 60$  GHz zeigt. Diese niedrigen  $f_{max}$ -Werte bei gleichzeitig hohem  $f_T$  ist durch den hohen Gate-Widerstand, welcher durch eine rechteckige Gate-Struktur hervorgerufen wird, erklärbar. Anhand der oben aufgeführten Frequenzwerte für AlInN/AlN/GaN-basierter HEMTs, scheinen die auf Si-Substraten abgeschiedenen HEMT-Strukturen zu höheren  $f_{max}$ -Werten zu tendieren [4], [47]. Allerdings muss bei dieser Darstellung sowohl die unterschiedliche Prozessierung, wie Passivierung und Qualität der Epitaxiestruktur, als auch Messbedingungen berücksichtigt werden. Zusätzlich berichten einige Forschungsgruppen nach wie vor, dass mit GaN-HEMTs, welche auf Si-Substraten abgeschiedenen wurden, nicht dasselbe Leistungsniveau wie GaN-HEMTs auf SiC-Substraten erreichen kann (siehe Abschnitt 4). Unter Verwendung von MUG befinden sich die in dieser Arbeit extrahierten  $f_{max,MUG}$ -Werte in derselben Größenordnung der aktuell erreichten Werte aus der Literatur. Zur Steigerung der maximalen Frequenz ist eine Reduzierung der Gatelänge eher zweitrangig [46], so dass vielmehr die Passivierung, das Bauelementdesign und die Bauelementgröße berücksichtigt werden muss. Zusätzlich müssen Parameter wie die Gate-Drain-Kapazität, die Zugangswiderstände ( $R_S$  und  $R_D$ ) sowie der Gate-Widerstand minimiert werden [5].

### 7.4 Schlussfolgerungen

In diesem Kapitel werden die Ergebnisse zur elektrischen Charakterisierung der hier untersuchten AlIn(GaN)/AlN/GaN-Heterostrukturen vorgestellt und diskutiert. Zunächst werden die DC-Eigenschaften wie Schicht- und Kontaktwiderstand, maximaler Drainstrom und Steilheit sowie der Gateleckstrom der ternären und quaternären Barrierenmaterialien vergleichend gegenübergestellt. Aufgrund der reduzierten Ladungsträgerdichte weist das quaternäre Barrierenmaterial erwartungsgemäß eine geringere Stromdichte und Leistung auf. Aufgrund des niedrigeren Bandabstandes und der daraus resultierenden niedrigeren Schottky-Barrierrhöhe kann der hohe Leckstrom, welcher im Vergleich zu AlInN-basierten HEMT-Strukturen um den Faktor 3 erhöht ist, erklärt werden. Dennoch ist das Leckstrom-Niveau AlInN-basierter HEMT-Strukturen sehr hoch ( $> 1$  mA/mm), so dass Probleme in der Zuverlässigkeit und ein vorzeitiger Ausfall der Bauelemente die Folge sein können. Anzeichen einer Degradation des Bauteils kann nach Durchführung des „Wafer-Level-Reliability“-Testes ( $T = 150$  °C und Variation in der Gate-Source Spannung) durch einen Anstieg des Leckstromniveaus und Verschiebung hin zu negativeren  $U_{gs}$ -Werten beobachtet werden. Zum besseren Verständnis dieses Degradationsmechanismus wurden unterstützend Elektrolumineszenz-Messungen (EL) extern beim Fraunhofer-Institut in Halle (IMWS) durchgeführt.

Ursächlich für den hohen Leckstrom können strukturelle Defekte unterhalb des Gatefußes oder in der Epitaxie sein, welche als EL-Spots sichtbar sind. HR-TEM-Aufnahmen eines EL-Spots mit hoher Intensität zeigen Versetzungen innerhalb der Epitaxieschicht, welche an der äußeren Kante des Gatefußes enden. Hier konnte eine Eindiffusion der Gate-Metallisierung in die Barriere nachgewiesen werden. Um die Zuverlässigkeit des Bauelementes zu verbessern und diese bei hohen Spannungen betreiben zu können, ist eine Reduzierung des Leckstromes notwendig. Durch die gezielte Reduzierung der Barrierendicke von 8 nm auf 6 nm und die daraus resultierende Abnahme der Ladungsträgerdichte wurde der Leckstrom um 21 % verringert. Leistungsmessungen, welche bei hohen Frequenzen von 45 GHz an einer AlInN/AlN/GaN-Heterostruktur mit 6 nm dünner Barriere durchgeführt wurde, zeigen eine Ausgangsleistung von 1,75 W/mm und eine Effizienz von 43 %. Die zusätzliche Charakterisierung der unterschiedlichen Transistortypen ( $\Gamma$ - und  $\Gamma$ -Gate) ergeben keinen Einfluss auf Ausgangsleistung oder Effizienz. Allerdings kann eine Erhöhung der Verstärkung von 1 dB für ein  $\Gamma$ -Gate mit Kopfüberhang Richtung Source erzielt werden. Eine maximale Transitfrequenz  $f_T$  von 90 GHz und einer maximalen Frequenz  $f_{max}$  von 192 GHz können für ein  $\Gamma$ -Gate mit Kopfüberhang Richtung Drain aus Kleinsignalmessungen bis 50 GHz extrahiert werden.

### 8 Zusammenfassung und Ausblick

Ziel dieser Arbeit war es, HEMT-Transistoren auf Basis von Galliumnitrid für die spätere Anwendung als Hochfrequenzverstärker im Frequenzbereich zwischen 17 und 50 GHz zu untersuchen und zu optimieren. Zur Übertragung von Daten in Echtzeit werden Frequenzbänder im Millimeterbereich benötigt, so dass die verfügbare Ausgangsleistung und die Energieeffizienz der Netzinfrastruktur durch den Einsatz von fortschrittlicher Galliumnitrid-HEMT-Technologie erhöht werden muss. Zur Realisierung dieser Technologie sind Komponenten, wie der Einsatz eines neuen Materialsystems, die Herstellung von nicht-sperrenden und sperrenden Kontakten und die prozesstechnische Optimierung dieser Kontakte notwendig. Die genauere Untersuchung der AlIn(Ga)N/AlN/GaN-Heterostrukturen hinsichtlich ihrer Oberflächenbeschaffenheit ergab eine vermehrte körnige und mit Defekten behaftete Oberfläche für das ternäre AlInN-Barrierenmaterial, welche sich in einer geringeren Beweglichkeit widerspiegelt, wohingegen eine Erhöhung der Wachstumstemperatur, wie für AlInGaN eingesetzt, zu einer verbesserten Oberflächenmorphologie und gesteigerten Beweglichkeit führt. Das quaternäre Barrierenmaterial weist eine geringere Gesamtpolarisation und verringerte Schichtladungsträgerdichte von 32 % auf. Zum besseren Verständnis der Ladungsträgerverteilung wurde der Bandverlauf des Leitungs- und Valenzbandes mit Hilfe der Nextnano Software simuliert und für beide Materialsysteme vergleichend gegenübergestellt. Dadurch konnte eine qualitative Vorhersage hinsichtlich der Ladungsträgerdichte durch Veränderung der Komposition und des Oberflächenpotentials getroffen werden.

Erste Untersuchungen des Kontaktwiderstandes für AlIn(Ga)N/AlN/GaN-basierten HEMTs haben gezeigt, dass eine Verringerung der Distanz zwischen Metallisierung und dem 2DEG-Kanal durch einen Abtrag des Barrierenmaterials im Bereich der Ohmschen Kontakte zu einer signifikanten Verbesserung des Kontaktwiderstandes (von  $0,9 \Omega\text{mm}$  auf  $0,2 \Omega\text{mm}$ ) geführt haben. Dabei zeigten sich chlorhaltige Gasgemische als geeignet, um indiumhaltige Barrieren abzutragen. Allerdings konnten mit Cl-dominierten Plasmaprozessen Oberflächenoxide nicht effizient entfernt werden, was zu langen Ätzverzögerungen und Maskierung der Ätzrate geführt hat. Durch die Beigabe von  $\text{BCl}_3$  in ein chlorhaltiges Gasgemisch konnte eine Stabilisierung des Plasmaprozesses erreicht und ein Ätzverzug vermieden werden. Weiterführende Experimente zeigten bei einer Ohm-Legiertemperatur zwischen  $750 \text{ }^\circ\text{C}$  und  $800 \text{ }^\circ\text{C}$  eine starke Abhängigkeit des Kontaktwiderstandes von der verbleibenden Barrierendicke, so dass eine optimale Restdicke von 3 nm gefunden wurde, um einen minimalen Kontaktwiderstand herzustellen. Zusätzlich konnte der erhebliche Einfluss der Legiertemperatur und Dauer auf das Ohmsche Kontaktverhalten AlIn(Ga)N/AlN/GaN-basierter Heterostrukturen experimentell nachgewiesen werden. Dabei konnte eine Verbesserung des Kontaktwiderstandes mit zunehmender Legiertemperatur erzielt werden, wobei die Recess-

Tiefe bzw. verbleibende Barrierendicke ab einer Legiertemperatur  $> 800\text{ °C}$  nicht mehr der dominierende Einfluss auf das Kontaktverhalten ausübt. Ursächlich hierfür sind tief eindiffundierte TiN-Inseln, welche eine direkte Kontaktierung des 2DEG ermöglichen. Eine weitere Erhöhung der Legiertemperatur ( $> 860\text{ °C}$ ) wurde im Zuge dieser Arbeit nicht weiter untersucht. Zum einen wurde ein starker Anstieg des Gate-Leckstromes gemessen (Faktor 2), was zu einem frühzeitigen Ausfall des Bauelements geführt hat. Zum anderen konnten starke Ablagerungen des Ohmmetalls an den Kontaktkanten nachgewiesen werden, welche teilweise in den aktiven Bereich zwischen Source und Drain hineinragten und einen Kurzschluss mit dem später prozessierten Gate-Kontakt verursachten. Diese Partikel stellten sich ebenfalls als TiN heraus. Eine Zunahme dieser TiN-Inseln und ein daraus resultierendes  $R_C$  von  $0,14\ \Omega\text{mm}$  konnte bei einer niedrigen Legiertemperatur von  $800\text{ °C}$  und einer Legierdauer von 180 sec erzielt werden. Eine weitere Verlängerung der Legierdauer führte zum Anstieg des Schichtwiderstandes, was auf eine Degradation des 2DEGs hindeutet, so dass ab einer Legierzeit von 600 sec kein ohmsches Verhalten mehr gemessen werden konnte.

Zur Realisierung von sperrenden Gate-Kontakten wurde in dieser Arbeit eine Mehrlagen-Lack-Technologie verwendet. Zur Maximierung der Verstärkung des Transistors müssen sowohl die Gate-Source- als auch die Gate-Drain-Kapazität verringert werden. Prozesstechnisch kann diese Optimierung mittels des Gateprofils, wie beispielsweise durch eine Minimierung der Gatelänge oder durch einen reduzierten Kopfüberhang Richtung Drain realisiert werden. Anschließend wurden sowohl durch Simulationen als auch experimentell der Einfluss der Gateform auf parasitäre Kapazitäten untersucht. Dabei war besonders der Einfluss des verschobenen Gatekopfes Richtung Source und Drain von Interesse. Die prozesstechnisch realisierten  $\Gamma$ -Gate-Strukturen zeigten eine gute Übereinstimmung mit den zuvor durchgeführten Simulationen, so dass durch Minimierung des Gatekopfüberhanges Richtung Drain eine Reduzierung der Gate-Drain-Kapazität erreicht werden konnte.

Nach Vollendung des Transistorfertigungsprozesses wurde im letzten Abschnitt die elektrische Charakterisierung der in dieser Arbeit untersuchten AlIn(Ga)N/AlN/GaN-Heterostrukturen vorgestellt und diskutiert. Aufgrund der reduzierten Ladungsträgerdichte zeigte das quaternäre Barrierenmaterial erwartungsgemäß eine geringere Stromdichte und Leistung. Aufgrund des niedrigeren Bandabstandes und der daraus resultierenden niedrigeren Schottky-Barrierrhöhe kann der hohe Leckstrom, welcher im Vergleich zu AlInN-basierten HEMT-Strukturen um den Faktor 3 erhöht ist, erklärt werden. Dennoch ist das Leckstrom-Niveau AlInN-basierter HEMT-Strukturen sehr hoch ( $> 1\text{ mA/mm}$ ), so dass Probleme in der Zuverlässigkeit und ein vorzeitiger Ausfall der Bauelemente die Folge waren. Ursächlich für diesen hohen Leckstrom bei AlInN-basierten Heterostrukturen können strukturelle Veränderungen unterhalb des Gatefußes sein, welche nach Durchführung des „Wafer-Reliability-Testes“ vermehrt auftreten können und einen noch höheren Anstieg des Leckstromes zur Folge haben. Da die hier verwendeten Epitaxieschichten durch einen externen Zulieferer zur Verfügung standen, war es nicht

möglich, die Qualität der Epitaxieschichten zeitnah zu verbessern. Allerdings konnte durch eine gezielte Reduzierung der Barrierendicke von 8 nm auf 6 nm und die daraus resultierende Abnahme der Ladungsträgerdichte eine Reduzierung des Leckstromes um 21 % erzielt werden. Zusätzlich konnten die Steuereigenschaften des Transistors vor allem für hohe Drain-Source Spannungen verbessert werden und eine Auffächerung der Steuerkennlinie (DIBL) vermindert werden.

Für die genaue Analyse der Hochfrequenzeigenschaften der Bauelemente wurden Klein- und Großsignalmodelle angewendet und über einen Frequenzbereich von 2 bis 50 GHz messtechnisch verifiziert. Dabei wurde der Fokus nur auf das ternäre Barrierenmaterial gelegt. Leistungsmessungen bei 45 GHz an einer AlInN/AlN/GaN-Heterostruktur mit 6 nm Barrierendicke ergaben eine Ausgangsleistung von 1,75 W/mm und eine Effizienz von 43 %. Dabei konnte für ein  $\Gamma$ -Gate mit Kopfüberhang Richtung Source eine Verstärkung von 5,6 dB extrahiert werden. Im Vergleich zu einem herkömmlichen T-Gate konnte die Verstärkung um 1 dB erhöht werden. Aufgrund der reduzierten Gate-Source-Kapazität konnte für ein  $\Gamma$ -Gate mit Kopfüberhang Richtung Drain ein  $f_T$  von 90 GHz und ein  $f_{max}$  von 192 GHz extrahiert werden.

Die in dieser Arbeit gezeigten Leistungs- und Kleinsignalmessungen eines AlInN/AlN/GaN-basierten HEMTs mit einer Barrierendicke von 6 nm bei 30 und 45 GHz entsprechen nahezu den in Kapitel 1 geforderten Spezifikationen, welche zur Realisierung eines Hochfrequenzverstärkers benötigt werden. Zur weiteren Steigerung und Maximierung der Transistor-Performance sind Optimierungen der Epitaxie und des Herstellungsprozesses notwendig. Neben Reduzierung der Gatelänge bei gleichzeitig optimiertem Gateprozess, bei dem das Gate zur Reduzierung der parasitären Kapazitäten eine Y-Form aufweist [203], [204], ist eine Minimierung der Zuleitungswiderstände notwendig. Diese können beispielsweise durch Reduzierung des Source-Drain-Abstandes in Kombination mit einer Regrowth-Technik zur Reduzierung der Kontaktwiderstände erreicht werden [45]. Der Vorteil einer modifizierten Y-Gateform ist ein vergrößerter Abstand zwischen Gatekopf und den Ohmkontakten Source bzw. Drain, wodurch eine Verringerung der parasitären Kapazitäten erzielt werden können. Aufgrund des Entwicklungsaufwandes, was dieser neue Lithographieprozess bedeuten würde, soll diese Gateform erst für eine neue Technologiegeneration in Betracht gezogen werden. Die Verringerung des Leckstromes kann durch geeignete Passivierungsnitride oder durch Verbesserung der Epitaxie-Schichtstruktur erreicht werden. Sowohl der Einsatz einer AlGaN-Backbarrier [5] als auch einer GaN-Cap-Schicht können dazu beitragen, den Leckstrom weiter zu minimieren. Das Ziel der nächsten Technologiegeneration sind Frequenzanwendungen bis 100 GHz.

Erste Demonstrationen und Messungen eines Hochfrequenzverstärkers im Frequenzbereich von 47 - 50 GHz basierend auf einer AlInN/AlN/GaN-Heterostruktur mit einer Barrierendicke von 6 nm und einer 100 nm Gate-Technologie wurden bei UMS in Villebon durchgeführt. Dafür wurden die in dieser Arbeit charakterisierten

AllInN/AlN/GaN-Heterostrukturen mit hoher Elektronenbeweglichkeit verwendet. Die 100 nm Gate-Struktur wurde mittels der Mehrlagen-Lack-Technologie realisiert. Die Charakterisierung der S-Parameter erfolgte an einem Mehrfinger-Transistor mit einer Gateweite von 50  $\mu\text{m}$  (4 x 50  $\mu\text{m}$ ). Dabei konnte ein  $f_T = 70$  GHz und ein  $f_{max} = 200$  GHz extrahiert werden. Leistungsmessungen bei 45 GHz ergaben eine PAE von 41 %, eine maximale Leistung von 2,3 W/mm und eine Leistungsverstärkung von 7,2 dB. Nach Vollendung des MMIC-Designs für einen Leistungsverstärker im Q-Band konnte eine Kleinsignalverstärkung größer 20 dB, eine Ausgangsleistung von 3 W und eine PAE größer 25 % demonstriert werden. Die Ergebnisse des entworfenen Leistungsverstärkers wurden mit anderen Veröffentlichungen und ihren Demonstrationen zu Leistungsverstärkern verglichen und in Tabelle 17 dargestellt.

*Tabelle 17: Benchmark von Leistungsverstärkern im Q-Band von anderen Forschungsgruppen [205], [206] und Produkten für Leistungsverstärker, welche bereits auf dem Markt sind [207], [208]. Zusätzlich sind die Leistungsdaten mit dem in dieser Arbeit verwendetem Materialsystem dargestellt (grün hinterlegt).*

Ref.	Frequenz (GHz)	Verstärkung (dB)	P <sub>out</sub> (dBm)	PAE (%)	U <sub>DS</sub> (V)	Bauelementgröße (mm <sup>2</sup> )
[205]	47	15,5	22,7	40	4	0,98
[207]	41-46	17	33	NA	6	15,1
[206]	37,5-42,5	22	> 36,5	30	8	12,25
[208]	47,5-51,4	> 17	35,5	11	28	3,92
Paper for Submission	47-50	> 21	> 34,5	> 25	15	14,85

Diese vielversprechenden Ergebnisse und die ersten Demonstrationen eines 3 W-Leistungsverstärkers bis zu 50 GHz zeigen die Eignung von AllInN als neues HEMT-Materialsystem und sind laut dem heutigen Stand der Technik mehr als konkurrenzfähig.

### Fazit: Eignung von AllIn(Ga)N zu AlGaIn:

Der hohe Leckstrom und das geringe Leistungsniveau quaternärer Al<sub>0,72</sub>In<sub>0,18</sub>Ga<sub>0,1</sub>N-Materialien hat dazu geführt, dass diese, zumindest mit den für diese Arbeit gewählten Materialkompositionen, für weitere Charakterisierungen nicht mehr in Betracht gezogen wurden. Allerdings berichten einige Forschungsgruppen darüber, dass auch mit quaternären Barrierenmaterialien geringe Leckströme und vielversprechende Ergebnisse für Hochfrequenzanwendungen und in der Zuverlässigkeit erreicht werden können [209], [6], [210]. Dabei handelt es sich meist um „gitterangepasste“ AlGa(In)N/AlN-Heterostrukturen mit einer geringen Menge an Indium (< 10 %). Aufgrund dessen können diese mit einer geringen Dicke gitterangepasst auf das darunterliegende Material (GaN) abgeschieden werden, so dass eine ausreichenden Menge an Ladungsträgern zum Erreichen von hohen Strom- und Leistungsdichten erreicht werden kann. Zusätzlich bieten diese im Vergleich zu AllInN-Barrieren den Vorteil eines geringen Leckstromes.

Da laut heutigem Stand der Technik der Einsatz von AlGa<sub>N</sub>-Materialien für Höchstfrequenzanwendungen erschöpft ist, ist die Entwicklung neuartiger HEMT-Barrierenmaterialien unabdingbar. Zur Steigerung der Frequenzwerte, wie beispielsweise  $f_T$  sind Optimierungen erforderlich, welche mit AlGa<sub>N</sub> nicht mehr erzielt werden können. Wie in Abbildung 104 gezeigt wurde, müssen zum Erreichen von  $f_T > 200$  GHz Gatelängen  $< 30$  nm realisiert werden. Zur Vermeidung von Kurzkanal-Effekten ist das Einhalten eines hohen Aspektverhältnisses zwischen Gatelänge und Barrierendicke notwendig, so dass bei Reduzierung der Gatelänge gleichzeitig eine Minimierung der Barrierendicke erfolgen muss. Hier stößt das Materialsystem AlGa<sub>N</sub> an seine Grenzen, so dass, wie bereits oben erwähnt wurde, auf „gitterangepasste“ AlGa(In)N-Materialien ausgewichen werden muss.

## 9 Literaturverzeichnis

- [1] E. Sakalauskas, H. Behmenburg, C. Hums, P. Schley, G. Rossbach, C. Giesen, M. Heuken, H. Kalisch, R.H. Jansen, J. Bläsing, A. Dadgar, A. Krost, and R. Goldhahn, "Dielectric function and optical properties of Al-rich AlInN alloys pseudomorphically grown on GaN," *J. Phys. D: Appl. Phys.*, vol. 43, no. 36, p. 365102, 2010.
- [2] O. Ambacher, J. Majewski, C. Miskys, A. Link, M. Hermann, M. Eickhoff, M. Stutzmann, F. Bernardini, V. Fiorentini, and V. Tilak, "Pyroelectric properties of Al(In)GaN/GaN hetero- and quantum well structures," *J. Phys.: Condens. Matter*, vol. 14, no. 13, p. 3399, 2002.
- [3] F. Medjdoub, R. Kabouche, A. Linge, B. Grimbert, M. Zegaoui, P. Gamarra, C. Lacam, M. Tordjman, and M.-A. Di Forte-Poisson, "High electron mobility in high-polarization sub-10 nm barrier thickness InAlGaN/GaN heterostructure," *Appl. Phys. Express*, vol. 8, no. 10, p. 101001, 2015.
- [4] V. Kumar, D. H. Kim, A. Basu, and I. Adesida, "0.25  $\mu\text{m}$  Self-Aligned AlGaIn/GaN High Electron Mobility Transistors," *IEEE Electron Device Lett.*, vol. 29, no. 1, p. 18, 2008.
- [5] D. Marti, S. Tirelli, V. Teppati, L. Lugani, J. Carlin, M. Malinverni, N. Grandjean, and C. R. Bolognesi, "94-GHz Large-Signal Operation of AlInN/GaN High-Electron-Mobility Transistors on Silicon With Regrown Ohmic Contacts," *IEEE Electron Device Letters*, vol. 36, no. 1, p. 17, 2015.
- [6] P. Murugapandiyar, S. Ravimaran, and J. William, "DC and microwave characteristics of  $L_g$  50 nm T-gate InAlN/AlN/GaN HEMT for future high power RF applications," *AEU - International Journal of Electronics and Communications*, vol. 77, p. 163, 2017.
- [7] S. Dai, Y. Zhou, Y. Zhong, K. Zhang, G. Zhu, H. Gao, Q. Sun, T. Chen, and H. Yang, "High  $f_T$  AlGa(In)N/GaN HEMTs Grown on Si With a Low Gate Leakage and a High ON/OFF Current Ratio," *IEEE Electron Device Letters*, vol. 39, no. 4, p. 576, 2018.
- [8] R. Behtash, "Herstellung und Charakterisierung von Heterostruktur-Feldeffekttransistoren und integrierten Hochfrequenz-Leistungsverstärkern auf AlGaIn/GaN Basis," Dissertation, Universität, Ulm, 2006.
- [9] M. Alomari, "Technology and Characterization of InAlN/GaN FETs," Dissertation, Universität, Ulm, 2012.
- [10] I. Vurgaftman and J. R. Meyer, "Band parameters for nitrogen-containing semiconductors," *J. of Appl. Phys.*, vol. 94, no. 6, p. 3675, 2003.
- [11] E. Sakalauskas, H. Behmenburg, C. Hums, P. Schley, G. Rossbach, C. Giesen, M. Heuken, H. Kalisch, R. H. Jansen, J. Bläsing, A. Dadgar, A. Krost, and R. Goldhahn, "Dielectric function and optical properties of Al-rich AlInN alloys

- pseudomorphically grown on GaN,” *J. Phys. D: Appl. Phys.*, vol. 43, no. 36, p. 365102, 2010.
- [12] F. L. Freitas, M. Marques, and L. K. Teles, “First-principles determination of band-to-band electronic transition energies in cubic and hexagonal AlGaInN alloys,” *AIP Advances*, vol. 6, no. 8, p. 85308, 2016.
- [13] M. Goano, E. Bellotti, E. Ghillino, C. Garetto, G. Ghione, and K. F. Brennan, “Band structure nonlocal pseudopotential calculation of the III-nitride wurtzite phase materials system. Part II. Ternary alloys  $\text{Al}_x\text{Ga}_{1-x}\text{N}$ ,  $\text{In}_x\text{Ga}_{1-x}\text{N}$ , and  $\text{In}_x\text{Al}_{1-x}\text{N}$ ,” *J. Appl. Phys.*, vol. 88, no. 11, p. 6476, 2000.
- [14] H. Naoi, K. Fujiwara, S. Takado, M. Kurouchi, D. Muto, T. Araki, H. Na, and Y. Nanishi, “Growth of In-Rich  $\text{In}_x\text{Al}_{1-x}\text{N}$  Films on (0001) Sapphire by RF-MBE and their Properties,” *Journal of Elec. Materi.*, vol. 36, no. 10, p. 1313, 2007.
- [15] R. Goldhahn, P. Schley, A. T. Winzer, G. Gobsch, V. Cimalla, O. Ambacher, M. Rakel, C. Cobet, N. Esser, H. Lu, and W. J. Schaff, “Detailed analysis of the dielectric function for wurtzite InN and In-rich InAlN alloys,” *Phys. Status Solidi A*, vol. 203, no. 1, p. 42, 2006.
- [16] W. Terashima, S.-B. Che, Y. Ishitani, and A. Yoshikawa, “Growth and Characterization of AlInN Ternary Alloys in Whole Composition Range and Fabrication of InN/AlInN Multiple Quantum Wells by RF Molecular Beam Epitaxy,” *Jpn. J. Appl. Phys.*, vol. 45, No. 21, L539, 2006.
- [17] K. Wang, R. W. Martin, D. Amabile, P. R. Edwards, S. Hernandez, E. Nogales, K. P. O’Donnell, K. Lorenz, E. Alves, V. Matias, A. Vantomme, D. Wolverson, and I. M. Watson, “Optical energies of AlInN epilayers,” *J. Appl. Phys.*, vol. 103, no. 7, p. 73510, 2008.
- [18] C. E. Dreyer, A. Janotti, Van de Walle, Chris G., and D. Vanderbilt, “Correct Implementation of Polarization Constants in Wurtzite Materials and Impact on III-Nitrides,” *Phys. Rev. X*, vol. 6, no. 2, p. 21038, 2016.
- [19] O. Ambacher, J. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Murphy, W. J. Schaff, L. F. Eastman, R. Dimitrov, L. Wittmer, M. Stutzmann, W. Rieger, and J. Hilsenbeck, “Two-dimensional electron gases induced by spontaneous and piezoelectric polarization charges in N- and Ga-face AlGaIn/GaN heterostructures,” *J. of Appl. Phys.*, vol. 85, no. 6, p. 3222, 1999.
- [20] O. Ambacher, R. Dimitrov, M. Stutzmann, B. E. Foutz, M. J. Murphy, J. A. Smart, J. R. Shealy, N. G. Weimann, K. Chu, M. Chumbes, B. Green, A. J. Sierakowski, W. J. Schaff, and L. F. Eastman, “Role of Spontaneous and Piezoelectric Polarization Induced Effects in Group-III Nitride Based Heterostructures and Devices,” *Phys. Status Solidi B*, vol. 216, no. 1, p. 381, 1999.
- [21] R. Butté, J.-F. Carlin, E. Feltn, M. Gonschorek, S. Nicolay, G. Christmann, D. Simeonov, A. Castiglia, J. Dorsaz, H. J. Buehlmann, S. Christopoulos, Baldassarri Höger von Hög, G. A. J. D. Grundy, M. Mosca, C. Piquier, M. A. Py, F. Demangeot, J. Frandon, P. G. Lagoudakis, J. J. Baumberg, and N. Grandjean,

- “Current status of AlInN layers lattice-matched to GaN for photonics and electronics,” *J. Phys. D: Appl. Phys.*, vol. 40, no. 20, p. 6328, 2007.
- [22] L. Lugani, “Leakage mechanisms and contact technologies in InAlN/GaN high electron mobility transistors,” Dissertation, École Polytechnique Fédérale de Lausanne, 2015.
- [23] M. Daumiller, “Herstellung und Charakterisierung von GaN-basierenden Heterostruktur-Feldeffekttransistoren,” Dissertation, Universität, Ulm, 2002.
- [24] L. Shen, S. Heikman, B. Moran, R. Coffie, N. Zhang, D. Buttari, I. P. Smorchkova, S. Keller, S. P. DenBaars, and U. K. Mishra, “AlGaN/AlN/GaN high-power microwave HEMT,” *IEEE Electron Device Letters*, vol. 22, no. 10, p. 457, 2001.
- [25] S. Arulkumaran, N. G. Ing, V. Sahnuganathan, L. Zhihong, and B. Maung, “Improved recess-ohmics in AlGaN/GaN high-electron-mobility transistors with AlN spacer layer on silicon substrate,” *Phys. Status Solidi C*, vol. 7, no. 10, p. 2412, 2010.
- [26] Erdin Ture, *GaN-Based Tri-Gate High Electron Mobility Transistors*. Freiburg: Fraunhofer Verlag, 2018.
- [27] J. Rollett, “Stability and Power-Gain Invariants of Linear Twoports,” *IRE Trans. On Circuit Theory*, vol. 9, no. 1, p. 29, 1962.
- [28] M.C.J.C.M. Krämer, “Gallium Nitride-based Microwave High-Power Heterostructure Field-Effect Transistors,” Dissertation, Technische Universität, Eindhoven, 2006.
- [29] Jan Grünenpütt, “Pseudomorphic and metamorphic HEMT-technologies for industrial W-band low-noise and power applications,” Dissertation, Universität, Ulm, 2009.
- [30] G. Dambrine, A. Cappy, F. Heliodore, and E. Playez, “A new method for determining the FET small-signal equivalent circuit,” *IEEE Transactions on Microwave Theory and Techniques*, vol. 36, no. 7, p. 1151, 1988.
- [31] M. Berroth and R. Bosch, “Broad-band determination of the FET small-signal equivalent circuit,” *IEEE Transactions on Microwave Theory and Techniques*, vol. 38, no. 7, p. 891, 1990.
- [32] H. Ichikawa, I. Makabe, T. Kouchi, K. Nakata, and K. Inoue, “Low capacitance gate process for E-band GaN HEMTs,” *SEI Technical Review*, no. 81, 2015.
- [33] D. Guerra, M. Saraniti, D. K. Ferry, S. M. Goodnick, and F. A. Marino, “Carrier Dynamics Investigation on Passivation Dielectric Constant and RF Performance of Millimeter-Wave Power GaN HEMTs,” *IEEE Trans. Electron Devices*, vol. 58, no. 11, p. 3876, 2011.
- [34] G. H. Jessen, R. C. Fitch, J. K. Gillespie, G. Via, A. Crespo, D. Langley, D. J. Denninghoff, M. Trejo, and E. R. Heller, “Short-Channel Effect Limitations on High-Frequency Operation of AlGaN/GaN HEMTs for T-Gate Devices,” *IEEE Trans. Electron Devices*, vol. 54, no. 10, p. 2589, 2007.

- [35] D. M. Snider, "A theoretical analysis and experimental confirmation of the optimally loaded and overdriven RF power amplifier," *IEEE Trans. Electron Devices*, vol. 14, no. 12, p. 851, 1967.
- [36] Jutta Kühn, "AlGaN/GaN-HEMT Power Amplifiers with Optimized Power-Added Efficiency for X-Band Applications," Dissertation, Institut für Technologie (KIT), Karlsruhe, 2010.
- [37] E. R. Korn, geb. Buß, "Wachstum und Charakterisierung von ein- und zweidimensionalen gitterangepasstem AlInN auf GaN verschiedener Orientierungen für verspannungsfreie und metamorphe Puffer-Schichten," Dissertation, Technischen Universität Carolo-Wilhelmina, Braunschweig, 2016.
- [38] S. Porowski and I. Grzegory, "Properties of Group III Nitrides," *Electronic Materials Information Service (EMIS) Databank*, p. 76, 1994.
- [39] M. Gonschorek, J.-F. Carlin, E. Feltin, M. A. Py, and N. Grandjean, "High electron mobility lattice-matched AlInN/GaN field-effect transistor heterostructures," *Appl. Phys. Lett.*, vol. 89, no. 6, p. 62106, 2006.
- [40] B. Kuhn, "AlGaN/GaN-Heterostrukturen: Epitaxie und elektrische Eigenschaften," Dissertation, Physikalisches Institut der Universität, Stuttgart, 2001.
- [41] B. Ammar, "Investigation of ternary AlInN and quaternary AlGaInN alloys for High Electron Mobility Transistors by Transmission Electron Microscopy," Dissertation, Universität, Normandie, 2017.
- [42] L. Liu and J. H. Edgar, "Substrates for gallium nitride epitaxy," *Materials Science and Engineering: R: Reports*, vol. 37, no. 3, p. 61, 2002.
- [43] M. Khoury, O. Tottereau, G. Feuillet, P. Vennéguès, and J. Zúñiga-Pérez, "Evolution and prevention of meltback etching: Case study of semipolar GaN growth on patterned silicon substrates," *J. Appl. Phys.*, vol. 122, no. 10, p. 105108, 2017.
- [44] J. Komiyama, Y. Abe, S. Suzuki, H. Nakanishi, and A. Koukitu, "MOVPE of AlN-free hexagonal GaN/cubic SiC/Si heterostructures for vertical devices," *Journal of Crystal Growth*, vol. 311, no. 10, p. 2840, 2009, doi: 10.1016/j.jcrysgro.2009.01.025.
- [45] Y. Yue, Z. Hu, J. Guo, B. Sensale-Rodriguez, G. Li, R. Wang, F. Faria, T. Fang, B. Song, X. Gao, S. Guo, T. Kosel, G. Snider, P. Fay, D. Jena, and H. Xing, "InAlN/AlN/GaN HEMTs With Regrown Ohmic Contacts and  $f_T$  of 370 GHz," *IEEE Electron Device Letters*, vol. 33, no. 7, p. 988, 2012.
- [46] T. Han, S. Dun, Y. Lü, G. Gu, X. Song, Y. Wang, P. Xu, and Z. Feng, "70-nm-gated InAlN/GaN HEMTs grown on SiC substrate with  $f_T/f_{max}$  160 GHz," *Journal of Semiconductors*, vol. 37, no. 2, p. 24007, 2016.
- [47] W. Xing, Z. Liu, H. Qiu, K. Ranjan, Y. Gao, G. I. Ng, and T. Palacios, "InAlN/GaN HEMTs on Si With High  $f_T$  of 250 GHz," *IEEE Electron Device Letters*, vol. 39, no. 1, p. 75, 2018.
- [48] Y. Chen, I. Sanyal, T. Hu, Y. Ju, and J. Chyi, "The Influence of Superlattice Structure on the Dynamic Buffer Response of AlInN/GaN-on-Si HEMTs," *IEEE Transactions on Nanotechnology*, vol. 19, p. 415, 2020, doi: 10.1109/TNANO.2020.2992312.

- [49] J. Komiyama, Y. Abe, S. Suzuki, and H. Nakanishi, "Stress reduction in epitaxial GaN films on Si using cubic SiC as intermediate layers," *J. of Appl. Phys.*, vol. 100, no. 3, p. 33519, 2006, doi: 10.1063/1.2226988.
- [50] W. Jatal, U. Baumann, K. Tonisch, F. Schwierz, and J. Pezoldt, "High-Frequency Performance of GaN High-Electron Mobility Transistors on 3C-SiC/Si Substrates With Au-Free Ohmic Contacts," *IEEE Electron Device Letters*, vol. 36, no. 2, p. 123, 2015, doi: 10.1109/LED.2014.2379664.
- [51] K. J. Chen, O. Häberlen, A. Lidow, C. I. Tsai, T. Ueda, Y. Uemoto, and Y. Wu, "GaN-on-Si Power Technology: Devices and Applications," *IEEE Transactions on Electron Devices*, vol. 64, no. 3, p. 779, 2017, doi: 10.1109/TED.2017.2657579.
- [52] F. Medjdoub, M. Zegaoui, B. Grimbert, D. Ducatteau, N. Rolland, and P. A. Rolland, "First Demonstration of High-Power GaN-on-Silicon Transistors at 40 GHz," *IEEE Electron Device Letters*, vol. 33, no. 8, p. 1168, 2012, doi: 10.1109/LED.2012.2198192.
- [53] P. Cui, A. Mercante, G. Lin, J. Zhang, P. Yao, D. W. Prather, and Y. Zeng, "High-performance InAlN/GaN HEMTs on silicon substrate with high  $f_T \times L_g$ ," *App. Phys. Express*, vol. 12, no. 10, p. 104001, 2019.
- [54] M. Silvestri, M. J. Uren, and M. Kuball, "Iron-induced deep-level acceptor center in GaN/AlGaIn high electron mobility transistors: Energy level and cross section," *Appl. Phys. Lett.*, vol. 102, no. 7, p. 73501, 2013.
- [55] T. Palacios, A. Chakraborty, S. Rajan, C. Poblenz, S. Keller, S. DenBaars, "High-Power AlGaIn/GaN HEMTs for Ka-Band applications," *IEDM Tech. Dig.*, vol. 26, no. 11, p. 781, 2005.
- [56] M. Micovic, A. Kurdoghlian, P. Hashimoto, M. Hu, M. Antcliffe, P. J. Willadsen, W. S. Wong, R. Bowen, I. Milosavljevic, A. Schmitz, M. Wetzels and D. H. Chow, "GaN HFET for W-band power applications," *IEDM Tech. Dig.*, vol. 2006, p. 425.
- [57] C. Lee, L. Witkowski, M. Muir, H. Q. Tserng, P. Saunier, H. Wang, J. Yang, and M. A. Khan, "Reliability evaluation of AlGaIn/GaN HEMTs grown on SiC substrate," *Proceedings. IEEE Lester Eastman Conference on High Performance Devices*, p. 436, 2002.
- [58] J. Joh and J. A. del Alamo, "Mechanisms for Electrical Degradation of GaN High-Electron Mobility Transistors," *2006 International Electron Devices Meeting, San Francisco, CA, USA*, p. 1, 2006.
- [59] E. Zanoni, M. Meneghini, A. Chini, D. Marcon, and G. Meneghesso, "AlGaIn/GaN-Based HEMTs Failure Physics and Reliability: Mechanisms Affecting Gate Edge and Schottky Junction," *IEEE Transactions on Electron Devices*, vol. 60, no. 10, p. 3119, 2013.
- [60] S. Y. Park, C. Floresca, U. Chowdhury, J. L. Jimenez, C. Lee, E. Beam, P. Saunier, T. Balistreri, and M. J. Kim, "Physical degradation of GaN HEMT devices under high drain bias reliability testing," *Microelectronics Reliability*, vol. 49, no. 5, p. 478, 2009.
- [61] F. Medjdoub, M. Alomari, J. Carlin, M. Gonschorek, E. Feltin, M. A. Py, N. Grandjean, and E. Kohn, "Barrier-Layer Scaling of InAlN/GaN HEMTs," *IEEE Electron Device Lett.*, vol. 29, no. 5, p. 422, 2008.

- [62] M. Higashiwaki and T. Matsui, "Barrier Thickness Dependence of Electrical Properties and DC Device Characteristics of AlGaN/GaN Heterostructure Field-Effect Transistors Grown by Plasma-Assisted Molecular-Beam Epitaxy," *Jpn. J. Appl. Phys.*, vol. 43, No. 9A/B, L1147, 2004.
- [63] J. W. Chung, W. E. Hoke, E. M. Chumbes, and T. Palacios, "AlGaN/GaN HEMT With 300-GHz  $f_{max}$ ," *IEEE Electron Device Lett.*, vol. 31, no. 3, p. 195, 2010.
- [64] J. Cheng, X. Yang, L. Sang, L. Guo, J. Zhang, J. Wang, C. He, L. Zhang, M. Wang, F. Xu, N. Tang, Z. Qin, X. Wang, and B. Shen, "Growth of high quality and uniformity AlGaN/GaN heterostructures on Si substrates using a single AlGaN layer with low Al composition," *Scientific Reports*, vol. 6, no. 1, p. 23020, 2016.
- [65] J. Kuzmik, "Power electronics on InAlN/(In)GaN: Prospect for a record performance," *IEEE Electron Device Lett.*, vol. 22, no. 11, p. 510, 2001.
- [66] O. Ambacher, M. S. Brandt, R. Dimitrov, T. Metzger, M. Stutzmann, R. A. Fischer, A. Miehr, A. Bergmaier, and G. Dollinger, "Thermal stability and desorption of Group III nitrides prepared by metal organic chemical vapor deposition," *J. Vac. Sci. Technol. B*, vol. 14, no. 6, p. 3532, 1996.
- [67] K. Lorenz, N. Franco, E. Alves, I. M. Watson, R. W. Martin, and K. P. O'Donnell, "Anomalous Ion Channeling in AlInN/GaN Bilayers: Determination of the Strain State," *Phys. Rev. Lett.*, vol. 97, no. 8, p. 85501, 2006.
- [68] J. Kuzmik, G. Pozzovivo, S. Abermann, J. Carlin, M. Gonschorek, E. Feltin, N. Grandjean, E. Bertagnolli, G. Strasser, and D. Pogany, "Technology and Performance of InAlN/AlN/GaN HEMTs with Gate Insulation and Current Collapse Suppression using  $ZO_2$  or  $HfO_2$ ," *IEEE Transactions on Electron Devices*, vol. 55, no. 3, p. 937, 2008.
- [69] F. Medjdoub, J. Carlin, M. Gonschorek, E. Feltin, M. A. Py, D. Ducatteau, C. Gaquiere, N. Grandjean, and E. Kohn, "Can InAlN/GaN be an alternative to high power / high temperature AlGaN/GaN devices?," in *2006 International Electron Devices Meeting*, 2006, p. 1.
- [70] N. Sarazin, E. Morvan, M. A. di Forte Poisson, M. Oualli, C. Gaquiere, O. Jardel, O. Drisse, M. Tordjman, M. Magis, and S. L. Delage, "AlInN/AlN/GaN HEMT Technology on SiC With 10-W/mm and 50 % PAE at 10 GHz," *IEEE Electron Device Letters*, vol. 31, no. 1, p. 11, 2010.
- [71] A. Crespo, M. M. Bellot, K. D. Chabak, J. K. Gillespie, G. H. Jessen, V. Miller, M. Trejo, G. D. Via, D. E. Walker, B. W. Winningham, H. E. Smith, T. A. Cooper, X. Gao, and S. Guo, "High-Power Ka-Band Performance of AlInN/GaN HEMT With 9.8-nm-Thin Barrier," *IEEE Electron Device Letters*, vol. 31, no. 1, p. 2, 2010.
- [72] Y. Yue, Z. Hu, J. Guo, B. Sensale-Rodriguez, G. Li, R. Wang, F. Faria, T. Fang, B. Song, X. Gao, S. Guo, T. Kosel, G. Snider, P. Fay, D. Jena, and H. Xing, "InAlN/AlN/GaN HEMTs With Regrown Ohmic Contacts and  $f_T$  of 370 GHz," *IEEE Electron Device Letters*, vol. 33, no. 7, p. 988, 2012.

- [73] H. Sun, A. R. Alt, H. Benedickter, E. Felten, J. Carlin, M. Gonschorek, N. R. Grandjean, and C. R. Bolognesi, "205-GHz (Al,In)N/GaN HEMTs," *IEEE Electron Device Letters*, vol. 31, no. 9, p. 957, 2010.
- [74] R. Wang, G. Li, O. Laboutin, Y. Cao, W. Johnson, G. Snider, P. Fay, D. Jena, and H. Xing, "210-GHz InAlN/GaN HEMTs With Dielectric-Free Passivation," *IEEE Electron Device Letters*, vol. 32, no. 7, p. 892, 2011.
- [75] D. S. Lee, J. W. Chung, H. Wang, X. Gao, S. Guo, P. Fay, and T. Palacios, "245-GHz InAlN/GaN HEMTs With Oxygen Plasma Treatment," *IEEE Electron Device Letters*, vol. 32, no. 6, p. 755, 2011.
- [76] E. R. Buß, U. Rossow, H. Bremers, and A. Hangleiter, "Lattice-matched AlInN in the initial stage of growth," *Appl. Phys. Lett.*, vol. 104, no. 16, p. 162104, 2014.
- [77] A. V. Lobanova, A. S. Segal, E. V. Yakovlev, and R. A. Talalaev, "AlInN MOVPE: growth chemistry and analysis of trends," *Journal of Crystal Growth*, vol. 352, no. 1, p. 199, 2012.
- [78] T. Wernicke, "Wachstum von nicht- und semipolaren InAlGaIn-Heterostrukturen für hocheffiziente Lichtemitter," Dissertation, Technische Universität, Berlin, 2010.
- [79] J. J. Zhu, Y. M. Fan, H. Zhang, G. J. Lu, H. Wang, D. G. Zhao, D. S. Jiang, Z. S. Liu, S. M. Zhang, G. F. Chen, B. S. Zhang, and H. Yang, "Contribution of GaN template to the unexpected Ga atoms incorporated into AlInN epilayers grown under an indium-very-rich condition by metalorganic chemical vapor deposition (MOCVD)," *Journal of Crystal Growth*, vol. 348, no. 1, p. 25, 2012.
- [80] M. Hiroki, Y. Oda, N. Watanabe, N. Maeda, H. Yokoyama, K. Kumakura, and H. Yamamoto, "Unintentional Ga incorporation in metalorganic vapor phase epitaxy of In-containing III-nitride semiconductors," *Journal of Crystal Growth*, vol. 382, p. 36, 2013.
- [81] J. Kim, M.-H. Ji, T. Detchprohm, R. D. Dupuis, A. M. Fischer, F. A. Ponce, and J.-H. Ryou, "Effect of Group-III precursors on unintentional gallium incorporation during epitaxial growth of InAlN layers by metalorganic chemical vapor deposition," *J. Appl. Phys.*, vol. 118, no. 12, p. 125303, 2015.
- [82] S. Dai, H. Gao, Y. Zhou, Y. Zhong, J. Wang, J. He, R. Zhou, M. Feng, Q. Sun, and H. Yang, "Unintentional incorporation of Ga in the nominal AlN spacer of AlInGaIn/AlN/GaN Heterostructure," *J. Phys. D: Appl. Phys.*, vol. 51, no. 3, p. 35102, 2017.
- [83] S. Choi, H. Jin Kim, Z. Lochner, J. Kim, R. D. Dupuis, A. M. Fischer, R. Juday, Y. Huang, T. Li, J. Y. Huang, F. A. Ponce, and J.-H. Ryou, "Origins of unintentional incorporation of gallium in AlInN layers during epitaxial growth, part I: Growth of AlInN on AlN and effects of prior coating," *Journal of Crystal Growth*, vol. 388, p. 137, 2014.
- [84] T. Matsuoka, "Calculation of unstable mixing region in wurtzite  $\text{In}_{1-x-y}\text{Ga}_x\text{Al}_y\text{N}$ ," *Appl. Phys. Lett.*, vol. 71, no. 1, p. 105, 1997.

- [85] M. A. Khan, J. W. Yang, G. Simin, R. Gaska, M. S. Shur, H.-C. zur Loye, G. Tamulaitis, A. Zukauskas, D. J. Smith, D. Chandrasekhar, and R. Bicknell-Tassius, "Lattice and energy band engineering in AlInGaN/GaN heterostructures," *Appl. Phys. Lett.*, vol. 76, no. 9, p. 1161, 2000.
- [86] N. Ketteniss, L. R. Khoshroo, M. Eickelkamp, M. Heuken, H. Kalisch, R. H. Jansen, and A. Vescan, "Study on quaternary AlInGaN/GaN HFETs grown on sapphire substrates," *Semiconductor Science and Technology*, vol. 25, no. 7, p. 75013, 2010.
- [87] J. M. Manuel, F. M. Morales, R. García, T. Lim, L. Kirste, R. Aidam, and O. Ambacher, "Improved Structural and Chemical Properties of Nearly Lattice-Matched Ternary and Quaternary Barriers for GaN-Based HEMTs," *Crystal Growth & Design*, vol. 11, no. 6, p. 2588, 2011.
- [88] K. Makiyama, S. Ozaki, T. Ohki, N. Okamoto, Y. Minoura, Y. Niida, Y. Kamada, K. Joshin, K. Watanabe, and Y. Miyamoto, "Collapse-free high power InAlGaN/GaN-HEMT with 3 W/mm at 96 GHz," in *2015 IEEE International Electron Devices Meeting (IEDM)*, 2015, 9.1.1.
- [89] R. Wang, G. Li, J. Verma, B. Sensale-Rodriguez, T. Fang, J. Guo, Z. Hu, O. Laboutin, Y. Cao, W. Johnson, G. Snider, P. Fay, D. Jena, and H. Xing, "220-GHz Quaternary Barrier InAlGaN/AlN/GaN HEMTs," *IEEE Electron Device Letters*, vol. 32, no. 9, p. 1215, 2011.
- [90] W. T. Lim, I. K. Baek, J. W. Lee, M. H. Jeon, W. W. Park, G. S. Cho, and S. J. Pearton, "Planar Inductively Coupled BCl<sub>3</sub> Plasma Etching of III-V Semiconductors," *Journal of The Electrochemical Society*, vol. 151, no. 5, G343, 2004.
- [91] M. Schmiedbauer, *Reflektometrie*. [Online]. Available: [http://lehre.ikz-berlin.de/physhu/scripte/roentgen/Vorlesung08\\_Reflektometrie.pdf](http://lehre.ikz-berlin.de/physhu/scripte/roentgen/Vorlesung08_Reflektometrie.pdf)
- [92] E. Iliopoulos, A. Adikimenakis, C. Giesen, M. Heuken, and A. Georgakilas, "Energy bandgap bowing of InAlN alloys studied by spectroscopic ellipsometry," *Appl. Phys. Lett.*, vol. 92, no. 19, p. 191907, 2008.
- [93] P. Durgapal, J. R. Ehrstein, and N. V. Nguyen, "Thin film ellipsometry metrology," *AIP Conference Proceedings*, vol. 449, no. 1, p. 121, 1998.
- [94] G. Xi, Y. Luo, L. Wang, H. Li, Y. Jiang, D. Chen, W. Zhao, Y. Han, and Z. Hao, "Studies on Uniformity of MOVPE-Grown AlGaIn/GaN HEMT Structures by Spectroscopic Ellipsometry," in *2007 International Nano-Optoelectronics Workshop*, 2007, p. 254.
- [95] Marc Hollmer, "Charakterisierung von SiN Passivierungsschichten für GaN-HEMT Technologie," Diplomarbeit, Institut für elektronische Bauelemente und Schaltungen, Universität, Ulm, 2016.
- [96] R. E. Jones, R. Broesler, K. M. Yu, J. W. Ager, E. E. Haller, W. Walukiewicz, X. Chen, and W. J. Schaff, "Band gap bowing parameter of In<sub>1-x</sub>Al<sub>x</sub>N," *J. Appl. Phys.*, vol. 104, no. 12, p. 123501, 2008.
- [97] R. C. Cramer, E. C. H. Kyle, and J. S. Speck, "Band gap bowing for high In content InAlN films," *J. of Appl. Phys.*, vol. 126, no. 3, p. 35703, 2019.

- [98] B.-T. Liou, S.-H. Yen, and Y.-K. Kuo, "Vegard's law deviation in band gaps and bowing parameters of the wurtzite III-nitride ternary alloys," in *Semiconductor Lasers and Applications II*, Beijing, China, 2004, p. 296.
- [99] Marius Grundmann, *Die Physik der Halbleiter*. Berlin Heidelberg: Springer-Verlag, 2006.
- [100] A. Minj, D. Cavalcoli, and A. Cavallini, "Indium segregation in AlInN/AlN/GaN heterostructures," *Appl. Phys. Lett.*, vol. 97, no. 13, p. 132114, 2010.
- [101] T. Kehagias, G. P. Dimitrakopoulos, J. Kioseoglou, H. Kirmse, C. Giesen, M. Heuken, A. Georgakilas, W. Neumann, T. Karakostas, and P. Komninou, "Indium migration paths in V-defects of InAlN grown by metal-organic vapor phase epitaxy," *Appl. Phys. Lett.*, vol. 95, no. 7, p. 71905, 2009.
- [102] G. Perillat-Merceroz, G. Cosendey, J.-F. Carlin, R. Butté, and N. Grandjean, "Intrinsic degradation mechanism of nearly lattice-matched InAlN layers grown on GaN substrates," *J. Appl. Phys.*, vol. 113, no. 6, p. 63506, 2013.
- [103] L. Kirste, T. Lim, R. Aidam, S. Müller, P. Waltereit, and O. Ambacher, "Structural properties of MBE AlInN and AlGaInN barrier layers for GaN-HEMT structures," *Phys. Status Solidi A*, vol. 207, no. 6, p. 1338, 2010.
- [104] F. Lumbantoruan, X.-X. Zheng, J.-H. Huang, R.-Y. Huang, F. Mangasa, E.-Y. Chang, Y.-Y. Tu, and C.-T. Lee, "Structural and electrical properties analysis of InAlGaIn/GaN heterostructures grown at elevated temperatures by MOCVD," *Journal of Crystal Growth*, vol. 501, p. 7, 2018.
- [105] V. S. Kopp, V. M. Kaganer, M. V. Baidakova, W. V. Lundin, A. E. Nikolaev, E. V. Verkhovtceva, M. A. Yagovkina, and N. Cherkashin, "X-ray determination of threading dislocation densities in GaN/Al<sub>2</sub>O<sub>3</sub> (0001) films grown by metalorganic vapor phase epitaxy," *J. Appl. Phys.*, vol. 115, no. 7, p. 73507, 2014.
- [106] C. Dunn and E. Kogh, "Comparison of dislocation densities of primary and secondary recrystallization grains of Si-Fe," *Acta Metallurgica*, vol. 5, no. 10, p. 548, 1957.
- [107] Nextnano Software, *Homepage*. [Online]. Available: <https://www.nextnano.de/>
- [108] M. F. Romero, M. Feneberg, P. Moser, C. Berger, J. Bläsing, A. Dadgar, A. Krost, E. Sakalauskas, F. Calle, and R. Goldhahn, "Systematic Optical Characterization of Two-Dimensional Electron Gases in InAlN/GaN-Based Heterostructures with Different In Content," *Jpn. J. Appl. Phys.*, vol. 52, 8S, 08JK02, 2013.
- [109] E. H. Rhoderick and R. H. Williams, *Metal-semiconductor Contacts*. Clarendon Press, 1988. [Online]. Available: <https://books.google.de/books?id=0zcoAQAAMAAJ>
- [110] B. Ofuonye, J. Lee, M. Yan, C. Sun, J.-M. Zuo, and I. Adesida, "Electrical and microstructural properties of thermally annealed Ni/Au and Ni/Pt/Au Schottky contacts on AlGaIn/GaN heterostructures," *Semiconductor Science and Technology*, vol. 29, no. 9, p. 95005, 2014.
- [111] J. W. Ager III and N. R. Miller, "Taming transport in InN," *Phys. Status Solidi A*, vol. 209, no. 1, p. 83, 2012, doi: 10.1002/pssa.201100069.

- [112] A. C. Schmitz, A. T. Ping, M. A. Khan, Q. Chen, J. W. Yang, and I. Adesida, "Metal contacts to n-type GaN," *Journal of Elec. Materi.*, vol. 27, no. 4, p. 255, 1998.
- [113] S. M. Sze und K. K. Ng, *Physics of Semiconductor Devices*. USA, 2006.
- [114] G. Greco, F. Iucolano, and F. Roccaforte, "Ohmic contacts to Gallium Nitride materials," *Appl. Surface Science*, vol. 383, p. 324, 2016.
- [115] B. Jacobs, M. Kramer, E. J. Geluk, and F. Karouta, "Optimisation of the Ti/Al/Ni/Au ohmic contact on AlGaN/GaN FET structures," *Journal of Crystal Growth*, vol. 241, no. 1, p. 15, 2002.
- [116] S. N. Mohammad, "Contact mechanisms and design principles for alloyed ohmic contacts to n-GaN," *J. Appl. Phys.*, vol. 95, no. 12, p. 7940, 2004.
- [117] W. S. Lau, J. Tan, and B. P. Singh, "Formation of Ohmic contacts in AlGaN/GaN HEMT structures at 500°C by Ohmic contact recess etching," *Microelectronics Reliability*, vol. 49, no. 5, p. 558, 2009.
- [118] L. Song, K. Fu, J. Zhao, G. Yu, R. Hao, X. Zhang, F. Chen, Y. Fan, Y. Cai, and B. Zhang, "Influence factors and temperature reliability of ohmic contact on AlGaN/GaN HEMTs," *AIP Advances*, vol. 8, no. 3, p. 35213, 2018.
- [119] C. M. Pelto, Y. Austin Chang, Y. Chen, and R. Stanley Williams, "Issues concerning the preparation of ohmic contacts to n-GaN," *Solid-State Electronics*, vol. 45, no. 9, p. 1597, 2001.
- [120] W. Macherzyński and B. Paszkiewicz, "Study of interface reactions between Ti/Al/Ni/Au metallization and AlGaN/GaN heterostructures," *Central European Journal of Physics*, vol. 11, no. 2, p. 258, 2013.
- [121] L. Schultz und J. Freudenberger, *Physikalische Werkstoffeigenschaften - Kapitel 8: Diffusion*. [Online]. Available: [https://www.ifw-dresden.de/uploads/groups/imw\\_folder/lectures/Physikalische\\_Werkstoffeigenschaften/c8-diff1.pdf](https://www.ifw-dresden.de/uploads/groups/imw_folder/lectures/Physikalische_Werkstoffeigenschaften/c8-diff1.pdf)
- [122] J. Wang, X.-G. Lu, B. Sundman, and X. Su, "Thermodynamic assessment of the Au-Ni system," *Calphad*, vol. 29, no. 4, p. 263, 2005.
- [123] M. E. Lin, Z. Ma, F. Y. Huang, Z. F. Fan, L. H. Allen, and H. Morkoç, "Low resistance ohmic contacts on wide band-gap GaN," *Appl. Phys. Lett.*, vol. 64, no. 8, p. 1003, 1994.
- [124] B. van Daele, G. van Tendeloo, W. Ruythooren, J. Derluyn, M. R. Leys, and M. Germain, "The role of Al on Ohmic contact formation on n-type GaN and AlGaN/GaN," *Appl. Phys. Lett.*, vol. 87, no. 6, p. 61905, 2005.
- [125] X. Kong, K. Wei, G. Liu, and X. Liu, "Role of Ti/Al relative thickness in the formation mechanism of Ti/Al/Ni/Au Ohmic contacts to AlGaN/GaN heterostructures," *J. Phys. D: Appl. Phys.*, vol. 45, no. 26, p. 265101, 2012.
- [126] Veit Schwegler, "Herstellung und Charakterisierung von lichtemittierenden Dioden im AlGaInN-Materialsystem," Dissertation, Universität, Ulm, 2003.
- [127] Y. Cao and D. Jena, "High-mobility window for two-dimensional electron gases at ultrathin AlN/GaN heterojunctions," *Appl. Phys. Lett.*, vol. 90, no. 18, p. 182112, 2007.

- [128] D. Buttari, A. Chini, G. Meneghesso, E. Zanoni, B. Moran, S. Heikman, N. Q. Zhang, L. Shen, R. Coffie, S. P. DenBaars, and U. K. Mishra, "Systematic characterization of  $\text{Cl}_2$  reactive ion etching for improved ohmics in AlGaIn/GaN HEMTs," *IEEE Electron Device Letters*, vol. 23, no. 2, p. 76, 2002.
- [129] L. Wang, D.-H. Kim, and I. Adesida, "Direct contact mechanism of Ohmic metallization to AlGaIn/GaN heterostructures via Ohmic area recess etching," *Appl. Phys. Lett.*, vol. 95, no. 17, p. 172107, 2009.
- [130] M. Singh, Y. Zhang, J. Singh, and U. Mishra, "Examination of tunnel junctions in the AlGaIn/GaN system: Consequences of polarization charge," *Appl. Phys. Lett.*, vol. 77, no. 12, p. 1867, 2000.
- [131] D. Qiao, L. S. Yu, L. Jia, P. M. Asbeck, S. S. Lau, and T. E. Haynes, "Transport properties of the advancing interface ohmic contact to AlGaIn/GaN heterostructures," *Appl. Phys. Lett.*, vol. 80, no. 6, p. 992, 2002.
- [132] D. Qiao, L. Jia, L. S. Yu, P. M. Asbeck, S. S. Lau, S.-H. Lim, Z. Liliental-Weber, T. E. Haynes, and J. B. Barner, "Ta-based interface ohmic contacts to AlGaIn/GaN heterostructures," *J. of Appl. Phys.*, vol. 89, no. 10, p. 5543, 2001, doi: 10.1063/1.1365431.
- [133] Y. Takei, M. Kamiya, K. Tsutsui, W. Saito, K. Kakushima, H. Wakabayashi, Y. Kataoka, and H. Iwai, "Reduction of contact resistance on AlGaIn/GaN HEMT structures introducing uneven AlGaIn layers," *Phys. Status Solidi A*, vol. 212, no. 5, p. 1104, 2015.
- [134] Z. H. Liu, G. I. Ng, S. Arulkumaran, Y. K. T. Maung, K. L. Teo, S. C. Foo, and V. Sahmuganathan, "Improved two-dimensional electron gas transport characteristics in AlGaIn/GaN metal-insulator-semiconductor high electron mobility transistor with atomic layer-deposited  $\text{Al}_2\text{O}_3$  as gate insulator," *Appl. Phys. Lett.*, vol. 95, no. 22, p. 223501, 2009.
- [135] Y. Li, G. I. Ng, S. Arulkumaran, C. M. M. Kumar, K. S. Ang, M. J. Anand, H. Wang, R. Hofstetter, and G. Ye, "Low-Contact-Resistance Non-Gold Ta/Si/Ti/Al/Ni/Ta Ohmic Contacts on Undoped AlGaIn/GaN High-Electron-Mobility Transistors Grown on Silicon," *App. Phys. Express*, vol. 6, no. 11, p. 116501, 2013.
- [136] C. Wang, M.-D. Zhao, Y.-L. He, X.-F. Zheng, X.-X. Wei, W. Mao, X.-H. Ma, J.-C. Zhang, and Y. Hao, "Optimization of ohmic contact for AlGaInGaIn HEMT by introducing patterned etching in ohmic area," *Solid-State Electronics*, vol. 129, p. 114, 2017.
- [137] Z. Fan, S. N. Mohammad, W. Kim, Ö. Aktas, A. E. Botchkarev, and H. Morkoç, "Very low resistance multilayer Ohmic contact to n-GaN," *Appl. Phys. Lett.*, vol. 68, no. 12, p. 1672, 1996.
- [138] M. Hajlasz, J. J. T. M. Donkers, S. J. Sque, S. B. S. Heil, D. J. Gravesteijn, F. J. R. Rietveld, and J. Schmitz, "Characterization of recessed Ohmic contacts to

- AlGaN/GaN,” in *Proceedings of the 2015 International Conference on Microelectronic Test Structures*, 2015, p. 158.
- [139] H. Lee, D. S. Lee, and T. Palacios, “AlGaN/GaN High-Electron-Mobility Transistors Fabricated Through a Au-Free Technology,” *IEEE Electron Device Lett.*, vol. 32, no. 5, p. 623, 2011.
- [140] A. Firrincieli, B. de Jaeger, S. You, D. Wellekens, M. van Hove, and S. Decoutere, “Au-free low temperature ohmic contacts for AlGaN/GaN power devices on 200 mm Si substrates,” *Jpn. J. Appl. Phys.*, vol. 53, 4S, 04EF01, 2014.
- [141] S. A. Smith, C. A. Wolden, M. D. Bremser, A. D. Hanser, R. F. Davis, and W. V. Lampert, “High rate and selective etching of GaN, AlGaN, and AlN using an inductively coupled plasma,” *Appl. Phys. Lett.*, vol. 71, no. 25, p. 3631, 1997.
- [142] S. J. Pearton, R. J. Shul, and F. Ren, “A Review of Dry Etching of GaN and Related Materials,” *MRS Internet Journal of Nitride Semiconductor Research*, vol. 5, no. 1, e11, 2000.
- [143] Claudia Steinmann, “Optimierung von Ohm-Kontakten bei HEMT Transistoren mit Hilfe eines trockenchemischen Ätzprozesses,” Diplomarbeit, Universität, Ulm, 2016.
- [144] J. Gryglewicz, W. Oleszkiewicz, and R. Paszkiewicz, “The selection of gas chemistry in reactive ion etching of AlGaN/GaN heterostructures,” in *2011 International Students and Young Scientists Workshop "Photonics and Microsystems"*, 2011, p. 43.
- [145] Y. B. Hahn, D. C. Hays, S. M. Donovan, C. R. Abernathy, J. Han, R. J. Shul, H. Cho, K. B. Jung, and S. J. Pearton, “Effect of additive noble gases in chlorine-based inductively coupled plasma etching of GaN, InN, and AlN,” *J. Vac. Sc. Technol. A*, vol. 17, no. 3, p. 768, 1999.
- [146] C. B. Vartuli, J. D. MacKenzie, J. W. Lee, C. R. Abernathy, S. J. Pearton, and R. J. Shul, “Cl<sub>2</sub>/Ar and CH<sub>4</sub>/H<sub>2</sub>/Ar dry etching of III–V nitrides,” *J. Appl. Phys.*, vol. 80, no. 7, p. 3705, 1996.
- [147] C. Ostermaier, G. Pozzovivo, B. Basnar, W. Schrenk, J.-F. Carlin, M. Gonschorek, N. Grandjean, A. Vincze, L. Tóth, B. Pécz, G. Strasser, D. Pogany, and J. Kuzmik, “Characterization of Plasma-Induced Damage of Selectively Recessed GaN/InAlN/AlN/GaN Heterostructures Using SiCl<sub>4</sub> and SF<sub>6</sub>,” *Jpn. J. Appl. Phys.*, vol. 49, no. 11, p. 116506, 2010.
- [148] J. K. Sheu, Y. K. Su, G. C. Chi, M. J. Jou, C. C. Liu, C. M. Chang, and W. C. Hung, “Inductively coupled plasma etching of GaN using Cl<sub>2</sub>/Ar and Cl<sub>2</sub>/N<sub>2</sub> gases,” *J. Appl. Phys.*, vol. 85, no. 3, p. 1970, 1999.
- [149] S. Tripathy, A. Ramam, S. J. Chua, J. S. Pan, and A. Huan, “Characterization of inductively coupled plasma etched surface of GaN using Cl<sub>2</sub>/BCl<sub>3</sub> chemistry,” *J. Vac. Sc. Technol. A*, vol. 19, no. 5, p. 2522, 2001.
- [150] H. Ekinici, V. V. Kuryatkov, D. L. Mauch, J. C. Dickens, and S. A. Nikishin, “Effect of BCl<sub>3</sub> in chlorine-based plasma on etching 4H-SiC for photoconductive

- semiconductor switch applications,” *J. Vac. Sci. Technol. B*, vol. 32, no. 5, p. 51205, 2014.
- [151] D. Buttari, A. Chini, T. Palacios, R. Coffie, L. Shen, H. Xing, S. Heikman, L. McCarthy, A. Chakraborty, S. Keller, and U. K. Mishra, “Origin of etch delay time in  $\text{Cl}_2$  dry etching of AlGaIn/GaN structures,” *Appl. Phys. Lett.*, vol. 83, no. 23, p. 4779, 2003.
- [152] D. Buttari, A. Chini, A. Chakraborty, L. McCarthy, H. Xing, T. Palacios, L. Shen, S. Keller, and U. K. Mishra, “Selective dry etching of GaN over AlGaIn in  $\text{BCl}_3/\text{SF}_6$  mixtures,” *High Performance Devices 2005*, vol. 35, p. 132.
- [153] H. S. Kim, G. Y. Yeom, J. W. Lee, and T. I. Kim, “Characteristics of inductively coupled  $\text{Cl}_2/\text{BCl}_3$  plasmas during GaN etching,” *Journal of Vacuum Science & Technology A*, vol. 17, no. 4, p. 2214, 1999.
- [154] E. A. Douglas, C. A. Sanchez, R. J. Kaplar, A. A. Allerman, and A. G. Baca, “Inductively coupled  $\text{BCl}_3/\text{Cl}_2/\text{Ar}$  plasma etching of Al-rich AlGaIn,” *J. Vac. Sci. Technol. A*, vol. 35, no. 2, p. 21305, 2016.
- [155] J. Hong, E. S. Lambers, C. R. Abernathy, S. J. Pearton, R. J. Shul, and W. S. Hobson, “Inductively Coupled Plasma and Electron Cyclotron Resonance Plasma Etching of an InGaAlP Compound Semiconductor System,” *Crit. Rev. Solid State Mater. Sci.*, vol. 23, no. 4, p. 323, 1998.
- [156] W. T. Lim, I. K. Baek, J. W. Lee, M. H. Jeon, W. W. Park, G. S. Cho, and S. J. Pearton, “Planar Inductively Coupled  $\text{BCl}_3$  Plasma Etching of III-V Semiconductors,” *Journal of The Electrochemical Society*, vol. 151, no. 5, G343, 2004.
- [157] J. W. Lee, W. T. Lim, I. K. Baek, S. R. Yoo, M. H. Jeon, G. S. Cho, and S. J. Pearton, “Etching of As- and P-based III–V semiconductors in a planar inductively coupled  $\text{BCl}_3/\text{Ar}$  plasma,” *Journal of Electronic Materials*, vol. 33, no. 4, p. 358, 2004.
- [158] M. F. Romero, M. Feneberg, P. Moser, C. Berger, J. Bläsing, A. Dadgar, A. Krost, E. Sakalauskas, F. Calle, and R. Goldhahn, “Systematic Optical Characterization of Two-Dimensional Electron Gases in InAlIn/GaN-Based Heterostructures with Different In Content,” *Jpn. J. Appl. Phys.*, vol. 52, 8S, 08JK02, 2013.
- [159] S. Riedmüller, C. Steinmann, J. Grünenpütt, F. Scholz, and H. Blanck, “Improvement of Ohmic Contact for InAlGaIn/AlIn/GaN HEMTs with Recess Etching,” *Phys. Status Solidi A*, vol. 215, no. 8, p. 1700456, 2018.
- [160] J.-W. Jeon, T.-Y. Seong, H. Kim, and K.-K. Kim, “TiN/Al Ohmic contacts to N-face n-type GaN for high-performance vertical light-emitting diodes,” *Appl. Phys. Lett.*, vol. 94, no. 4, p. 42102, 2009.
- [161] L. Wang, F. M. Mohammed, and I. Adesida, “Differences in the reaction kinetics and contact formation mechanisms of annealed Ti/Al/Mo/Au Ohmic contacts on n-GaN and AlGaIn/GaN epilayers,” *J. Appl. Phys.*, vol. 101, no. 1, p. 13702, 2007.
- [162] Y.-F. Wu, W.-N. Jiang, B. P. Keller, S. Keller, D. Kapolnek, S. P. DenBaars, U. K. Mishra, and B. Wilson, “Low resistance ohmic contact to n-GaN with a separate layer method,” *Solid-State Electronics*, vol. 41, no. 2, p. 165, 1997.

- [163] L. Zhou, J. H. Leach, X. Ni, H. Morkoç, and D. J. Smith, "Ti/Al/Ni/Au Ohmic contacts for AlInN/AlN/GaN-based heterojunction field-effect transistors," *J. Appl. Phys.*, vol. 107, no. 1, p. 14508, 2010.
- [164] D. H. Zadeh, S. Tanabe, N. Watanabe, and H. Matsuzaki, "Characterization of interface reaction of Ti/Al-based ohmic contacts on AlGaIn/GaN epitaxial layers on GaN substrate," *Jpn. J. Appl. Phys.*, vol. 55, 5S, 05FH06, 2016.
- [165] P. C. Chao, P. M. Smith, S. C. Palmateer, and J. C. M. Hwang, "Electron-beam fabrication of GaAs low-noise MESFET's using a new trilayer resist technique," *IEEE Transactions on Electron Devices*, vol. 32, no. 6, p. 1042, 1985.
- [166] B. E. Maile, "Fabrication limits of nanometer T- and  $\Gamma$ - gates: Theory and experiment," *J. Vac. Sci. Technol. B*, vol. 11, no. 6, p. 2502, 1993.
- [167] G. M. Metzger, J. F. Bass, T. T. Lee, D. Porter, H. E. Carlson, and P. E. Laux, "A dielectric-defined process for the formation of T-gate field-effect transistors," *IEEE Microwave and Guided Wave Letters*, vol. 1, no. 8, p. 198, 1991.
- [168] A. S. Wakita, C.-Y. Su, H. Rohdin, H.-Y. Liu, A. Lee, J. Seeger, and V. M. Robbins, "Novel high-yield trilayer resist process for 0.1  $\mu\text{m}$  T-gate fabrication," *Journal of Vacuum Science & Technology B: Microelectronics and Nanometer Structures Processing, Measurement, and Phenomena*, vol. 13, no. 6, p. 2725, 1995.
- [169] N. -. Zhang, S. Keller, G. Parish, S. Heikman, S. P. DenBaars, and U. K. Mishra, "High breakdown GaN HEMT with overlapping gate structure," *IEEE Electron Device Letters*, vol. 21, no. 9, p. 421, 2000.
- [170] U. K. Mishra, L. Shen, T. E. Kazior, and Y. Wu, "GaN-Based RF Power Devices and Amplifiers," *Proceedings of the IEEE*, vol. 96, no. 2, p. 287, 2008.
- [171] Chang-Lee Chen, "Breakdown of overlapping-gate GaAs MESFETs," *IEEE Transactions on Electron Devices*, vol. 43, no. 4, p. 535, 1996.
- [172] A. Chini, D. Buttari, R. Coffie, S. Heikman, S. Keller, and U. K. Mishra, "12 W/mm power density AlGaIn-GaN HEMTs on sapphire substrate," *Electron. Lett.*, no. 40, p. 73, 2004.
- [173] S. Karmalkar and U. K. Mishra, "Enhancement of breakdown voltage in AlGaIn/GaN high electron mobility transistors using a field plate," *IEEE Transactions on Electron Devices*, vol. 48, no. 8, p. 1515, 2001.
- [174] K. Zhang, M.-Y. Cao, X.-Y. Lei, S.-L. Zhao, L.-Y. Yang, X.-F. Zheng, X.-H. Ma, and Y. Hao, "Field plate structural optimization for enhancing the power gain of GaN-based HEMTs," *Chinese Phys. B*, vol. 22, no. 9, p. 97303, 2013.
- [175] B. Cui and T. Veres, "High resolution electron beam lithography of PMGI using solvent developers," *Microelectronic Engineering*, vol. 85, no. 5, p. 810, 2008.
- [176] Y. Wei und R. L. Brainard, *Advanced processes for 193-nm immersion lithography*. USA: SPIE, 2009.
- [177] Allresist GmbH, *Product information E-beam resists*. [Online]. Available: <https://www.allresist.com/products/e-beam-resist/>

- [178] J. Kuzmik, A. Kostopoulos, G. Konstantinidis, J. Carlin, A. Georgakilas, and D. Pogany, "InAlN/GaN HEMTs: a first insight into technological optimization," *IEEE Transactions on Electron Devices*, vol. 53, no. 3, p. 422, 2006.
- [179] J. Ren, D. Yan, G. Yang, F. Wang, S. Xiao, and X. Gu, "Current transport mechanisms in lattice-matched Pt/Au-InAlN/GaN Schottky diodes," *J. Appl. Phys.*, vol. 117, no. 15, p. 154503, 2015.
- [180] E. G. Colgan, "Activation energy for Ni<sub>2</sub>Si and NiSi formation measured over a wide range of ramp rates," *Thin Solid Films*, vol. 279, no. 1, p. 193, 1996.
- [181] E. Arslan, S. Bütün, and E. Ozbay, "Leakage current by Frenkel–Poole emission in Ni/Au Schottky contacts on Al<sub>0.83</sub>In<sub>0.17</sub>N/AlN/GaN heterostructures," *Appl. Phys. Lett.*, vol. 94, no. 14, p. 142106, 2009.
- [182] W. Chikhaoui, J.-M. Bluet, M.-A. Poisson, N. Sarazin, C. Dua, and C. Bru-Chevallier, "Current deep level transient spectroscopy analysis of AlInN/GaN high electron mobility transistors: Mechanism of gate leakage," *Appl. Phys. Lett.*, vol. 96, no. 7, p. 72107, 2010.
- [183] S. Ganguly, A. Konar, Z. Hu, H. Xing, and D. Jena, "Polarization effects on gate leakage in InAlN/AlN/GaN high-electron-mobility transistors," *Appl. Phys. Lett.*, vol. 101, no. 25, p. 253519, 2012.
- [184] G. Pozzovivo, J. Kuzmik, S. Golka, W. Schrenk, G. Strasser, D. Pogany, K. Čičo, M. Ľapajna, K. Fröhlich, J.-F. Carlin, M. Gonschorek, E. Feltin, and N. Grandjean, "Gate insulation and drain current saturation mechanism in InAlN/GaN metal-oxide-semiconductor high-electron-mobility transistors," *Appl. Phys. Lett.*, vol. 91, no. 4, p. 43509, 2007.
- [185] M. Alomari, F. Medjdoub, J. -. Carlin, E. Feltin, N. Grandjean, A. Chuvilin, U. Kaiser, C. Gaquiere, and E. Kohn, "InAlN/GaN MOSHEMT With Self-Aligned Thermally Generated Oxide Recess," *IEEE Electron Device Letters*, vol. 30, no. 11, p. 1131, 2009.
- [186] Benjamin Paschke, "Prozessentwicklung und -optimierung am optischen pHEMT Gate-Modul," Diplomarbeit, Universität, Augsburg, 2010.
- [187] S. Riedmüller, J.-C. Jacquet, M. Madel, C. Chang, G. Callet, S. Piotrowicz, S. Delage, J. Gruenenpuett, F. Scholz, and H. Blanck, "A Three-Layer Resist Process for T - and Gamma -Gates in High Electron Mobility Transistor Fabrication," *48th European Microwave Conference (EuMC) Madrid*, p. 23, 2018.
- [188] Silvaco International, *ATLAS User`s Manual*. [Online]. Available: [https://www.eng.buffalo.edu/~wie/silvaco/atlas\\_user\\_manual.pdf](https://www.eng.buffalo.edu/~wie/silvaco/atlas_user_manual.pdf)
- [189] T. Palacios, Y. Dora, A. Chakraborty, C. Sanabria, S. Keller, S. P. DenBaars, and U. K. Mishra, "Optimization of AlGaIn/GaN HEMTs for high frequency operation," *Phys. Status Solidi A*, vol. 203, no. 7, p. 1845, 2006.
- [190] B. Song, B. Sensale-Rodriguez, R. Wang, J. Guo, Z. Hu, Y. Yue, F. Faria, M. Schuette, A. Ketterson, E. Beam, P. Saunier, X. Gao, S. Guo, P. Fay, D. Jena, and H.

- G. Xing, "Effect of Fringing Capacitances on the RF Performance of GaN HEMTs With T-Gates," *IEEE Transactions on Electron Devices*, vol. 61, no. 3, p. 747, 2014.
- [191] S. Riedmüller, J. Grünenpütt, M. Madel and H. Blanck, "Comparative investigation of lattice-matched ternary and quaternary barriers for GaN-based HEMTs," *Postersession presented at CS Mantech*. [https://csmantech.org/wp-content/acfrcwdownloads/field\\_5e8cddf5ddd10/post\\_1358/018.12\\_S18\\_P12\\_Riedmueller.pdf](https://csmantech.org/wp-content/acfrcwdownloads/field_5e8cddf5ddd10/post_1358/018.12_S18_P12_Riedmueller.pdf)
- [192] K. Makiyama, S. Ozaki, T. Ohki, N. Okamoto, Y. Minoura, Y. Niida, Y. Kamada, K. Joshin, K. Watanabe, and Y. Miyamoto, "Collapse-free high power InAlGa<sub>N</sub>/Ga<sub>N</sub>-HEMT with 3 W/mm at 96 GHz," in *2015 IEEE International Electron Devices Meeting (IEDM)*, 2015, 9.1.1.
- [193] M. A. Laurent, G. Gupta, D. J. Suntrup, S. P. DenBaars, and U. K. Mishra, "Barrier height inhomogeneity and its impact on (Al,In,Ga)<sub>N</sub> Schottky diodes," *J. Appl. Phys.*, vol. 119, no. 6, p. 64501, 2016.
- [194] M. Montes Bajo, C. Hodges, M. J. Uren, and M. Kuball, "On the link between electroluminescence, gate current leakage, and surface defects in AlGa<sub>N</sub>/Ga<sub>N</sub> high electron mobility transistors upon off-state stress," *Appl. Phys. Lett.*, vol. 101, no. 3, p. 33508, 2012.
- [195] C. Hodges, N. Killat, S. W. Kaun, M. H. Wong, F. Gao, T. Palacios, U. K. Mishra, J. S. Speck, D. Wolverson, and M. Kuball, "Optical investigation of degradation mechanisms in AlGa<sub>N</sub>/Ga<sub>N</sub> high electron mobility transistors: Generation of non-radiative recombination centers," *Appl. Phys. Lett.*, vol. 100, no. 11, p. 112106, 2012.
- [196] H. Jung, R. Behtash, J. R. Thorpe, K. Riepe, F. Bourgeois, H. Blanck, A. Chuvilin, and U. Kaiser, "Reliability behavior of Ga<sub>N</sub> HEMTs related to Au diffusion at the Schottky interface," *Phys. Status Solidi C*, vol. 6, S2, S976, 2009.
- [197] W. A. Sasangka, G. J. Syaranamual, R. I. Made, C. V. Thompson, and C. L. Gan, "Threading dislocation movement in AlGa<sub>N</sub>/Ga<sub>N</sub>-on-Si high electron mobility transistors under high temperature reverse bias stressing," *AIP Advances*, vol. 6, no. 9, p. 95102, 2016.
- [198] A. Di Carlo, L. Rossi, P. Lugli, G. Zandler, G. Meneghesso, M. Jackson, and E. Zanoni, "Monte Carlo study of the dynamic breakdown effects in HEMT's," *IEEE Electron Device Letters*, vol. 21, no. 4, p. 149, 2000, doi: 10.1109/55.830964.
- [199] D. S. Lee, J. W. Chung, H. Wang, X. Gao, S. Guo, P. Fay, and T. Palacios, "245-GHz InAl<sub>N</sub>/Ga<sub>N</sub> HEMTs With Oxygen Plasma Treatment," *IEEE Electron Device Letters*, vol. 32, no. 6, p. 755, 2011.
- [200] H. F. Sun, A. R. Alt, H. Benedickter, E. Feltin, J. F. Carlin, M. Gonschorek, N. Grandjean, and C. R. Bolognesi, "100-nm-Gate (Al,In)<sub>N</sub>/Ga<sub>N</sub> HEMTs Grown on SiC With  $F_T=144$  GHz," *IEEE Electron Device Letters*, vol. 31, no. 4, 293.
- [201] R. Wang, G. Li, O. Laboutin, Y. Cao, W. Johnson, G. Snider, P. Fay, D. Jena, and H. Xing, "210-GHz InAl<sub>N</sub>/Ga<sub>N</sub> HEMTs With Dielectric-Free Passivation," *IEEE Electron Device Letters*, vol. 32, no. 7, p. 892, 2011.

- [202] K. D. Chabak, M. Trejo, A. Crespo, D. E. Walker, J. Yang, R. Gaska, M. Kossler, J. K. Gillespie, G. H. Jessen, V. Trimble, and G. D. Via, "Strained AlInN/GaN HEMTs on SiC With 2.1-A/mm Output Current and 104-GHz Cutoff Frequency," *IEEE Electron Device Lett.*, vol. 31, no. 6, p. 561, 2010.
- [203] S. Tirelli, D. Marti, H. Sun, A. R. Alt, J. Carlin, N. Grandjean, and C. R. Bolognesi, "Fully Passivated AlInN/GaN HEMTs With  $f_T/f_{max}$  of 205/220 GHz," *IEEE Electron Device Letters*, vol. 32, no. 10, p. 1364, 2011.
- [204] J. Shao, S. Zhang, J. Liu, B.-R. Lu, N. Taksatorn, W. Lu, and Y. Chen, "Y shape gate formation in single layer of ZEP520A using 3D electron beam lithography," *Microelectronic Engineering*, vol. 143, p. 37, 2015, doi: 10.1016/j.mee.2015.03.020.
- [205] G. Lv, W. Chen, X. Chen, and Z. Feng, "An Energy-Efficient  $K_a$  / Q Dual-Band Power Amplifier MMIC in 0.1-  $\mu\text{m}$  GaAs Process," *IEEE Microwave and Wireless Components Letters*, vol. 28, no. 6, p. 530, 2018, doi: 10.1109/LMWC.2018.2832841.
- [206] F. Costanzo, R. Giofrè, A. Salvucci, G. Polli, and E. Limiti, "A 4W 37.5-42.5 GHz Power Amplifier MMIC in GaN on Si Technology," in *2018 14th Conference on Ph.D. Research in Microelectronics and Electronics (PRIME)*, 2018, p. 137.
- [207] Qorvo, *Produktbeschreibung TGA4046*. [Online]. Available: <https://www.qorvo.com/products/p/TGA4046>
- [208] Northrop, *Produktbeschreibung APN318*. [Online]. Available: <https://www.northropgrumman.com/wp-content/uploads/Microelectronics-APN318.pdf>
- [209] T. Ohki, A. Yamada, Y. Minoura, K. Makiyama, J. Kotani, S. Ozaki, M. Sato, N. Okamoto, K. Joshin, and N. Nakamura, "An Over 20-W/mm S-Band InAlGaIn/GaN HEMT With SiC/Diamond-Bonded Heat Spreader," *IEEE Electron Device Letters*, vol. 40, no. 2, p. 287, 2019, doi: 10.1109/LED.2018.2884918.
- [210] D. Godwinraj, H. Pardeshi, S. K. Pati, N. Mohankumar, and C. K. Sarkar, "Polarization based charge density drain current and small-signal model for nano-scale AlInGaIn/AlN/GaN HEMT devices," *Superlattices and Microstructures*, vol. 54, p. 188, 2013, doi: 10.1016/j.spmi.2012.11.020.

### Danksagung

Die vorliegende Arbeit wurde zwar von der Autorin selbstständig verfasst, jedoch haben viele Personen zum Gelingen der Arbeit beigetragen. Da ohne diese Personen die Dissertation nicht hätte voranschreiten und wachsen können, möchte ich an dieser Stelle meinen tiefsten Dank aussprechen.

Mein herzlicher Dank gilt meinem betreuenden Professor Dr. Ferdinand Scholz, der es mir ermöglichte, diese Dissertation durchzuführen. Ohne seinen stets positiv formulierten und zielgerichteten Input, sowie seine fachliche Führung während der Promotionszeit hätte die Arbeit in der vorliegenden Form nicht realisiert werden können.

Bedanken möchte ich mich auch bei Prof Dr. Andrei Vescan für die unkomplizierte Übernahme des Zweitgutachtens.

Bei Herrn Dr. Hervé Blanc, Leiter der Abteilung Technology Research and Development bei United Monolithic Semiconductors möchte ich mich herzlich dafür bedanken, dass er die Durchführung der Dissertation in der Entwicklungsabteilung ermöglicht und durch sein ständiges Interesse an der Arbeit und die motivierenden Diskussionen dazu beigetragen hat, diese zu vollenden.

Mein größter Dank gebührt meinem Betreuer bei UMS, Dr. Jan Grünenpütt, der mir stets mit tollem Engagement, einer außerordentlichen Unterstützung und einem stets offenen Ohr zur Seite gestanden hat. Ein weiterer großer Dank geht an Dr. Manfred Madel. Die zahlreichen fachlichen Diskussionen, vor allem im Bereich Epitaxie, und die von ihm durchgeführten XPS-Messungen haben sehr zum Gelingen und Verständnis dieser Arbeit beigetragen. Zusätzlich geht mein großer Dank an Claudia Steinmann, welche mich bei vielen praktischen Tätigkeiten im Reinraum unterstützt und auf die ich mich stets sehr gut verlassen konnte. Zusätzlich möchte ich mich bei dem Forschungsinstitut III/V-Lab in Frankreich für die gute Zusammenarbeit und die Durchführung der Simulationen bedanken.

Ein weiterer Dank geht an dieser Stelle an alle ehemaligen Kollegen bei UMS, welche mich stets unterstützt und mich mit ihren lieben und aufbauenden Worten weiter motiviert haben und die Zeit bei UMS zu etwas ganz Besonderem gemacht haben – besonders sei hier das Lithographieteam der Ebeam genannt, die mir mit ihrem Engagement und ihrer Hilfsbereitschaft stets zur Seite gestanden sind und einen wichtigen Beitrag zu dieser Arbeit geleistet haben. Auch bei dem Team der Firma XLith bedanke ich mich für ihre Unterstützung bei der Elektronenstrahlolithographie. Weiterhin bedanke ich mich beim Plasmateam, für die Durchführung der Recess-Ätzversuche. Martin Schneiderit danke ich für die Organisation und Unterstützung der Simulations-Software Nextnano.

## Publikationen und Konferenzbeiträge

- S. Riedmüller, C. Steinmann, J. Grünenpütt, F. Scholz and H. Blanck, „Improvement of Ohmic Contact for InAlGaN/AlN/GaN-HEMTs with Recess Etching“, Phys. Status Solidi A, Vol. 215, S. 1700456, 2018.
- S. Riedmüller, J. C. Jaquet, M. Madel, C. Chang, G. Gallet, S. Piotrowicz, D. Delage, J. Grünenpütt, H. Blanck and F. Scholz, „A three-layer resist process for T- and  $\Gamma$ -gates in High Electron Mobility Transistor fabrication“, 13th European Microwave Conference (EuMC), Madrid, S. 23, 2018.
- S. Riedmüller, J. Grünenpütt, M. Madel and H. Blanck, „Comparative investigation of lattice-matched ternary and quaternary barriers for GaN-based HEMTs“, Postersession presented at CS Mantech, Minneapolis, 2019.
- Paper for Submission (wird aufgrund von COVID auf 2022 verschoben):
  - S. Fakhfakh, G. Callet, E. Byk, L. Favede, A. Malko, S. Riedmüller, P. Denis, H. Blanc and M. Camiade, „A 47-50 GHz 3 W MMIC Power Amplifier Using 100 nm Gallium Nitride Technology“, EUMW2021

## Sandra Riedmüller

Lebenslauf

---

### Persönliche Daten

Sandra Riedmüller  
1986, geboren in Ulm

### Beruflicher Werdegang und Ausbildung

<b>10/2019 – heute</b>	<b>Entwicklungsingenieur</b> , Trumpf Photonic Components GmbH, Ulm
<b>01/2016 – 01/2022</b>	<b>Promotion:</b> „Untersuchung zur Herstellungstechnologie und zum Hochfrequenzverhalten von GaN-basierten Feldeffekt-Transistoren“
<b>01/2016 – 09/2019</b>	Mitarbeiterin in der Abteilung Research and Development bei UMS GmbH in Ulm mit dem Ziel der Promotion
<b>11/2013 – 12/2015</b>	<b>Projektingenieurin</b> in den Bereichen Lithographie und Nasschemie, UMS GmbH, Ulm

### Forschungshighlights:

- Entwicklung und Modellierung industrieller HEMT-Technologie im sub- $\mu\text{m}$  Bereich für Leistungsanwendungen
- Entwicklung und Modellierung eines trockenchemischen Ätzprozesses von indiumhaltigen Kompositwerkstoffen für Applikationen in Höchsthfrequenz-Halbleiterbauteilen
- Anwendung zerstörungsfreier Verfahren zur Materialcharakterisierung bspw. XPS, XRD und SIMS
- Untersuchung und Hochfrequenzcharakterisierung von HEMT-Transistoren
- Kooperation mit externen Forschungseinrichtung (bspw. III/V-Lab / Frankreich)
- Präsentation von Forschungsergebnissen auf nationalen und internationalen Konferenzen/Workshops

## Lebenslauf

---

- 09/2013** Abschluss **Dipl.-Ing.** (Note: 1,9)  
*Universität Ulm, Ulm*
- Diplomarbeit:** „Prozessentwicklung zur Herstellung einer sub-130 nm pHEMT Gate-Struktur mittels Spacertechnologie“ (Note: 2,0)
- 10/2006 - 10/2013** **Studium der Elektrotechnik**  
*Universität Ulm, Ulm*
- 07/2006** **Abitur** (Note 3,3)  
*Gymnasium St. Hildegard in Ulm*

### Berufspraktikum

- 08/2008 - 04/2009** **Pflichtpraktikum**  
*UMS GmbH, Ulm*
- Thema:** „Entwicklung eines trockenchemisch-basierten Plamaprozess zur Herstellung von senkrechten Durchkontaktierungen“

### Sprachen

- Englisch** fließend  
**Französisch** Grundkenntnisse

### Kenntnisse und Fähigkeiten

- Technisches:** optische Lithographie, Plasmaätztechnik, chemische und physikalische Materialabscheidung, elektrische Charakterisierung von Feldeffekt-Transistoren
- Programmierung:** Java, C(++), Mikrocontroller
- Software:** Origin, MS Office, JMP
- Simulation:** Nextnano
-